

DCT_SHM	DCT - table 12				alpha
№	A	B	C	D	alpha
0	0	0	X	0	1
1	0	0	X	1	0
4	0	1	X	X	0
8	1	0	0	X	1
10	1	0	1	X	0
12	1	1	0	0	1
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	1

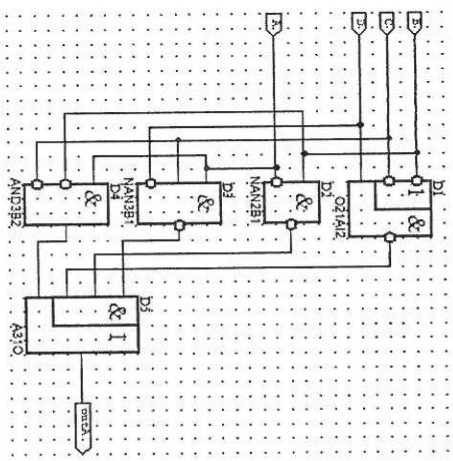


Рис. 2. Таблица истинности для схемы и отображение в графическом редакторе результатов синтеза

**Литература**

1. Денисов, А.Н. Методология проектирования аппаратуры по технологии БМК-ПЛИС-БМК // Известия вузов. Электроника. — 2009. — № 5. — С. 85—86.
2. Библиотека функциональных ячеек для проектирования полужаказных микросхем серий 5503 и 5507 / А.Н. Денисов, Ю.П. Фомин, В.В. Коняхин, Р.А. Федоров, под общ. ред. А.Н. Саурова. — Москва: Техносфера, 2012. — 304 с.

3. Алешина В.И. Синтез комбинационных схем из таблиц истинности в маршруте проектирования САПР «Ковчег» / В.И. Алешина, С.Н. Фролов, М.М. Макарецва, А.Д. Голенкевич // Техника и технология, новые перспективы развития. — М.: Ступеник+, 2015. — С. 51—54.

*Ключевые слова:* базовый матричный кристалл, средства проектирования, автоматизация проектирования.  
*Index Terms:* gate array IC, design tools, design flow automation.

**Подсистемы электротеплового моделирования СВИС и печатных плат, расширяющие возможности коммерческих САПР**

*Петросяни К.О.<sup>1,2)</sup>, д.т.н., профессор, Козышко П.А.<sup>1)</sup>, Рябов Н.И.<sup>1)</sup>, Харитонов И.А.<sup>1,3)</sup>*

- 1) Научно-исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики), 123458, г. Москва, ул. Таллинская, д. 34,
- 2) Институт проблем проектирования в микроэлектронике Российской академии наук, 124365, г. Москва, г. Зеленоград, ул. Советская, дом 3,
- 3) Научно-исследовательский институт перспективных материалов и технологий, 115054, г. Москва, ул. Малая Пионерская, д. 12, тел. +7 (495) 772-95-90, доб. 15208, kretosyants@hse.ru

Коммерческая САПР БИС и печатных плат компании ©Mentor Graphics дополнена тремя подсистемами автоматизированного электро-теплового (ЭТ) моделирования:

1. Подсистема ЭТ-моделирования аналоговых ИС реализует итерационную процедуру электрического расчета схемы с помощью пакета ©ELDO (MG) и теплового расчета 3D-конструкции п/п-чипа с помощью программы «ПЕРГРЕВ-МС» [1]. Полная автоматизация ЭТ-расчета достигнута за счет включения в среду ©IC Station двух дополнительных программ: генератора ЭТ-моделей элементов и диспетчера, выполняющего функции управления вычислениями, передачи и конвертации данных.

2. Подсистема логико-теплового анализа цифровых ИС. Сначала с помощью программы «ПЕРЕГРЕВ-МС» осуществляется расчет тепловых полей в 3D-конструкции п/п-чипа и для элементов ИС, имеющих разную температуру, генерируются компактные ЭТ-модели, которые добавляются к VHDL-описанию цифровой части. Полученная таким образом АЦ-модель ИС расщепляется с помощью пакета смешанного АЦ моделирования @Questa ADMS (MG). Подсистема автоматизированного ЭТ-расчета систем на ПП. Реализована итерационная процедура электрического расчета схемы с помощью пакета @NL Analog (MG) и квази-3D теплового расчета конструкции п/п-чипа с помощью пакета @NL Thermal (MG). Полная автоматизация достигается за счет включения в среду @DX Designer дополнительной программы-диспетчера.
3. Работа всех трех подсистем ЭТ-моделирования поддерживается двумя библиотечками компактных SPICE-ЭТ-моделей.

- SPICE-ЭТ-модели элементов Si BT, SiGe FET, МОПТ КНИ/КНС, ДМОПТ IGBT, GaAs ПТШ, GaAs/GaN HEMT и др., в отличие от существующих стандартных версий, справедливых до температур +125...+150 °С, разработаны до 300 °С, что позволяет распространить область их применения на схемы высокотемпературной электроники.

- SPICE-ЭТ-модели типовых фрагментов металлизированных межсоединений ВИС и ПП в виде сосредоточенных электрических и тепловых РС-цепей учитывают одновременно поддержку сигналов, электрические потери и саморазогрев в межсоединениях.

Подсистемы ЭТ-моделирования интегрированы в коммерческую САПР @ Mentor Graphics и используются при решении широкого круга задач проектирования аналого-цифровых ВИС и систем на ПП.

**Литература**

1. Петросянц К.О., Рябов Н.И. Программа для ЭВМ «Перегрев-МС». Свидетельство об официальной регистрации программы для ЭВМ № 2007/613306, 2007 г.

*Ключевые слова:* электротепловое моделирование, коммерческая САПР, аналого-цифровые ВИС, печатные платы.

**Разработка методов схемотехнического моделирования радиотехнических интегральных схем с нанометровыми проектными нормами**

*Гурарий М.М., Жаров М.М., Русаков С.Г., член-корр. РАН, д.т.н., профессор, Ульянов С.Г., Институт проблем проектирования в микроэлектронике Российской академии наук (ИППМ РАН), 124365, г. Москва, г. Зеленоград, ул. Советская, дом 3*

Доклад посвящен проблемам моделирования радиотехнических интегральных схем с нанометровыми проектными нормами. Современные схемы радиопримечков и радиопередатчиков проектируются для кристалла, на котором размещаются радиотехнические блоки, цифровые блоки и вспомогательные схемы. В связи с особенностями характеристик радиотехнических интегральных схем применение стандартных коммерческих схемных симуляторов для их моделирования вызывает определенные затруднения. Для того чтобы поддержать цикл проектирования радиотехнических блоков, схемные симуляторы должны обеспечивать набор специализированных процедур для вычисления специфических характеристик и метрик радиотехнических схем, в том числе: — быстрое моделирование установившихся периодических и квази-периодических режимов;

- точная оценка гармонических и интермодуляционных нелинейных искажений;
  - моделирование автогенераторных схем;
  - моделирование фазового шума;
  - моделирование процессов захвата в ФАПЧ;
  - моделирование схем с распределенными элементами.
- Нанометровые технологии вносят новые проблемы, которые ранее были не столь значимыми при применении схемных симуляторов. Среди них можно отметить следующие:

- приборный шум, влияние паразитных цепей и перекрестных помех являются дополнительными ограничениями характеристик и метрик радиотехнических схем с проектными нормами 65 нм и ниже;
- резкое возрастание числа низковольтовых и существенно нелинейных элементов относительно традиционных схемотехнических решений;