

- From Theory to Applications. Springer-Verlag. Berlin Heidelberg. 2008. 101.
- Холоденко А.Б. О построении статистических языковых моделей для систем распознавания русской речи // Интеллектуальные системы. Т.6, вып. 1-4, 2002. С. 384-385.
  - Протасов С.В. Вывод и оценка параметров действующей триграммной модели языка // Компьютерная лингвистика и интеллектуальные технологии, Труды Международного семинара «Диалог-2008».
  - Loose R.M. Learning Syntactic Rules and Tags with Genetic Algorithms for Information Retrieval and Filtering: An Empirical Basis for Grammatical Rules. / Information Processing & Management, 1996. 185-197.
  - Андреев А.М., Березкин Д.В., Брик А.В., Кантонистов Ю.А. Вероятностный синтаксический анализатор для информационно-поисковой системы // Компьютерная хроника. №1. 1999.
  - Гладкий А.А. Синтаксические структуры естественного языка. Изд. 2. – М.: ЛКИ, 2007. С.12-15.

*Дроздов Вячеслав Вадимович,  
аспирант МГИЭМ,  
slava985@yandex.ru*

*Кльшинский Эдуард Станиславович,  
канд. техн. наук, доцент МГИЭМ,  
klyshinsky@itas.miem.edu.ru*

**Н.К. Трубочкина, И.П. Попович, П.В. Орлов**

## **КАЧЕСТВЕННО НОВАЯ СЛОИСТАЯ НАНОСТРУКТУРА ЯЧЕЙКИ ПАМЯТИ ДЛЯ СУПЕРКОМПЬЮТЕРОВ**

Представлена качественно новая 4-слойная полупроводниковая наноструктура запоминающей ячейки в переходной схемотехнике. При использовании данной ячейки памяти в технологическом диапазоне 10 нм (шаг маски) и при минимальной толщине слоя 3 нм можно получать матрицы памяти для суперкомпьютеров с информационной плотностью  $10^{10}$  бит/см<sup>2</sup> (в одном информационном слое) и рабочей частотой порядка  $10^{10}$  Гц.

Ключевые слова: слоистая наноструктура, ячейка памяти, переходная схемотехника

**N.K. Trubochkina, I.P. Popovitch, P.V. Orlov**

## **QUALITATIVELY NEW LAYERED MEMORY CELL NANOSTRUCTURE FOR SUPERCOMPUTERS**

Qualitatively new-layered memory cell nanostructure for supercomputers is submitted. At use of the given memory cell in a technological range 10 nm (the mask step) and at the minimal layer thickness 3 nm is possible to receive memory matrixes for supercomputers with information density  $10^{10}$  bits/sm<sup>2</sup> (in one information layer) and working frequency about  $10^{10}$  Hz.

Keywords: layered nanostructure, a memory cell, transitive circuitry

### **Введение**

Данная работа относится к разработке принципиально новых схем памяти с предельной информационной плотностью для суперкомпьютеров на основе полупроводниковых слоистых наноструктур переходной схемотехники [1-6].

### **Цели и задачи**

Целью создания данной наноструктуры было улучшение технических параметров базовых ячеек схем компьютерной памяти, таких как информационная плотность и быстродействие.

Разработка нового элемента памяти включает в себя решение следующих задач:

- Синтез математической модели ячейки памяти в переходной схемотехнике.

- Генерация наноструктуры.
- Моделирование физических и электрических параметров наноструктуры.
- Тестирование наноструктуры.

### **Технологический уровень разработки**

С учетом современного уровня технологических процессов в наноэлектронике, с некоторым опережением, в качестве основных геометрических ограничений были выбраны:

- минимальный топологический размер (шаг маски) 10 нм;
- минимальная толщина полупроводникового слоя 3 нм.

В соответствии с техническим заданием было необходимо создать ячейку памяти со следующими техническими параметрами:

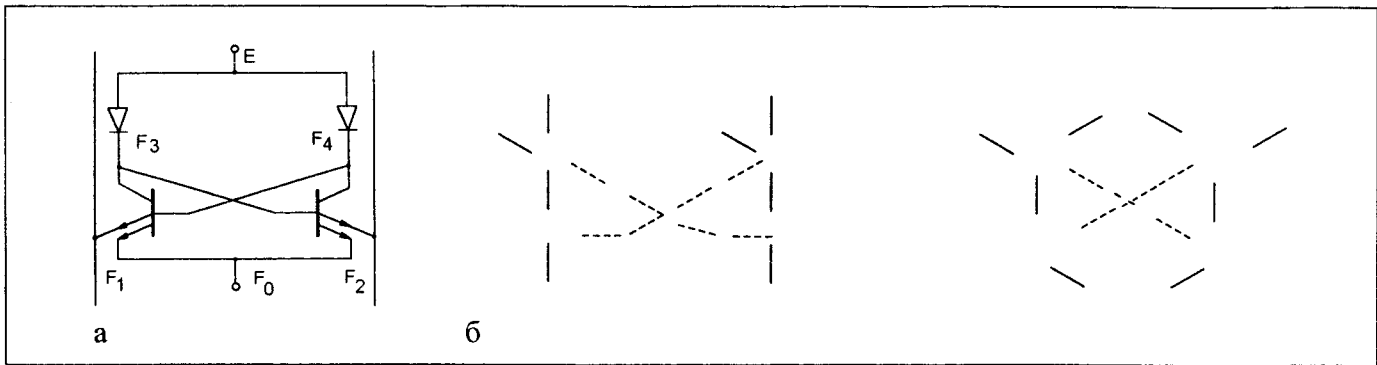


Рис. 1. Синтез математической модели ячейки памяти: а – исходная схема транзисторной схмотехники; б – уравнение синтеза в переходной схмотехнике

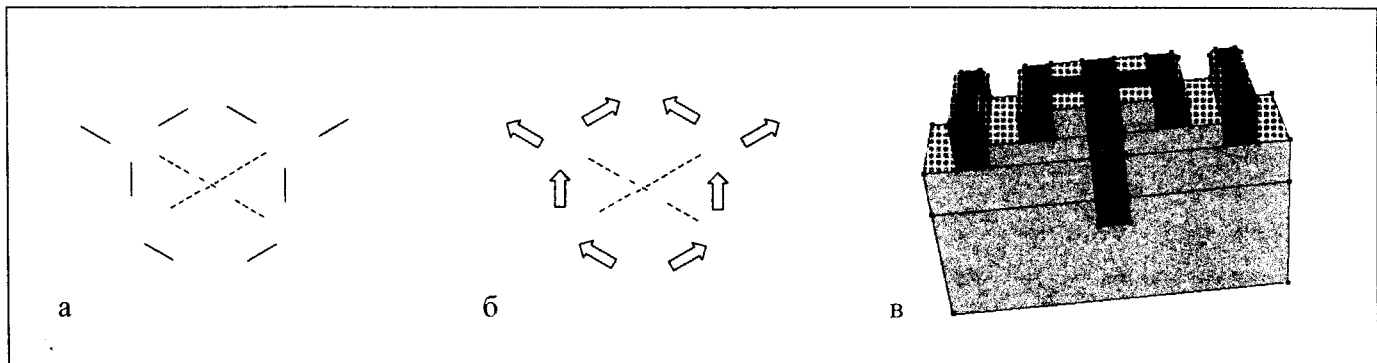


Рис. 2. Переход от математической модели переходного элемента запоминающей ячейки к полупроводниковой наноструктуре: а – переходная математическая модель запоминающей ячейки на два входа, ( $N=8$ ); б – структурная формула – результат применения процедуры генерации; в – 3d переходная структура запоминающей ячейки – основа для моделирования

- задержка ячейки памяти – не более 100 псек;
- линейный размер по каждой из трёх осей – не более 100 нм.

**Научная значимость**

Для создания новой наноструктуры ячейки памяти был использован новый нетрадиционный подход – не транзисторная, а переходная схмотехника [1-6], позволяющая синтезировать математические модели различных интеллектуальных элементов с предельно возможным количеством полупроводниковых областей и внутренних соединений.

**Синтез математической модели ячейки памяти**

В качестве аналога ячейки памяти была выбрана транзисторная схема бистабильной ячейки, похожая на транзисторную схему (рис. 1,а), отличающаяся тем, что в качестве нагрузки в коллекторных цепях транзисторов используются резисторы.

Для получения древовидных переходных моделей инверторов резисторы были заменены диодами, т.е. р-п переходами.

Тогда, представив эту схему переходными моделями компонентов и применив принцип функцио-

нальной интеграции, получим математическую модель ячейки памяти в переходной схмотехнике [1-3]. Уравнение синтеза представлено на рис. 1,б. Модель имеет в основе шестигранник, размерность 8 и два внутренних соединения. Для сравнения: транзисторный аналог с резисторами имеет 11 полупроводниковых областей и 6 внутренних соединений.

**Генерация переходной наноструктуры запоминающей (бистабильной) ячейки**

При использовании алгоритмов, описанных в [1-3], получаем одну из множества структурных формул (рис. 2,б), а потом и соответствующую ей интегральную четырехслойную структуру (рис. 2,в), для которой на следующем этапе будут промоделированы ее параметры и определена зона работоспособности.

**Моделирование физических и электрических параметров наноструктуры**

Для моделирования синтезированной наноструктуры использовался TCAD Synopsys, Sentaurus Device [7]. Была определена зона работоспособности 4-слойной наноструктуры бистабильной ячейки,

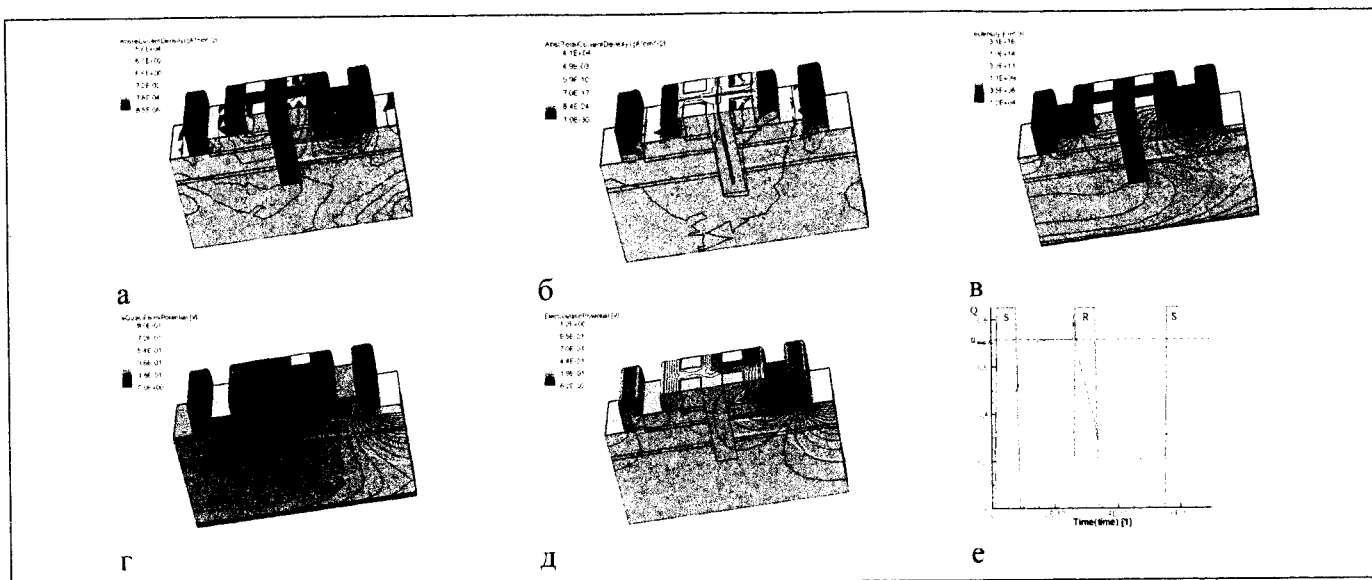


Рис. 3. Результаты моделирования физических и электрических характеристик 4-слойной наноструктуры запоминающей ячейки: а – плотность тока электронов; б – плотность общего тока; в – плотность электронов; г – квази-потенциал Ферми для электронов; д – электростатический потенциал; е - график переходных процессов

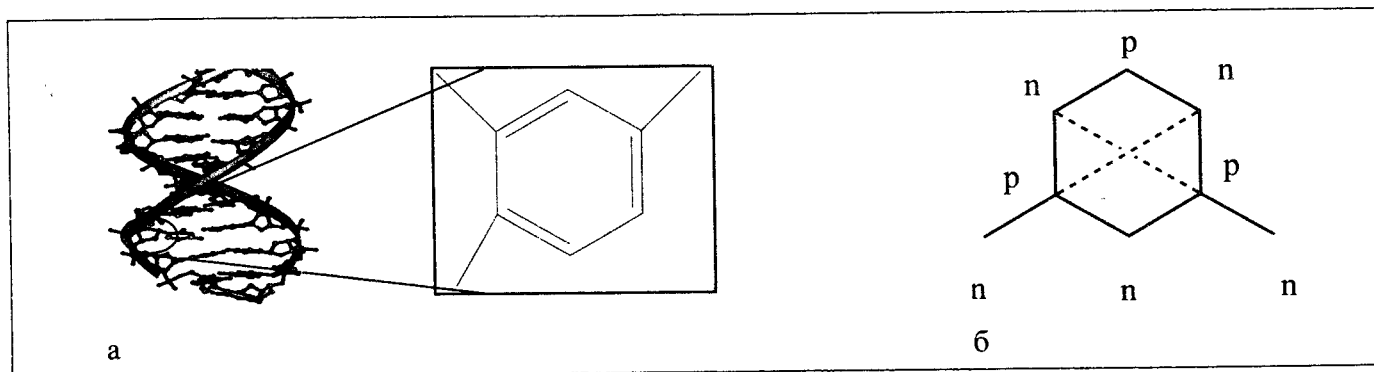


Рис. 4. Сравнение ДНК со схемой памяти: а – фрагмент дезоксирибонуклеиновой кислоты (ДНК) (переходная схемотехника живых систем); б – математическая модель ячейки памяти кремниевой переходной схемотехники (полупроводниковый тип переходной схемотехники)

т.е. система параметров (концентрации, размеры и толщины областей, архитектура, управляющие воздействия), при которых она реализует свою функцию, т.е. функцию запоминающей (бистабильной) ячейки.

На рис. 3 представлены результаты моделирования физических и электрических характеристик 4-слойной наноструктуры запоминающей ячейки.

#### Тестирование – определение работоспособности в макросхеме

По переходной характеристике видно, что наноструктура бистабильной ячейки памяти работоспособна в заданном топологическом диапазоне (10нм/3нм). Средняя задержка переключения составляет 60 псек.

На основе полученной ячейки можно создавать схемы памяти нового поколения для суперкомпьютеров.

#### Интересная аналогия с биосхемотехникой [1]

С точки зрения схемотехники, а точнее, переходной схемотехники, ДНК – это устройство, представляющее собой регистр памяти с дополнительным резервированием информации. В этом представлении цепи из сахаров и фосфатов – это шины питания (синхронизации, общей информации), просто шестигранники – это RS-триггеры, или бистабильные ячейки, записывающие информацию, а группы из шестигранников, объединенных с пятигранниками, скорее всего D-триггеры, которые хранят ту информацию, которая приходит на их вход.

На рис. 4,а хорошо видны группы, отвечающие за запоминание и хранение информации, а также логические цепи, управляющие процессами в ДНК.

Наличие слабых связей говорит о возможности перенастраивания самой схемы ДНК, т.е. об изменении структуры самой ДНК за время ее жизни.

А претерпевая изменения (изменяя записанную программу) ДНК как поведенческая матрица, может менять и свойства своего носителя.

#### Научно-технический уровень применения переходной схемотехники в нанoeлектронике

Использование теории переходной схемотехники в нанoeлектронике дает количественный выигрыш:

- уменьшено количество полупроводниковых областей с 11 (в транзисторном аналоге) до 8 (в переходном), выигрыш по областям составляет 37,5%;
- уменьшено количество внутренних соединений с 6 (в транзисторном аналоге) до 2 (в переходном), выигрыш по соединениям составляет 200%.

**Практическая ценность – технические параметры разработанной наноструктуры в технологическом диапазоне 10 нм и при минимальной толщине слоя 3 нм.** В результате эксперимента была синтезирована 4-слойная наноструктура напоминающей ячейки [8] со следующими техническими параметрами:

- объем самой структуры (нм<sup>3</sup>) – 100×30×73 (по ТЗ – 100×100×100);
- объем структуры на базовом кристалле (нм<sup>3</sup>) – 120×50×73 (по ТЗ – 120×120×100);
- информационная плотность (бит/см<sup>2</sup>) 1,53×10<sup>10</sup> (по ТЗ – 10<sup>9</sup>);
- частота (Гц) 1×10<sup>10</sup> (по ТЗ – 0,5×10<sup>10</sup>).

#### Заключение

Вниманию разработчиков элементной базы представлена качественно новая переходная 4-слойная полупроводниковая наноструктура ячейки памяти [8].

Структура обладает качественно лучшими параметрами в сравнении с транзисторным аналогом, как в микро, так и нанодиапазоне. В технологическом диапазоне 10 нм и при минимальной толщине слоя 3 нм можно получать матрицы памяти:

- с информационной плотностью 10<sup>10</sup> бит/см<sup>2</sup> (в одном информационном слое);
- рабочей частотой порядка 10<sup>10</sup> Гц.

#### ЛИТЕРАТУРА

1. Трубочкина Н.К. Схемотехника ЭВМ. – М.: МИЭМ, 2008. 256 с.
2. Трубочкина Н.К. Переходная 3D наносхемотехника – новая концепция и новое качество в создании трехмерных интегральных схем // Качество. Инновации. Образование. 2009. №5.
3. Trubochkina N.K. Interactive 3D in Science and Art: From Visual Analysis of 3-D Intelligent nano-Circuitry to 3-D Art Galleries on the Web. International Scientific Seminar // Visual Computing in Fundamental Science and Academic Research”, 19-25.
4. Трубочкина Н.К. Смешанное моделирование ступенчатого биполярного транзистора с минимальным топологическим размером 20 нм и толщиной базы 3 нм. // Качество. Инновации. Образование. 2009. №11.
5. Трубочкина Н.К. Моделирование внутреннего и поверхностного p-n переходов с минимальным топологическим размером 20 нм и электрическим воздействием на электроды // Качество. Инновации. Образование. 2010. №5.
6. Н.К. Трубочкина. Сравнение моделей наноструктур четырех типов переходной схемотехники // XVIII Международная студенческая конференция-школа-семинар «Новые информационные Технологии», 2010, Судак. Сборник трудов, С. 40-50.
7. Sentaurus Device. Synopsys. Version 2008. Tutorial. PP. 163-757. Registered Trademarks (®)Synopsys [www.synopsys.com/Tools/TCAD/Pages/default.aspx](http://www.synopsys.com/Tools/TCAD/Pages/default.aspx)
8. Заявка № 2010119999 от 19.05.2010 на полезную модель «Ячейка памяти на базе тонкослойной наноструктуры». Орлов П.В., Попович И.П., Трубочкина Н.К.

*Трубочкина Надежда Константиновна*  
д-р техн. наук, профессор  
Московский институт электроники и  
математики (МИЭМ)  
e-mail: nadin@miem.edu.ru