

возможность знакомства с полными текстами электронных версий статей, опубликованных в «Вестнике Московского университета». Отдельно следует отметить очень полезную информацию о Российском индексе цитирования (РИНЦ), представленную на сайте МИЭТ, которая рекомендована Высшей аттестационной комиссией для полномасштабной эксплуатации с 1 сентября 2008 года. На сайте представлено ряд статей из академической периодики, посвященных практике создания индексов цитирования, методологии их использования при оценке научной деятельности. Хотя полный переход на использование индексов цитирования Web of Science для всех отраслей наук будет осуществлен с 1 января 2012 года, в настоящее время необходимо четко представлять, в каких научных изданиях необходимо публиковать основные научные результаты диссертаций на соискание ученой степени доктора наук. Также на этом сайте указаны сведения о регистрации электронных научных изданий в ФГУП НТЦ «Информрегистр» и приведен перечень этих изданий, который ежегодно обновляется. На сайте научной библиотеки НГТУ представлен информационный ресурс, ориентированный на знакомство с научными публикациями и монографиями по различным тематикам, представленным в электронном виде. На сайте МИФИ представлена обширная информация о базах данных по тематике вуза, электронные зарубежные и отечественные журналы, поисковые системы для ученых. Достоинством этого сайта является наличие полнотекстовых баз данных монографий, стандартов, трудов научных конференций и сессий, проводимых в вузе.

Анализ содержания информационно-образовательных интернет-ресурсов необходимых для повышения уровня научной квалификации показал, что на перечисленных сайтах и порталах можно получить доступ к большому числу бесплатных ресурсов, хотя большинство из перечисленных ресурсов защищено авторскими правами. Представленная информация в основном ориентированна на обеспечение информационного ресурса для обучения в аспирантуре и подготовку кандидатских диссертаций, но в меньшей степени на подготовку докторских диссертаций.

Литература:

1. Образовательные интернет-ресурсы /А.Ю. Афонин, В.Н. Бабешко, М.Б. Булакина и др.; под ред. А.Н. Тихонова и др.; ГНИИ ИТТ «Информика». – М.: Просвещение, 2004. – 287 с., ил.
2. Интернет-порталы: содержание и технологии. Сборник научных статей. Вып.2 / Редкол.: А.Н. Тихонов (пред.) и др.; ГНИИ ИТТ «Информика». – М.: Просвещение, 2004. – 499с.,ил.
3. Рыков А.С. Методы системного анализа: оптимизация. – М.: НПО Издательство «Экономика», 1999. – 255 с.

КОМПЬЮТЕРНОЕ МОДЕЛИРОВАНИЕ НА БАЗЕ НОВЫХ КОНЦЕПЦИЙ, КАК ОСНОВА БУДУЩЕГО РАЗВИТИЯ ЭЛЕМЕНТНОЙ БАЗЫ СУПЕРКОМПЬЮТЕРОВ

Н.К. Трубочкина

*д.т.н., профессор Московского государственного
института электроники и математики
(технического университета), НОЦ N3D (Nano-3D)*

*Материалы доклада предназначены для формирования нового
взгляда на возможное проектирование элементной базы с улучшенными
параметрами на базе более оптимальной, чем транзисторная, переходной
схемотехники.*

Предметная область может быть обозначена как ИТ технологии для:

- нанотехнологий и наносхемотехники 3D СБИС;
- синтеза и моделирования наноструктур и наносистем.

Нанонауки и нанотехнологии – направления науки и технологии, активно развивающиеся с конца XX века. Термин нанотехнология (nanotechnology) введен в 1974 году профессором материаловедом из Токийского университета Норюо Танигучи (Norio Taniguchi) [1], который определил его как «технологии производства, позволяющую достигать сверхвысокую точность и ультрамалые размеры ... порядка 1–100 нм...».



Рис. 1. Модель взаимосвязей естественных наук, информационных и нанотехнологий



направлений производства и бизнеса, работающих с нанобъектами и наносистемами, где используются нанотехнологии и наноауки.

Цели проводимых фундаментальных исследований:

поиск и решение задач развития в области создания новых интеллектуальных технических систем, их элементной базы, технологий и материалов для нее;

преодоление проблем развития планарной транзисторной кремниевой микро- и наноэлектроники.

Задачи наноиндустрии, наноауки и нанотехнологии:

создание и использование материалов, устройств и технических систем, функционирование которых определяется наноструктурой, то есть ее упорядоченными фрагментами размером от 1 до 100 нанометров;

разработка теории, элементной базы и программного обеспечения для создания компьютеров (интеллектуальных систем) различного типа (нанокomпьютеры на базе различных компонентов, в том числе квантовый компьютер, ДНК-компьютер, нанороботы и пр.).

Ключевые термины:

Схемотехника изучает элементы и блоки интегральных схем ЭВМ, и различные методы их проектирования.

Наносхемотехника – раздел схемотехники, изучающий объекты (элементы СБИС), с размерами, не превышающими 100 нм.

Задачи данной работы:

разработка новой концепции элементной базы твердотельной наноэлектроники;

разработка качественно новой теории оптимальной схемотехники для 3D СБИС;

разработка и моделирование элементной базы;

3D визуализация переходных элементов и физических процессов в них;

разработка программного обеспечения (ПО) для элементов трехмерных сверхбольших интегральных схем (3D СБИС), созданных на основе новой концепции синтеза трехмерных интегральных схем (ПО для решения задач синтеза, анализа и компьютерной визуализации объектов и процессов в 3D интеллектуальных наноструктурах кремниевой наноэлектроники).

Информационные технологии для математического и физического моделирования

Из-за сложности решаемых задач математическое и компьютерное моделирование физических процессов в наноструктурах обязательно, т.к. позволяет определять технические характеристики и работоспособность новых создаваемых переходных твердотельных элементов для 3D СБИС, построенных на основе новой концепции без создания очень нового дорогостоящего производства.

Компонент-макросхема-система – основная цепочка разработки устройств наносхемотехники

Компоненты транзисторной схемотехники

Компонентом схемотехники является ее минимальная (неделимая) часть, из которой осуществляется синтез схем.

В транзисторной схемотехнике к компонентам относятся:

- транзисторы,
- диоды,
- резисторы,
- емкости.

Модель взаимосвязей естественных наук, информационных и нанотехнологий, которой я часто пользуюсь в научно-популярных лекциях [2] (рис. 1) отражает ту идею, что нанотехнологии – это развитие уже известных естественных наук, их симбиоз на новом качественном уровне в наноразмерном диапазоне, с фундаментальной поддержкой информационных технологий. Это научный поиск не на грани наук и технологий, а в их комплексе.

Необходимо отличать наноауку (nanoscience, или nanoscale science) от нанотехнологий (nanotechnology). Наноаука занимается изучением и созданием материалов и объектов, реализуемых с использованием нанотехнологий.

Структуру или объект, линейный размер которых не превышает 100 нм, можно назвать наноструктурой и нанобъектом, а систему, построенную из наноструктур или нанобъектов – наносистемой.

Наноиндустрия представляет собой совокупность

В 1971 году был разработан необычный для транзисторной схемотехники элемент – инжекционный инвертор, состоящий всего из 3 p-n переходов, но выполняющий функции двух транзисторов. На реализацию такого элемента в транзисторной схемотехнике потребовалось бы 5 p-n переходов. Уменьшение объема инвертора было достигнуто благодаря применению нового способа питания инвертирующего p-p-n транзистора и удачного совмещения областей одного типа проводимости различных транзисторов. По сути, это был первый логический элемент новой переходной схемотехники, компонентом которой является не транзистор, а физический переход между материалами с различными свойствами.

Возникла необходимость в теории, способной порождать такие элементы, и в схемотехнике, наиболее пригодной для трехмерной реализации элементной базы ЭВМ. Математическое моделирование показало, что используемая на протяжении пяти поколений компьютеров триодно-транзисторная схемотехника не является оптимальной. Схемы, созданные по ее методам могут быть оптимизированы. Кроме того, компьютерными экспериментами по синтезу и появлению новых функционально-интегрированных элементов подтверждается **избыточность транзисторной схемотехники**. Ее схемы содержат лишние полупроводниковые области и межсоединения, не используемые для выполнения логических и специальных функций, а также функций записи, хранения и передачи информации.

Прошлое и настоящее элементной базы компьютеров

Хотя первый «вычислительный инструмент» появился по данным историков 3000 лет до н. э. – в Древнем Вавилоне – были изобретены первые счёты – абак, вычислительные машины или компьютеры в нашем понимании появились всего лишь несколько десятилетий назад – в середине XX века.

За эти шестьдесят с небольшим лет просуществовали пять поколений ЭВМ (электронно-вычислительных машин) (см. рис. 2).

В течение последних лет масштабирование технологии интегральных схем, основанных на комплементарных металло-оксидных полупроводниках, КМОП (complementary metal-oxide semiconductor, CMOS) позволило получить новые классы чипов [3-29].

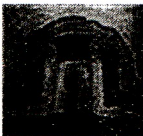
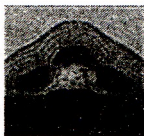
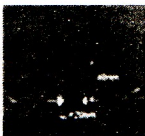

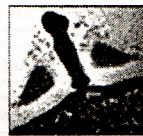
Основой маломощных СБИС для твердотельных классических суперкомпьютеров и схем управления по-прежнему остается МОП-транзистор, создаваемый в различных технологических и структурных реализациях.

В табл. 1 показана шкала развития технологий для кремниевой МОП наносхемотехники на период с 2003 г. до 2017 г. [30].

В лабораторных условиях с помощью оптической литографии учёным ещё в 2003 году удалось получить экспериментальный МОП транзистор с шириной затвора 10 нм. Таким образом, можно предполагать, что возможностей кремниевых полупроводников теоретически хватит ещё как минимум до 2017 года.

Реальность технологического процесса с нормами 22 нанометров, который, согласно Закону Мура, должен пойти в серию в 2011 году, действительно подтверждена экспериментальными исследованиями ряда компаний.

Таблица 1.
Временная шкала развития нанотехнологий для МОП и КМОП схемотехник

Год	2003	2005	2007	2009	2011	2013	2015	2017
Технология	90 нм	65 нм	45 нм	32 нм	22 нм	16 нм	11 нм	8 нм
МОП транзистор						-	-	-

В частности, компании IBM, с которой сотрудничают AMD и Freescale Semiconductor, уже удалось создать прототип чипа статической памяти (SRAM) с применением норм 22-нм техпроцесса. Подтверждают реальность 22-нм техпроцесса и в Intel, где для выпуска чипов с такими нормами намерены использовать те же 193-нм инструменты в сочетании с иммерсионной литографией и техникой двойной экспозиции. О создании прототипа 28-нм статической памяти с шириной затвора 24 нм также объявила тайваньская компания TSMC.

Ради дальнейшего использования кремниевых полупроводников для производства чипов в настоящее время ведутся поиски новых технологий для экспозиции фотомасок.

В лабораториях ряда компаний уже на протяжении нескольких лет проходят испытания установки с лазерами так называемого сверхглубокого ультрафиолета (EUV, Extreme Ultraviolet), с длиной волны порядка 13 нм. К сожалению, с развитием EUV литографии дела обстоят не так радужно, как прогнозировалось

несколько лет назад, на заре освоения этой технологии. До сих пор не разработаны достаточно мощные источники излучения - для промышленного производства необходима мощность порядка 50-100 Вт, стабильными пока получаются установки мощностью 10-20 Вт.

До конца не определены материалы, подходящие в качестве «светочувствительных» фоторезистов. Пока EUV литография далека от коммерциализации.

В настоящее время обсуждается ряд других технологических приёмов для так называемой «литографии следующего поколения» (Next Generation Lithography, NGL), включая безмасочную литографию, нанопечать и улучшенную двухпроходную экспозицию.

Конец кремниевой эры полупроводниковой промышленности близок. Однако это не означает смерть самой полупроводниковой промышленности.

Учёные всего мира продолжают искать (рис. 3) как

- свойства для цифрового кодирования и новые вещества с целью поиска достойной замены кремниевым полупроводникам. К таким свойствам можно отнести массу, заряд, спин различных веществ, их волновые и магнитные свойства [3-37],

- так и другую схемную, системную и структурную реализацию МОП и КМОП схем в нанодиапазоне [38-51].

Однако в соответствии с законом Мура в ближайшие десять-пятнадцать лет некоторые критические измерения в масштабируемых МОП-транзисторах достигнут предельных значений масштаба размера атома (рис. 4), из чего вытекает необходимость альтернативных подходов к созданию компонентов для СБИС суперкомпьютеров и специальных схем управления.

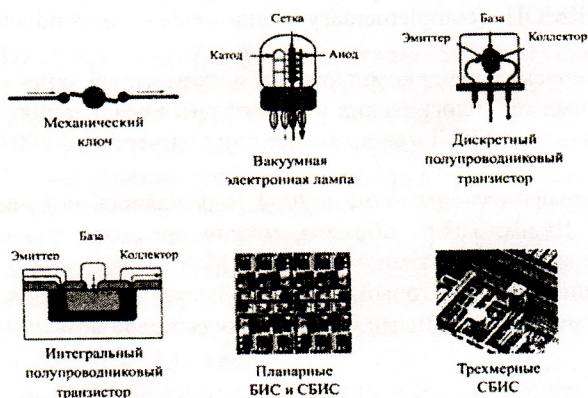


Рис. 2. Элементные базы компьютеров: от механического ключа до интегральных схем



Рис. 3. Некоторые направления научных исследований и разработок

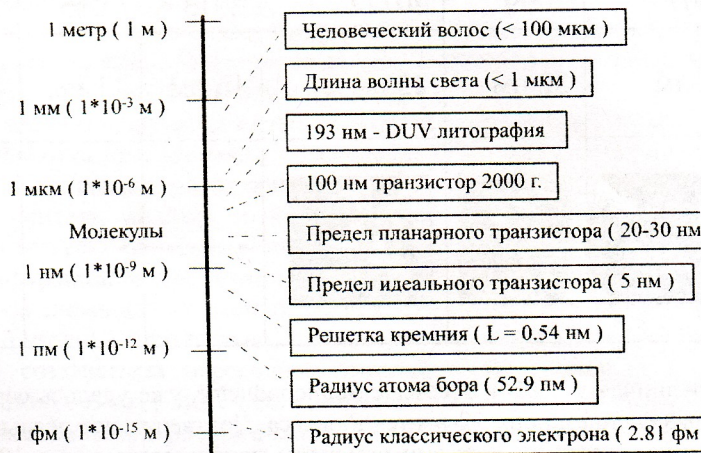


Рис. 4. Размерная шкала от 1 м до 1 фм

Перед индустрией полупроводников встает естественный вопрос: каким образом можно использовать наномасштабные материалы и структуры для разработки элементной базы, на основе МОП (MOS) и КМОП (CMOS) схемотехник, но в геометрическом нанодиапазоне.

Актуальной также является задача прогнозного 2D и 3D компьютерного моделирования физических процессов в таких наномасштабных структурах.

Но всегда остается главное направление научного поиска – поиск новых концепций и новых идей для создания уже известных и, казалось бы, неизменяемых объектов.

Изменение концепции проектирования - представление интегральных структур транзисторов как схем переходной схемотехники

С точки зрения интегральной структуры транзисторы, используемые в вентилях транзисторной схемотехники, на базе которой построены современные интегральные схемы, являются не простыми, а сложными объектами (схемами новой схемотехники) (рис. 5 – 6), состоящими из более простых частей – взаимосвязанных переходов между физическими областями с различными свойствами [38,39].

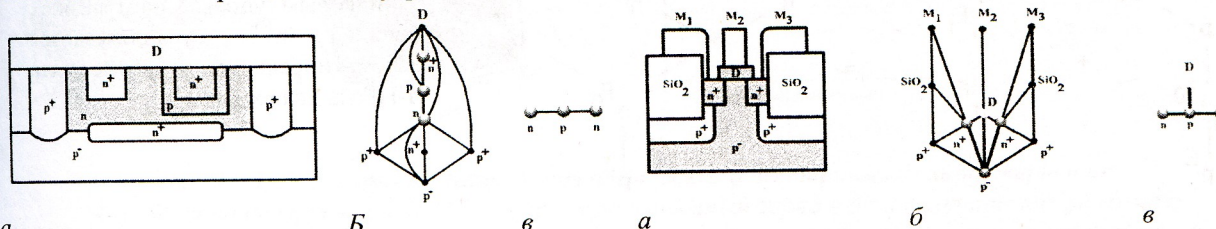


Рис. 5. Биполярный интегральный транзистор [38]:

а – интегральная структура,
б – графовая модель – схема переходной схемотехники, в – обобщенная модель

Рис. 6. Униполярный (МОП) транзистор [39]:

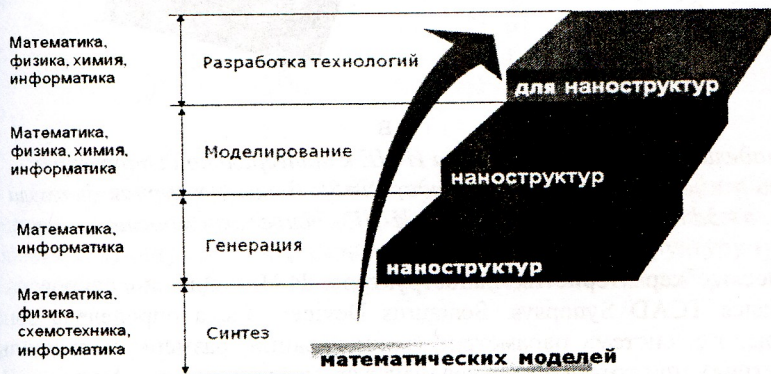
а – интегральная структура,
б – графовая модель – схема переходной схемотехники, в – обобщенная модель

При анализе сложных интегральных структур простейших компонентов транзисторной схемотехники – транзисторов выявляются следующие особенности:

- у биполярных транзисторов основополагающей (рабочей) является пара связанных p-n переходов, остальные переходы являются вспомогательными,
- у МОП транзисторов рабочей является система трех взаимосвязанных переходов (2 p-n перехода и переход окисел–полупроводник).

Структура проекта по созданию кремниевой переходной наносхемотехники – модель виртуальной нанофабрики

Создание системы базовых элементов твердотельной переходной наносхемотехники можно представить в виде четырех основных этапов (рис. 7):



- синтез оптимальной абстрактной математической модели размерностью N;
- генерация моделей структуры по абстрактной математической модели размерностью N – синтез множества структурных формул;
- пространственная (2D и 3D) реализация структурных формул в конкретные интегральные структуры;
- компьютерное физическое моделирование полученных

Рис. 7. Структура проекта по созданию кремниевой переходной наносхемотехники – модель виртуальной нанофабрики

интегральных структур; формирование базы данных, включающей математические модели, интегральные 3D структуры и данные моделирования работоспособности структуры.

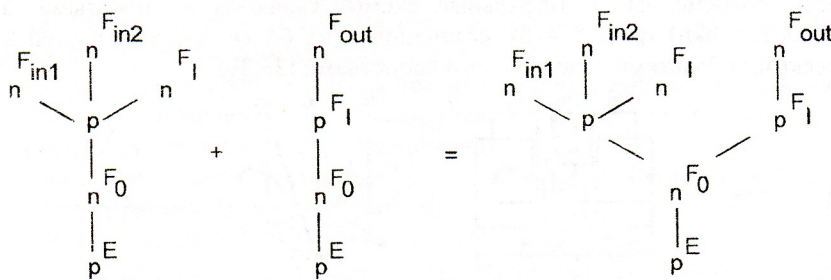
Как будет показано далее, по ряду показателей биполярная переходная схемотехника значительно превосходит биполярную транзисторную схемотехнику, а по сумме показателей превосходит даже КМОП транзисторную схемотехнику.

Пример 1. Синтез твердотельной переходной наноструктуры И-НЕ [62, 63].

Синтез математической модели И-НЕ. Для синтеза переходного (состоящего из p-n переходов) элемента И-НЕ в качестве объединяемых частей были использованы [38,39, 59]:

- математическая модель переходного элемента, реализующего функцию И;
- математическая модель переходного элемента, реализующего функцию НЕ.

Основное уравнение синтеза переходного элемента И-НЕ, позволяющее синтезировать модель без использования ЭВМ, имеет вид:



При объединении областей одного типа проводимости с одинаковым управлением разных моделей (n^{F_0} , p^E) получается математическая модель элемента И-НЕ на два входа,

состоящая из 8 полупроводниковых областей ($N=8$) (рис. 10, а).

Для сравнения: синтез в транзисторной схемотехнике дает элемент, содержащий 11 полупроводниковых областей.

Генерация переходной наноструктуры И-НЕ. При использовании алгоритмов, описанных в [38,39, 59] сначала получаем одну из множества структурных формул (рис. 10,б), а потом и соответствующую ей интегральную четырехслойную структуру (рис. 10,в), для которой на следующем этапе будут промоделированы ее параметры и определена зона работоспособности для системы принятых ограничений.

Принципиальным отличием логических слоистых наноструктур от энергетических [59-61] является более сложная «архитектура» и необходимость подачи управления (например, потенциала) в определенные (точечные) участки структуры.

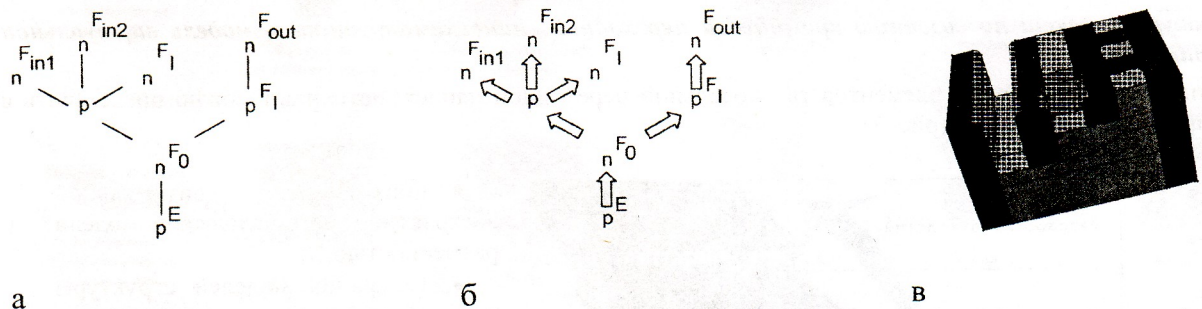
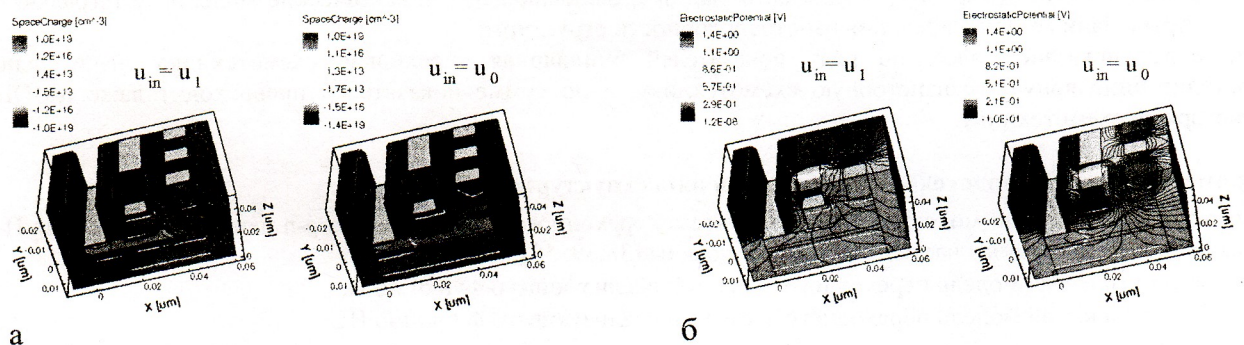


Рис. 10. Переход от математической модели переходного элемента И-НЕ к интегральной структуре: а - переходная математическая модель элемента И-НЕ на два входа, ($N=8$); б - структурная формула - результат применения процедуры генерации; в - 3d переходная структура И-НЕ - основа для моделирования.

Моделирование физических и электрических характеристик наноструктуры И-НЕ. Для моделирования синтезированной наноструктуры использовался TCAD Synopsys, Sentaurus Device. Была определена зона работоспособности 4-слойной наноструктуры, т.е. система параметров (концентрации, размеры и толщины областей, архитектура, управляющие воздействия), при которых она реализует свою функцию, т.е. функцию И-НЕ.

На рис. 11 представлены результаты моделирования физических и электрических характеристик 4-слойной наноструктуры И-НЕ: а - пространственный заряд в двух статических режимах; б - электростатический потенциал в двух статических режимах; в - плотность электронов в двух статических режимах; г - передаточная характеристика.



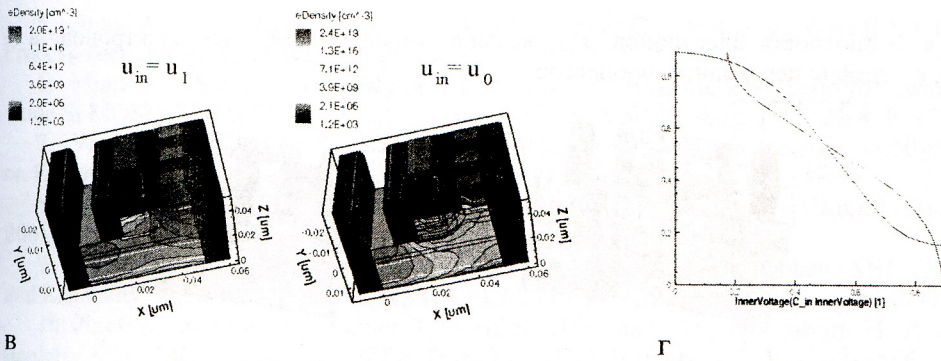


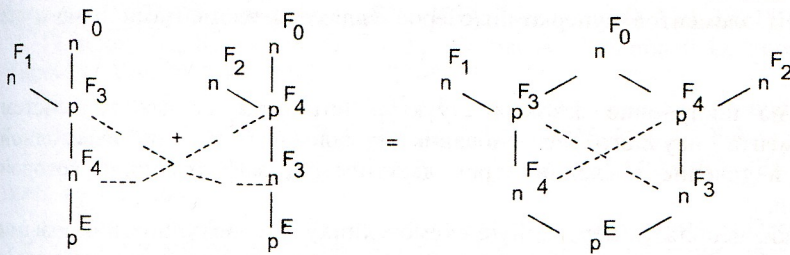
Рис. 11. Результаты моделирования физических и электрических характеристик 4-слойной наноструктуры И-НЕ: а - пространственный заряд в двух статических режимах; б - электростатический потенциал в двух статических режимах; в - плотность электронов в двух статических режимах; г - передаточная характеристика

Тестирование наноструктуры И-НЕ – определение работоспособности в макросхеме. При анализе передаточной характеристики на рис. 11,г видно, что наноструктура И-НЕ работоспособна в заданном топологическом диапазоне (10нм/3нм). Наноструктура переключается и имеет 2 устойчивых состояния. Результаты компьютерного моделирования подтверждают достижимость заявленного результата.

Пример 2. Синтез твердотельной переходной наноструктуры RS-триггера [64, 65].

Синтез математической модели запоминающей (бистабильной) ячейки в переходной схмотехнике. Для синтеза переходного (состоящего из р-п переходов) полупроводникового запоминающего элемента в качестве объединяемых частей были использованы 2 математические модели переходных инверторов, включенных по схеме RS-триггера.

Основное уравнение синтеза вид [38,39, 59]:



Ядром модели запоминающей ячейки является шестигранник с 2 дополнительными переходами. Модель имеет 8 полупроводниковых областей (N=8) и 2 внутренних соединения (рис. 12, а).

Генерация переходной наноструктуры запоминающей (бистабильной) ячейки. При использовании алгоритмов, описанных в [38,39, 59] получаем одну из множества структурных формул (рис. 12,б), а потом соответствующую ей интегральную четырехслойную структуру (рис. 12,в), для которой на следующем этапе будут промоделированы ее параметры и определена зона работоспособности.

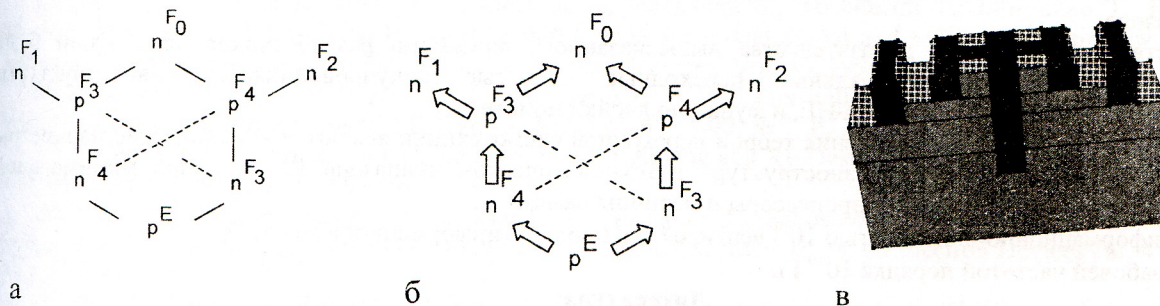


Рис. 12. Переход от математической модели переходного элемента запоминающей ячейки к полупроводниковой наноструктуре: а - переходная математическая модель запоминающей ячейки на два входа, (N=8); б - структурная формула - результат применения процедуры генерации; в - 3d переходная структура запоминающей ячейки - основа для моделирования

Моделирование физических и электрических характеристик наноструктуры запоминающей ячейки. Была определена зона работоспособности 4-слойной наноструктуры запоминающей ячейки, система параметров (концентрации, размеры и толщины областей, архитектура, управляющие воздействия), при которых она реализует запоминающую функцию. На рис. 13 представлены результаты моделирования физических и электрических характеристик 4-слойной наноструктуры запоминающей ячейки: а – плотность тока электронов,

б – плотность общего тока, в – плотность электронов, г – квазипотенциал Ферми для электронов, д – электростатический потенциал, е – график переходных процессов.

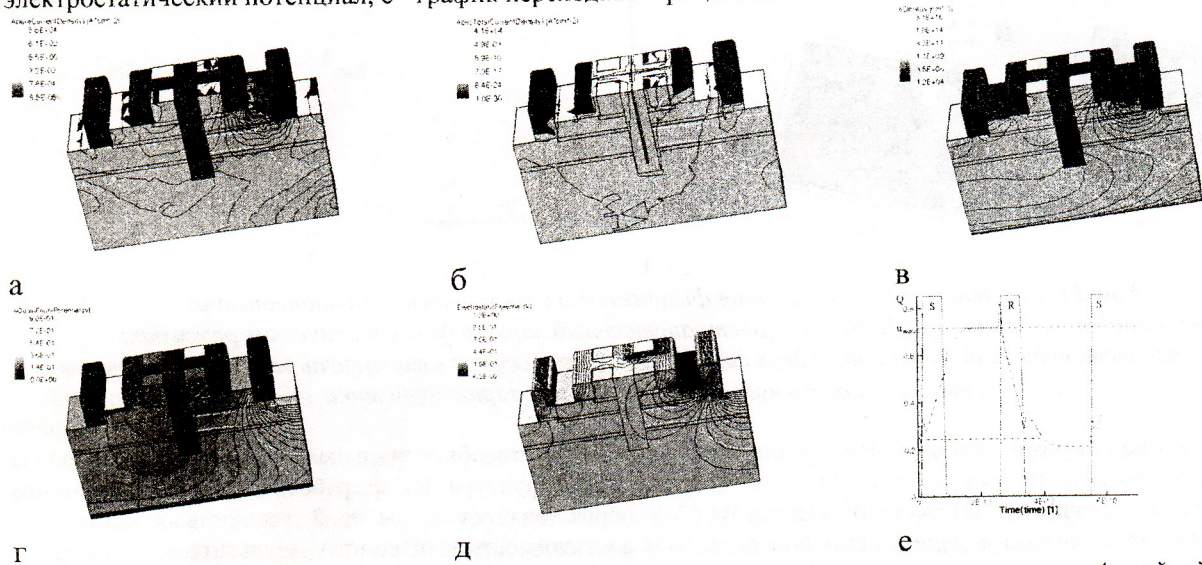


Рис. 13. Результаты моделирования физических и электрических характеристик 4-слойной наноструктуры запоминающей ячейки: а – плотность тока электронов, б – плотность общего тока, в – плотность электронов, г – квазипотенциал Ферми для электронов, д – электростатический потенциал, е – график переходных процессов

Тестирование – определение работоспособности в макросхеме. По переходной характеристике видно, что наноструктура бистабильной ячейки памяти работоспособна в заданном топологическом диапазоне (10нм/3нм). Средняя задержка переключения составляет 60 псек.

На основе полученной ячейки можно создавать схемы памяти нового поколения для суперкомпьютеров.

Обе полупроводниковые наноструктуры элементов суперкомпьютеров являются элементами одного из типов переходной схемотехники.

Заключение

Представлен революционный взгляд на построение базовых структур интеллектуальных наносистем различных типов. В качестве инструмента научного исследования предложена теория переходной схемотехники, разрабатываемая автором в течение последних трех десятилетий, эффективность которой усиливается с переходом на нанотехнологии.

Специалисты в области наноэлектроники, используя переходную схемотехнику в совокупности с новыми нанотехнологиями, смогут создать вычислительные системы с предельно возможными техническими параметрами, в силу структурно-функциональной оптимальности математических моделей синтезируемых объектов - переходных схем (наноструктур) логики и памяти.

Полупроводниковые наноструктуры для суперкомпьютера, синтезированные в переходной схемотехнике, обладают качественно лучшими параметрами в сравнении с транзисторными аналогами, как в микро-, так и нано-диапазоне.

В качестве примеров для доказательства вышесказанного вниманию разработчиков элементной базы представлены новые интеллектуальные переходные слоистые полупроводниковые наноструктуры, реализующие логическую функцию И-НЕ, и функцию ячейки памяти.

Практической ценностью применения теории переходной схемотехники являются - технические параметры разработанных интеллектуальных наноструктур в технологическом диапазоне 10 нм и при минимальной толщине слоя 3нм: можно получать процессоры и матрицы памяти

- с информационной плотностью 10^{10} вентилях/см² (в одном информационном слое);
- и рабочей частотой порядка 10^{10} Гц.

Литература:

1. Taniguchi N. On the basic concept of 'nano-technology'. Proc. Intl. Conf. Prod. Eng. Tokyo, Part II. Japan Society of Precision Engineering, 1974.
2. Трубочкина Н.К. Междисциплинарные аспекты нанотехнологий. Компьютерное моделирование наноструктур и наносистем. Научно-популярная лекция <http://popular.rusnano.com/Post.aspx/Show/28174>.
3. Thompson S., Alavi M., Hussein M., Jacob P., Kenyon C., Moon P., Prince M., Sivakumar S., Tyagi S., Bohr M. 130nm Logic Technology Featuring 60nm Transistors, Low-K Dielectrics, and Cu Interconnects. Intel Yechnology Journal. Vol. 6. 2002. № 2. P. 5–13.
4. Thompson S., Packan P., Bhor M. MOS scaling: Transistor challenges for the 21st century. Intel Tech. J. 1998. Vol. Q3. P. 1–19.

5. Brand A., Haranahalli A., Hsieh N., Lin Y.C., Sery G., Stenton N., Woo B.J. Intel's 0.25 Micron, 2.0Volts Logic Process Technology. Intel Technology Journal. Q3'98. P. 1–9.
6. Momose H.S., Ono M., Yoshitomi T., Ohguro T., Nakamura S., Saito M., Iwai H. 1.5 nm direct-tunneling gate oxide Si MOSFET's. IEEE Trans. on Electron Devices. Vol. 43. Aug. 1996. № 8. P. 1233–1242.
7. VanDerVoorn P., Gan D., Krusius P. CMOS Shallow-Trench-Isolation to 50-nm Channel Widths. IEEE Trans. on Electron Devices. Vol. 47. June 2000. № 6. P. 1175–1182.
8. Yeh W.-K., Chou J.-W. Optimum halo structure for Sub-0.1 μm CMOSFETs. IEEE Trans. ED. Vol. 48. Oct. 2001. № 10. P. 2357–2362.
9. Shin H., Lee S. An 0.1- μm Asymmetric Halo by Large-Angle-Tilt Implant (AHLATI) MOSFET for High Performance and Reliability. IEEE TRANSACTIONS ON ELECTRON DEVICES. Vol. 46. April 1999. № 4. P. 820–822.
10. Pindl S., Berthold J., Huttner T., Reif S., Schumann D., Philipsborn H. A 130-nm channel length partially depleted SOI CMOS-technology. IEEE Trans ED. 1999. Vol. 46. № 7. P. 1562–1566.
11. De I., Osburn C. M. Impact of Super-Steep-Retrograde Channel Doping Profiles on the Performance of Scaled Devices. IEEE TRANSACTIONS ON ELECTRON DEVICES. Vol. 46. August 1999. № 8. P. 1711–1717.
12. Momose H.S., Ohguro T., Morifuji E., Sugaya H., Nakamura S., Iwai H. Ultrathin Gate oxide CMOS with nondoped selective epitaxial Si channel layer. IEEE Trans. ED. Vol. 48. 2001. № 6. P. 1136–1144.
13. Uchino T., Miyauchi A., Shiba T. MOSFETs with ultrashallow junction and minimum drain area formed by using solid-phase diffusion from SiGe. IEEE Transactions on Electron Devices. Vol. 48. 2001. № 7. P. 1406–1411.
14. Takahashi M., Ohno T., Sakakibara Y., Takayama K. Fully depleted 20-nm SOI CMOSFETs with W-Clad Gate/Source/Drain layers. IEEE Transactions on Electron Devices. Vol. 48. 2001. № 7. P. 1380–1385.
15. Jurczak M., Skotnicki T., Paoli M., Tormen B., Martins J., Rogolini J.L., Dutartre D., Ribot P., Leneble D., Pantel R., Monfray S. Silicon-on-nothing (SON) — an innovative process for advanced CMOS. IEEE Trans ED. Vol. 47. № 11. P. 2179–2187.
16. Hisamoto D., Kaga T., Kawamoto Y., Takeda E. A fully depleted lean-channel transistor (DELTA) - a novel vertical ultrathin SOI MOSFET. IEEE Electron Device Letters. Vol. 11. 1990. № 1. P. 36–38.
17. Huang X., Lee W.-C., Kuo C., Hisamoto D., Chang L., Kedzierski J., Anderson E., Takeuchi H., Choi Y.-K., Asano K., Subramanian V., King T.-J., Bokor J. and Hu C. Sub 50-nm FinFET: PMOS. in IEDM Tech. Dig. 1999. P. 67–70.
18. Takato H., Sunouch K., Okabe N., Nitayama A., Hieda K., Horiguchi F., Masuoka F. Impact of surrounding gate transistor (SGT) for ultra-density LSI's. IEEE Trans. on ED. Vol. 38. 1991. № 3. P. 573–578.
19. Schulz T., Rosner W., Risch L., Korbel A., Langmann U. Short-channel vertical sidewall MOSFETs. IEEE Trans ED. Vol. 48. 2001. № 8. P. 1783–1788.
20. Chan V.W.C., Chan P.C.H. Fabrication of Gate-All-Around Transistors Using Metal Induced Lateral Crystallization. IEEE ELECTRON DEVICE LETTERS. Vol. 22. February 2001. № 2. P. 80–82.
21. Park J.-T., Colinge J.-P., Diaz C.H. Pi-Gate SOI MOSFET. IEEE ELECTRON DEVICE LETTERS. Vol. 22. 2001. № 8. P. 405.
22. Rim K., Hoyt J.L., Gibbons J.F. Fabrication and Analysis of Deep Submicron Strained-Si N-MOSFET's. IEEE TRANSACTIONS ON ELECTRON DEVICES. Vol. 47. July 2000. № 7. P. 1406–1415.
23. Yeo Y.-C., Subramanian V., Kedzierski J., Xuan P., King T.-J., Bokor J., Hu C. Design and fabrication of 50-nm thin-body pMOSFETs with a SiGe heterostructure channel. IEEE Trans. ED. Vol. 49. 2002. № 2. P. 279–286.
24. Chang S.-J., Chang C.-Y., Chao T.-S., Huang T.-Y. High Performance 0.1 μm Dynamic Threshold MOSFET Using Indium Channel Implantation. IEEE ELECTRON DEVICE LETTERS. Vol. 21. March 2000. № 3. P. 127–129.
25. Ohguro T., Naruse H., Sugaya H., Morifuji E., Nakamura S., Yoshitomi T., Morimoto T., Kimijima H., Momose H.S., Katsumata Y., Iwai H. An 0.18 μm CMOS for mixed digital and analog applications with zero-volt-threshold epitaxial-channel MOSFET's. IEEE Trans on Electron Devices. Vol. 46. 1999. № 7. P. 1378–1383.
26. Ponomarev Y., Stolk P., Dachs C.J.J., Montree A.H. A 0.13 μm poly-SiGe gate CMOS Technology for low-voltage mixed-signal applications. IEEE Trans on ED. Vol. 47. 2000. № 7. P. 1507–1513.
27. Razavi B. CMOS Technology Characterization for Analog and RF Design. IEEE Journ. on Solid-State Circuits. Vol. 34. March 1999. № 3. P. 268–276.
28. Suzuki E., Ishii K., Kanemaru S., Maeda T., Tsutsumi T., Sekogava T., Nagai K., Hiroshima H. Highly Suppressed Short-Channel Effects in Ultrathin SOI n-MOSFET's. IEEE Trans. on Electron Devices. Vol. 47. Feb. 2000. № 2. P. 354–359.
29. Zhao Ji., Chen H.-S., Teng C.S., Moberly L. Improved hot-carrier immunity for CMOS mixed-signal applications with LATID technology. IEEE Trans on Electron Devices. Vol. 46. 1996. № 6. P. 954–957.
30. http://www.3dnews.ru/editorial/it_beyond_si/
31. Трубочкина Н.К. Схемотехника ЭВМ. М. МИЭМ. 2008. 256 с.
32. Synopsys. Sentaurus Device. Version Y-2006.06, June 2006.
33. D. B. M. Klaassen, "A Unified Mobility Model for Device Simulation—I. Model Equations and Concentration Dependence," Solid-State Electronics, vol. 35, no. 7, pp. 953–959, 1992.
34. D. J. Roulston, N. D. Arora, and S. G. Chamberlain, "Modeling and Measurement of Minority-Carrier Lifetime versus Doping in Diffused Layers of n+p Silicon Diodes," IEEE Transactions on Electron Devices, vol. ED-29, no. 2, pp. 284–291, 1982.

35. J. G. Fossum, "Computer-Aided Numerical Analysis of Silicon Solar Cells," *Solid-State Electronics*, vol. 19, no. 4, pp. 269–277, 1976.
36. J. G. Fossum and D. S. Lee, "A Physical Model for the Dependence of Carrier Lifetime on Doping Density in Nondegenerate Silicon," *Solid-State Electronics*, vol. 25, no. 8, pp. 741–747, 1982.
37. J. G. Fossum et al., "Carrier Recombination and Lifetime in Highly Doped Silicon," *Solid-State*.
38. Трубочкина Н.К. Логические элементы статических БИС. – М.: МИЭМ, 1987.
39. Н.К. Трубочкина. Машинное моделирование функционально-интегрированных элементов. Учебное пособие. – М.: МИЭМ, 1989.
40. Трубочкина Н.К. 3-D nanoscale circuits simulation Тезисы Russian-German workshop in the field of ICT, November 6-7, 2008, Moscow, Russia.
41. Трубочкина Н.К. Моделирование 3-D наносхемотехники Доклад, выставочный стенд Золотая медаль. V Международная выставка наноиндустрии. NTMEX 08. 10-12 ноября 2008г. Универсальный выставочный зал Правительства Москвы. Диплом Выставки, золотая медаль.
42. Трубочкина Н.К. Моделирование 3-D наносхемотехники Simulation of 3D Nanoscale Circuit Engineering Презентация (рус., англ.) CeBIT-2009. Информационные технологии в образовании. Hannover 3-8 марта. DVD – сборник научных работ Федерального Агентства по образованию РФ.
43. Трубочкина Н.К. Переходная наносхемотехника Junction Nanoscale Circuit Engineering Презентация (рус., англ.) CeBIT-2009. Информационные технологии в образовании. Hannover 3-8 марта. DVD – сборник научных работ Федерального Агентства по образованию РФ.
44. Трубочкина Н.К. Кремниевая жизнь Silicon life Презентация- фильм (рус., англ.) CeBIT-2009. Информационные технологии в образовании. Hannover 3-8 марта. DVD – сборник научных работ Федерального Агентства по образованию РФ
45. Трубочкина Н.К. Математическое моделирование и синтез оптимальной 3-D наносхемотехники Тезисы. Сб. тезисов Международного форума «Новые информационные технологии и менеджмент качества» (NIT&QM) Египет, г. Шарм Эль Шейх, 2009.
46. Трубочкина Н.К. Обзор и анализ состояния элементной базы для наноиндустрии. Перспективы развития Статья. Сб. трудов XVIII Международной студенческой конференции-школы- семинара. Г. Судак, 2009.
47. Трубочкина Н.К. Переходная 3D наносхемотехника – новая концепция и новое качество в создании трехмерных интегральных схем Статья. Журнал «Качество. Инновации. Образование», № 7, 2009.
48. Трубочкина Н.К. Инновационный подход к разработке новой элементной базы для суперкомпьютеров на основе переходной схемотехники и нанотехнологий Стенд в рамках «ИНФОРМИКИ» Презентация Rusnanotech'09 Nanotechnology International Forum/ October 6-8.
49. Трубочкина Н.К. Interactive 3D in Science and Art: From Visual Analysis of 3-D Intelligent nano- Circuitry to 3-D Art Galleries on the Web доклад International Scientific Seminar "Visual Computing in Fundamental Science and Academic Research", 19-25.
50. Трубочкина Н.К. Наноструктуры и их модели. 4 типа переходной схемотехники доклад 2-ая Всероссийская школа- семинар «Наноструктуры, моделирование, анализ и управление».
51. Трубочкина Н.К. Панфилов П.Б. Visual Analysis and Synthesis of Intelligent 3D nano-Structures Тезисы 17-я международная конференция «Advanced Laser Technologies», Анталья, Турция, 26 сентября – 1 октября, 2009.
52. Трубочкина Н.К. Смешанное моделирование ступенчатого биполярного транзистора с минимальным топологическим размером 20 нм и толщиной базы 3 нм. Журнал «Качество. Инновации. Образование», № 11, 2009.
53. Трубочкина Н.К. «Биполярный транзистор». Патент РФ на полезную модель № 2009144397, 02.12. 2009.
54. Карасев В.А, Лучинин В.В. Введение в конструирование бионических наносистем. – М.: ФИЗМАТЛИТ, 2009. – 464 с.
55. Трубочкина Н.К. Моделирование внутреннего и поверхностного p-n переходов с минимальным топологическим размером 20 нм и электрическим воздействием на электроды. Качество. Инновации. Образование. №6, 2010 г.
56. Setaurus Device. Synopsys. Version 2008. Tutorial. pp. 163- 757. Registered Trademarks (®)Synopsys www.synopsys.com/Tools/TCAD/Pages/default.aspx
57. Трубочкина Н.К., Качественный анализ, прогноз и компьютерное моделирование МОП и КМОП наносхемотехники для твердотельных классических суперкомпьютеров. // Качество. Инновации. Образование, №8, 2010
58. Трубочкина Н.К. Схемотехника ЭВМ., М., МИЭМ, 2008, 256 с..
59. Ж.И.Алферов «История и будущее полупроводниковых гетероструктур», ФТП 1998 т.32(1), с.3.
60. Ханспенджер Р. Интегральная оптика. – М.: Мир, 1985. – 379 с.
61. Ahland A., Schulz D., Voges E. Modelling and Design of Electroabsorption Modulators on GaInAsP// *Int. J. Electron. Commun. (AEU)* 1998, №5, с.322-328.
62. Трубочкина Н.К., Воробьев В.В., Соснин А.А. Качественно новая четырехслойная наноструктура И-НЕ для логических схем суперкомпьютеров. // Качество. Инновации. Образование. 2010 г. №9.
63. Интегральный логический элемент И-НЕ на основе слоистой трёхмерной наноструктуры. Заявка № 2010119061 от 14.05.2010 на изобретение. Федеральная служба по интеллектуальной собственности патентам и товарным знакам (РОСПАТЕНТ). Воробьев В.В, Соснин А.А., Трубочкина Н.К.

64. Трубочкина Н.К., Попович И. П., Орлов П. В. Качественно новая слоистая наноструктура ячейки памяти для суперкомпьютеров. // Качество. Инновации. Образование. 2010 г. №10.

65. Ячейка памяти на базе тонкослойной наноструктуры. Заявка № 2010119999 от 19.05.2010 на изобретение. Федеральная служба по интеллектуальной собственности патентам и товарным знакам (РОСПАТЕНТ). Орлов П.В., Попович И.П., Трубочкина Н.К.

66. Н.К. Трубочкина. Сравнение моделей наноструктур четырех типов переходной схмотехники. ХУШ Международная студенческая конференция-школа-семинар «Новые информационные Технологии», 2010, Судак. Сборник трудов, с. 40-50.

67. Полупроводниковая структура логического элемента И-НЕ. Заявка № 2010119553 от 17.05.2010 на изобретение Федеральная служба по интеллектуальной собственности патентам и товарным знакам (РОСПАТЕНТ) Белый А.В., Лукьянчиков Н.И., Трубочкина Н.К.

68. Полупроводниковая структура инвертора. Заявка № от 2010124000 15.06.2010 на изобретение. Федеральная служба по интеллектуальной собственности патентам и товарным знакам (РОСПАТЕНТ). Игнатова Э., Сазонтьев В., Трубочкина Н.К.

69. Trubochkina N.K. The junction circuitry theory for the elements of the inanimate and living synthesis systems and how it affects the development of nanotechnology. Доклад постерной сессии научно-технологической программы (рус., англ.). // 3-й Междунар. форум по нанотехнологиям (Rusnanotech 2010), Москва, 1-3 ноября 2010.

70. Трубочкина Н.К. Новая элементная база на основе слоистых структур. Пленарный доклад. // INTERMATIC-2010 Международная научно-техническая конференция «Фундаментальные проблемы радиоэлектронного приборостроения» 23-27 ноября 2010 г. Москва.

71. Трубочкина Н.К. Теория переходной схмотехники как инструмент разработки интеллектуальных наноструктур и наносистем. Пленарный доклад. // Школа-семинар по тематическому направлению развития ННС Наноэлектроника, Москва, 13-15 декабря, 2010.

HTML5 – НОВАЯ ОТКРЫТАЯ ПЛАТФОРМА ДЛЯ РАЗРАБОТКИ WEB-ПРИЛОЖЕНИЙ

Л.Н. Чернышов

к.ф.-м.н., профессор Академии бюджета и казначейства Министерства финансов РФ (Университета)

В последнее время значительно возрос интерес к новой спецификации языка разметки HTML5. В мае этого года будет утверждена рекомендательная версия стандарта. Текущая версия HTML4 используется уже около десяти лет, и разработчики в поисках новых способов создания расширенной функциональности сайтов сдерживаются ограничениями языка и браузеров. Чтобы дать авторам больше гибкости и возможностей взаимодействия, способов создать больше интерактивных и захватывающих сайтов и приложений, HTML5 предоставляет широкий набор методов, включая управление формами, API, мультимедиа, структуры и семантики.

История

В 1991 году Тим Бернерс-Ли, основатель всемирной сети, написал работу «HTML Tags», в которой описал основные теги для разметки веб-страниц. Первую официальную версию HTML 2.0 утвердила организация IETF (Internet Engineering Task Force - специальная комиссия интернет-разработок). В дальнейшем разработкой занимался консорциум W3C (World Wide Web Consortium), который после нескольких промежуточных версий в 1999 году принял версию HTML 4. В это же время появился XML — расширяемый язык разметки, оказавший впоследствии влияние на многие технологии, в том числе и на HTML. Сначала разрабатывается спецификация XHTML 1, затем XHTML 2 — языки разметки, основанные на XML. Однако попытка перевода HTML на строгий синтаксис XML впоследствии оказалась неудачной. Одна из причин — отказ от обратной совместимости с предыдущими версиями HTML.

Ведущие разработчики сообщества веб-дизайнеров, создатели Opera, Apple и Mozilla, стремясь превратить HTML в инструмент, облегчающий разработку веб-приложений, стали выдвигать предложения, идущие вразрез политики W3C. Но их предложения были отклонены. В 2004 году по инициативе Яна Хиксона, сотрудника Opera Software, образовалась группа WHATWG (Web Hypertext Application Technology Working Group). Основное внимание новой группы сначала было сосредоточено на двух расширениях HTML: Web Forms 2.0 и Web Applications 1.0. Именно эти спецификации были объединены в спецификацию, названную просто HTML5.

В 2006 году Тим Бернерс-Ли признал ошибку перевода HTML на рельсы XML. Рабочая группа по HTML обратилась к идеям WHATWG и стала работать над спецификацией HTML 5 (пробел в названии). Первая предварительная спецификация была опубликована в 2008 году. Недавно сообщество WHATWG отказалось от фиксации версий и перешла на новую модель разработки HTML без упоминания версии. Спецификация рассматривается как «живой стандарт» [1] (одни из последних обновлений 18 марта, 30 марта 2011 г. и т.д.).