



ISSN 2078-7707

# МЭС-2021

*X Юбилейная Всероссийская научно-техническая конференция*

## **ПРОБЛЕМЫ РАЗРАБОТКИ ПЕРСПЕКТИВНЫХ МИКРО- и НАНОЭЛЕКТРОННЫХ СИСТЕМ – 2021 (МЭС-2021)**

***СБОРНИК ТРУДОВ. Выпуск IV***

**«Автоматизация проектирования микро- и  
наноэлектронных схем и систем»**

**«Разработка перспективных микро- и наноэлектронных  
элементов, схем и устройств»**



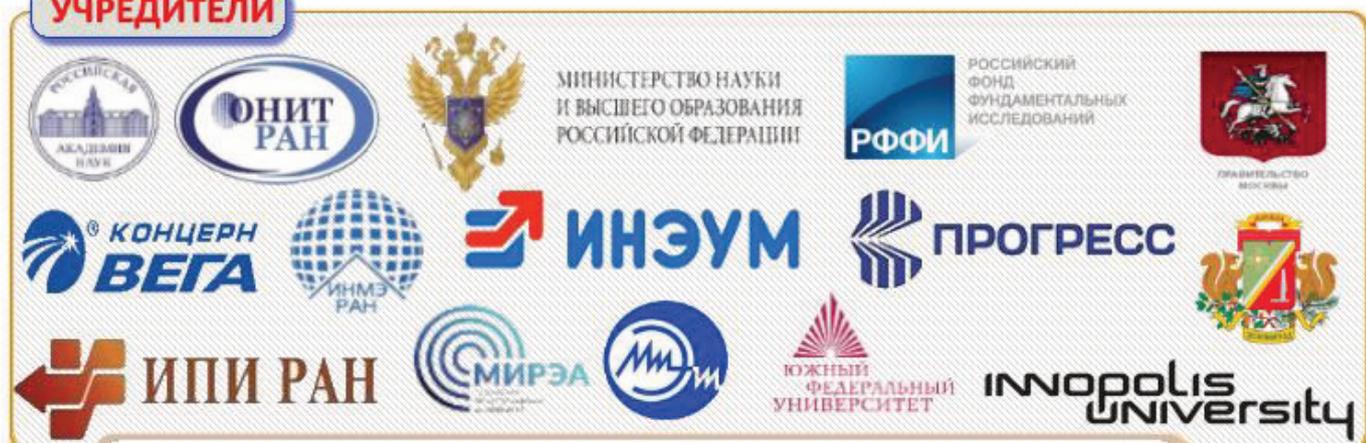
*Федеральное государственное бюджетное учреждение науки  
Институт проблем проектирования в микроэлектронике  
Российской академии наук*

**Москва - 2021**

*X Юбилейная Всероссийская научно-техническая конференция*  
**ПРОБЛЕМЫ РАЗРАБОТКИ ПЕРСПЕКТИВНЫХ МИКРО- и НАНОЭЛЕКТРОННЫХ СИСТЕМ – 2021**

**СБОРНИК ТРУДОВ. Выпуск IV**

**УЧРЕДИТЕЛИ**



**ОРГАНИЗАТОР**

*Институт проблем проектирования в микроэлектронике РАН*

**ОПЕРАТОР**

**СООРГАНИЗАТОР**



«Корпорация развития Зеленограда»  
 Казенное предприятие города Москвы



Московское научно-техническое общество радиотехники, электроники и связи им. А.С. Попова

**ОФИЦИАЛЬНЫЕ ПАРТНЕРЫ КОНФЕРЕНЦИИ**



**СПОНСОРЫ**



**ИНФОРМАЦИОННАЯ ПОДДЕРЖКА**

Журналы:

Известия ВУЗов  
 Электроника

Информационно-управляющие системы

Информационные технологии

Нано- и микро-системная техника

## УДК 621.3.049.77 : 658.512

Проблемы разработки перспективных микро- и нанoeлектронных систем – 2021. Сборник трудов / под общ. ред. академика РАН А.Л. Стемповского. М.: ИППМ РАН, 2021. Выпуск IV. 218 с.

Выпуск IV настоящего периодического издания содержит 30 докладов из числа представленных на X Юбилейную Всероссийскую научно-техническую конференцию «Проблемы разработки перспективных микро- и нанoeлектронных систем – 2021» (Москва, Зеленоград, март-ноябрь 2021 г.). Работы выполнены научными сотрудниками и аспирантами институтов РАН, специалистами российских научно-производственных организаций и предприятий, преподавателями, научными сотрудниками, аспирантами и студентами вузов, а также сотрудниками ряда зарубежных организаций и вузов, работающих в области проектирования микро- и нанoeлектронных изделий. Издание предназначено для научных работников, специалистов, аспирантов и студентов, занимающихся проблемами разработки, анализа, тестирования сложных микро- и нанoeлектронных схем и систем, а также соответствующих программных средств.

Материалы издания отражают современное состояние российской микро- и нанoeлектроники и методов и средств разработки микро- и нанoeлектронных схем и систем и являются важным источником информации по перспективным направлениям исследований и инвестиций в данной области.

Все статьи прошли рецензирование и одобрены Редакционной коллегией сборника, Организационным и Программным комитетами конференции.

Ответственный за выпуск Ученый секретарь ИППМ РАН, к.т.н., с.н.с. Ходош Л.С.

Издается с 2005 года. Включено в систему Российского индекса научного цитирования. Аннотации на русском и английском языках находятся в свободном доступе на сайтах конференции (<http://www.mes-conference.ru>) и научной электронной библиотеки (<http://elibrary.ru>). Электронные версии полнотекстовых статей с 2010 г. по 2020 г. размещены на сайте конференции в разделе «АРХИВ». Там же размещен полный каталог статей с 2005 по 2020 г. и их тексты.

***Издание включено в Перечень ВАК российских рецензируемых научных журналов и периодических изданий, в которых должны быть опубликованы основные научные результаты диссертаций на соискание ученых степеней доктора и кандидата наук по следующим специальностям.***

05.13.05 – Элементы и устройства вычислительной техники и систем управления (технические науки).

05.13.11 – Математическое и программное обеспечение вычислительных машин, комплексов и компьютерных сетей (технические науки).

05.13.12 – Системы автоматизации проектирования (технические науки).

05.13.15 – Вычислительные машины, комплексы и компьютерные сети (технические науки).

05.27.01 – Твердотельная электроника, радиоэлектронные компоненты, микро- и нанoeлектроника, приборы на квантовых эффектах (технические науки).

### **ПОДПИСКА:**

- на сайте объединенного каталога «Пресса России» [www.pressa-rf.ru](http://www.pressa-rf.ru) и в интернет-магазине «Пресса по подписке» [www.aks.ru](http://www.aks.ru) (индекс 59883);
- в редакции издания (тел./факс: (499)729-9208).

© Федеральное государственное бюджетное учреждение науки  
Институт проблем проектирования в микроэлектронике  
Российской академии наук

ISSN 2078-7707

## Организационный комитет

- Стемповский А.Л. - Председатель, академик РАН, д.т.н., проф., ИППМ РАН  
Гаврилов С.В. - заместитель Председателя, д.т.н., проф., ИППМ РАН  
Ходош Л.С. - Ученый секретарь, к.т.н., с.н.с., ИППМ РАН

### *Члены Оргкомитета*

- Беспалов В.А. - д.т.н., проф., НИУ «МИЭТ»  
Бобков С.Г. - д.т.н., ИППМ РАН  
Быков В.А. - д.т.н., проф., ЗАО «НТ-МДТ»  
Верба В.С. - чл.-корр. РАН, д.т.н., проф., АО «Концерн Вега»  
Зайцев В.В. - Казенное предприятие города Москвы  
«Корпорация развития Зеленограда»  
Ким А.К. - к.т.н., АО «ИНЭУМ им. И.С. Брука»  
Ковалев А.А. - д.т.н., АО «Зеленоградский нанотехнологический центр»  
Мальцев П.П. - д.т.н., проф., ИСВЧПЭ РАН  
Медведев А.М. - к.э.н., Минобрнауки России  
Новожилов А.Е. - Префектура ЗелаО г. Москвы  
Павлюк М.И. - АО «ПКК Миландр»  
Панченко В.Я. - академик РАН, д.ф.-м.н., проф., РФФИ  
Петричкович Я.Я. - д.т.н., проф., АО НПЦ «ЭЛВИС»  
Сауров А.Н. - академик РАН, д.т.н., проф., ИНМЭ РАН  
Сигов А.С. - академик РАН, д.ф.-м.н., проф., РТУ МИРЭА  
Соколов И.А. - академик РАН, д.т.н., проф., ФГУ «ФИЦ ИУ» РАН  
Суетин Н.В. - д.ф.-м.н., Фонд «Сколково»  
Телец В.А. - д.т.н., проф., ИЭПЭ НИЯУ «МИФИ»  
Тормасов А.Г. - д.ф.-м.н. проф., АНО «Университет Иннополис»  
Чаплыгин Ю.А. - академик РАН, д.т.н., проф., НИУ «МИЭТ»  
Шагалиев Р.М. - д.ф.-м.н., ФГУП «РФЯЦ-ВНИИЭФ»  
Шахнов В.А. - чл.-корр. РАН, д.т.н., проф., МГТУ им. Н.Э.Баумана  
Шелупанов А.А. - д.т.н., проф., ТУСУР  
Щелоков А.Н. - к.ф.-м.н., доц., ИППМ РАН

## Программный комитет

Иванников А.Д. - Председатель, д.т.н., проф., ИППМ РАН

### *Члены программного комитета:*

Бибило П.Н. - д.т.н., проф., ОИПИ НАН Беларуси  
Бычков И.Н. - д.т.н., ПАО «ИНЭУМ им. И.С.Брука»  
Гаврилов С.А. - д.т.н., проф., НИУ «МИЭТ»  
Джиган В.И. - д.т.н., доц., ИППМ РАН  
Зольников В.К. - д.т.н., проф., «ВГЛУ им. Г.Ф. Морозова», г. Воронеж  
Каперко А.Ф. - д.т.н., проф., НИУ ВШЭ  
Коротков А.С. - д.т.н., проф., С.-Пб. политехнический университет Петра Великого  
Кулагин В.П. - д.т.н., проф., Российский технологический университет  
Курейчик В.В. - д.т.н., проф., ИТА ЮФУ, г. Таганрог  
Ложкин С.А. - д.ф.-м.н., проф., МГУ им. М.В. Ломоносова  
Меликян В.Ш. - чл.-корр. НАН Армении, д.т.н., проф., ЗАО «Синописис Армения», Армения, г. Ереван  
Переверзев А.Л. - д.т.н., доц., НИУ «МИЭТ»  
Петросянц К.О. - д.т.н., проф., МИЭМ НИУ ВШЭ  
Прокопенко Н.Н. - д.т.н., проф., ДГТУ  
Русаков С.Г. - чл.-корр. РАН, д.т.н., проф., ИППМ РАН  
Рыжов А.П. - д.т.н., проф., МГУ им. М.В. Ломоносова  
Стенин В.Я. - д.т.н., проф., НИЯУ «МИФИ»  
Стешенко В.Б. - к.т.н., доц., АО «Российские космические системы»  
Финько О.А. - д.т.н., проф., Краснодарское ВВУ им. С.М.Штеменко  
Чумаков А.И. - д.т.н., проф., НИЯУ «МИФИ»

## Секретариат

Дмитриева Л.А. - Руководитель, ИППМ РАН  
Абашкин А.Л. - ИППМ РАН  
Егорова В.В. - ИППМ РАН  
Каленкова А.А. - ИППМ РАН  
Колесник О.Л. - ИППМ РАН  
Куроедова Н.В. - ИППМ РАН  
Лялинский А.А. - ИППМ РАН  
Филенкова Н.Н. - ИППМ РАН

## Введение

Всероссийская научно-техническая конференция «Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС)» проводилась в России с 2005 года с периодичностью один раз в два года. С 2020 года конференция проводится ежегодно.

**Учредителями конференции** в 2021 году являются: Российская академия наук, Отделение нанотехнологий и информационных технологий РАН, Министерство науки и высшего образования Российской Федерации, Российский фонд фундаментальных исследований, Департамент науки и промышленной политики г. Москвы, Префектура Зеленоградского административного округа г. Москвы, АО «Концерн Радиостроения «Вега», Институт нанотехнологий микроэлектроники РАН, Институт электронных управляющих машин им. А.С. Брука, АО «НИИМА «Прогресс», ИПИ РАН, МИРЭА – Российский технологический университет, Национальный исследовательский университет МИЭТ, Южный федеральный университет, Innpolis University.

**Организатор и проводящая организация МЭС-2021** – Институт проблем проектирования в микроэлектронике Российской академии наук (ИППМ РАН), **соорганизатор** – Казенное предприятие города Москвы «Корпорация развития Зеленограда», **оператор конференции** – Московское научно-техническое общество радиотехники, электроники и связи (МНТОРЭС) имени А.С. Попова.

В качестве **официальных партнёров конференции** выступают Фонд инфраструктурных и образовательных программ, Фонд «Сколково», московское представительство фирмы Intel Corporation – АО «Интел А/О», ТУСУР – Томский государственный университет систем управления и радиоэлектроники, НПК «Технологический центр».

**Спонсоры МЭС-2021:** АО КАДФЕМ Си-Ай-Эс, АО «Мегратек», АО «ПКК Миландр», АО «МЦСТ», АО НПЦ «Элвис».

Очередная X Юбилейная Всероссийская научно-техническая конференция МЭС-2021 проводится с апреля по ноябрь 2021 г. в заочном (дистанционном) формате с использованием сети Интернет. Заочный формат и большая длительность конференции обусловлены эпидемиологической обстановкой в России. Доклады, прошедшие рецензирование, выкладываются на сайте [www.mes-conference.ru](http://www.mes-conference.ru), их обсуждение проводится в режиме форума. Кроме того, в ноябре 2021 года будут проведены дистанционные заседания секций в онлайн-формате.

Популярность конференции устойчива и постоянна, ее научно-технический уровень постоянно растет, чему способствует жесткая система рецензирования и отбора докладов. Конференция посвящена актуальным вопросам автоматизации проектирования микро- и наноэлектронных систем (МЭС), систем на кристалле, IP-блоков и новой элементной базы микро- и наноэлектроники. В 2021 году ее работа организована в рамках двух направлений: «Автоматизация проектирования микро- и наноэлектронных схем и систем» и «Разработка перспективных микро- и наноэлектронных элементов, схем и устройств». Все принятые и прошедшие обсуждение доклады будут опубликованы в четырех выпусках Трудов конференции. Публикация принятых и выложенных в Интернет для обсуждения докладов будет осуществляться последовательно по мере прохождения процедуры рецензирования докладов и поступления сопроводительных документов, необходимых для открытой публикации.

*Издание включено в Перечень ВАК российских рецензируемых научных журналов и периодических изданий, в которых должны быть опубликованы основные научные результаты диссертаций на соискание ученых степеней доктора и кандидата наук.*

Конференцию планируется завершить проведением Пленарного заседания в ноябре 2021 года. Планируется также проведение сессии «Презентации новых микроэлектронных проектов, САПР и готовых продуктов» в ноябре 2021 года в КП «Корпорация развития Зеленограда» по адресу: г. Зеленоград, ул. Юности, дом 8.

Хотя формирование настоящего выпуска осуществляется параллельно с продолжающимся приемом и рецензированием докладов, уже можно сказать, что среди авторов докладов присутствуют члены РАН и национальных академий других государств, доктора и кандидаты наук, аспиранты, специалисты, осуществляющие реальные разработки. Доклады представлены от институтов РАН и национальных академий наук, высших учебных заведений, государственных научно-производственных комплексов и институтов, негосударственных и коммерческих организаций, в том числе от зарубежных коммерческих компаний и их представительств в России.

Считаю, что результаты исследований авторов представленных работ достаточно полно и масштабно отражают современное состояние российской микро- и наноэлектроники, методы и средства разработки микро- и наноэлектронных систем и служат важным источником информации для более точного определения перспективных направлений инвестиций в этой сфере, а также основой для профессионального роста кадров российской науки и промышленности.

В порядке эксперимента мы публикуем в этом выпуске информационный материал по разработкам и продукции одного из ведущих инновационных российских предприятий – Группы компаний «Миландр». Мы готовы в следующем году разместить аналогичные материалы и других заинтересованных российских компаний.

Выражаю глубокую благодарность учредителям и соорганизаторам конференции, ее официальным партнёрам, спонсорам, членам Оргкомитета, членам Программного комитета и рецензентам, членам Технического комитета - всем, кто содействовал и содействует участию в конференции ведущих ученых и специалистов России и русскоязычного зарубежья, оказывает финансовую и информационную поддержку конференции, выполняет отбор и редактирование материалов, включенных в настоящее издание.

Председатель Организационного комитета МЭС-2021,  
Научный руководитель ИППМ РАН, академик РАН,  
доктор технических наук, профессор  
А.Л. Стемпковский

**Томский государственный университет систем управления и радиоэлектроники (ТУСУР) – ведущий вуз по подготовке научно-производственных кадров микроэлектронного профиля, проведения фундаментальных исследований и прикладных работ в области микро- и наноэлектроники, автоматизации проектирования СВЧ-микроэлектроники.**

**В 2020 году университет стал победителем конкурса Минпромторга России на выполнение работ по развитию кадрового потенциала электронной промышленности. В 2021 году – победителем госпрограммы РФ «Развитие электронной и радиоэлектронной промышленности».**

**Университет обладает уникальной инфраструктурой в области микроэлектроники с производственными возможностями, в которую входят: научно-образовательный центр «Нанотехнологии» (включен в Национальную нанотехнологическую сеть РФ), НИИ Микроэлектронных систем, НИИ систем электросвязи, центр коллективного пользования научным и технологическим оборудованием «Импульс» и др.**

**ТУСУР выступил инициатором и в настоящее время реализует проект по созданию в Томской области многопрофильного «Центра микроэлектронных систем» для адресной подготовки дизайнеров и технологов в области СВЧ микро- и наноэлектроники, радиофотоники, разработки отечественной ЭКБ мирового уровня.**

**Индустриальными партнерами университета выступают российские компании: АО «НПФ «Микран», госкорпорация «Ростех», ГК «Роскосмос», «Концерн ВКО «Алмаз-Антей» и др.**

-----  
**Tomsk State University of Control Systems and Radioelectronics is a leading university that provides training of research and engineering talents with a focus on microelectronics and carries out basic and applied research in micro and nanoelectronics and computer-aided design of microwave microelectronics.**

**In 2020, the university was named winner of the competition by the Ministry of Industry and Trade of Russia for development of human resources in the electronics industry. In 2021, TUSUR was named winner of the state program of Russia for "Development of the Electronic and Radioelectronic Industry".**

**TUSUR University owns unique infrastructure that includes microelectronics production facilities, such as the Nanotechnology Research and Education Center (member of the National Nanotechnology Network of Russia), Research Institute of Microelectronic Systems, Research Institute of Electrical Communications, Impulse Resource Sharing Center, etc.**

**TUSUR originated and is currently implementing a project of a multifunctional Center for Microelectronic Systems in Tomsk Region that will be providing targeted training of designers and process engineers in the field of microwave micro and nanoelectronics, radiophotonics and developing a world-class, Russia-produced electronic component base.**

**Among the University's industrial partners are Russian enterprises Micran, State Corporation Rostec, Roscosmos, Almaz-Antey, etc.**

-----  
<https://tusur.ru/>

## Редакционная коллегия

### Главный редактор

Степковский А.Л.,  
академик РАН,  
д.т.н., проф.

### Заместитель Главного редактора

Иванников А.Д., д.т.н., проф.

### Члены коллегии

Бибило П.Н., д.т.н., проф.

Бобков С.Г., д.т.н., проф.

Бычков И.Н., д.т.н.

Гаврилов С.А., д.т.н., проф.

Джиган В.И., д.т.н., доц.

Зольников В.К., д.т.н., проф.

Каперко А.Ф., д.т.н., проф.

Коротков А.С., д.т.н., проф.

Кулагин В.П., д.т.н., проф.

Курейчик В.В., д.т.н., проф.

Мальцев П.П., д.т.н., проф.

Меликян В.Ш., д.т.н., проф.,

чл.-корр. НАН Армении

Переверзев А.Л., д.т.н., доц.

Петросянци К.О., д.т.н., проф.

Прокопенко Н.Н., д.т.н., проф.

Русаков С.Г., чл.-корр. РАН,

д.т.н., проф.

Рыжов А.П., д.т.н., проф.

Стенин В.Я., д.т.н., проф.

Финько О.А., д.т.н., проф.

Чумаков А.И., д.т.н., проф.

Адрес редакции: 124365,  
Москва, Зеленоград,  
ул. Советская, д. 3,  
ИППМ РАН.  
Тел./Факс: 8-499-729-9208  
E-mail: [iprm@iprm.ru](mailto:iprm@iprm.ru)  
<http://www.mes-conference.ru>

## СОДЕРЖАНИЕ

Организационный комитет .....	III
Программный комитет .....	IV
Секретариат .....	IV
Введение .....	V
Томский университет ТУСУР.....	VII

### Автоматизация проектирования микро- и наноэлектронных схем и систем

<b>К.О. Петросянци, Д.С. Силкин, Д.А. Попов</b> Сравнение тепловых характеристик MOSFET и FinFET.....	2
<b>С.Г. Русаков, С.Л. Ульянов</b> Анализ установившихся периодических режимов в интегральных схемах с помощью методов гомотопии.....	7
<b>М.М. Гурарий, С.Г. Русаков, С.Л. Ульянов</b> Разработка модели многополюсного элемента с произвольным числом полюсов для программ схемотехнического моделирования.....	14
<b>В.И. Эннс</b> Проектирование специализированных гетерогенных ПЛИС с использованием программного прототипирования.....	22
<b>М. А. Заплетина</b> Методы ускорения работы модифицированного алгоритма трассировки Pathfinder для ПЛИС островного типа .....	27
<b>Т.Д. Кузьминова, В.М. Хватов, Д.А. Железников</b> Формирование состава редуцированной библиотеки логических элементов для ПЛИС .....	34
<b>А.С. Сигов, Ю.В. Подгорный, К.А. Воротилов</b> Моделирование токов утечки сегнетоэлектрических конденсаторных элементов интегральных схем.....	40
<b>А.А. Алтухов, К.В. Захарченко, В.А. Колюбин</b> Имитационное моделирование работы алмазного детектора ионизирующих излучений.....	46
<b>Д.В. Тельпухов, В.В. Надоленко</b> Алгоритм логического синтеза сбоеустойчивых схем в технологическом базисе.....	52
<b>А.В. Медведев, Т.Р. Газизов</b> Алгоритм анализа структур с трехкратным модальным резервированием после отказов.....	59
<b>А.Д. Иванников</b> Формализация структуры программного обеспечения управляющих информационных систем.....	67
<b>И.А. Харитонов</b> Расширение возможностей SPICE-подобных программ за счет учета эффектов старения в МОП схемах, обусловленных эффектами горячих носителей, пробоя диэлектрика и электромиграции.....	73
<b>М.В. Кожухов, А.Р. Мухаметдинова</b> SPICE-модель для учета влияния эффекта горячих носителей в биполярных транзисторах.....	81

*М.И. Дябин, А.В. Решетников, Е.А. Саксонов*

Быстрый метод генерации псевдослучайных векторов большой размерности для тестирования систем на кристалле.....86

### **Разработка перспективных микро- и нанoeлектронных элементов, схем и устройств**

*В.Я. Архипкин, М.И. Дябин, В.В. Ерохин, М.В. Шеблаев*

Разработка системы на кристалле для абонентского спутникового терминала системы «Гонец-ДИМ».....93

*А.В. Воронов, Р.В. Воронов, Р.Ф. Ильясов*

Анализ пропускной способности многобанковой памяти в системе на кристалле.....99

*Т.В. Наумович*

Исследование цифровых рекурсивных формирователей отсчетов комплексных гармонических сигналов.....106

*Р.И. Халирбагинов*

Разработка полностью цифровой схемы фазовой автоподстройки частоты.....114

*A. V. Zhecheva, Y.S. Zhechev*

Simulating Integrated Circuit Immunity to Powerful Conducted Emissions in Circuits with Single Modal Reservation.....122

*В.П. Костелецкий, А.М. Заболоцкий, А.М. Лакоза*

Двухкаскадный экранированный модальный фильтр для работы в дифференциальном и синфазном режимах.....127

*М.А. Самойличенко, Т.Р. Газизов*

Дополнительные импульсы при разложении сверхкороткого импульса в модальном фильтре с лицевой и торцевой связями на двухсторонней печатной плате.....134

*Д.А. Воротынцева, А.С. Вишневский*

Характеризация микро- и мезопористых пленок с помощью метода адсорбционной эллипсометрической порометрии.....140

*М.А. Беллавин, Д.О. Буданов, А.С. Коротков*

Коррекция нарушений монотонности термометрического кода в шифраторе на основе модифицированной ROM-архитектуры.....148

*А.Д. Пугачев, И.В. Ожогин, И.М. Эль-Севифи, А.С. Козленко, Н.И. Макарова, А.В. Метелица, В.В. Ткачев, Б.С. Лукьянов*

Новый негативно фотохромный спиропиран для элементов молекулярной электроники и фотовольтаики.....155

*Е.С. Жечев, В.П. Костелецкий, А.М. Заболоцкий*

Влияние рассогласования структуры с сильными модальными искажениями на целостность сигнала.....162

*В.В. Лобода, А.О. Галицкая*

Влияние контактных сопротивлений на выходные характеристики термоэлектрического генератора.....169

*И.И. Швецов-Шиловский*

Особенности проявления и регистрации тиристорного эффекта в КМОП СБИС при воздействии однородного импульсного лазерного излучения.....176

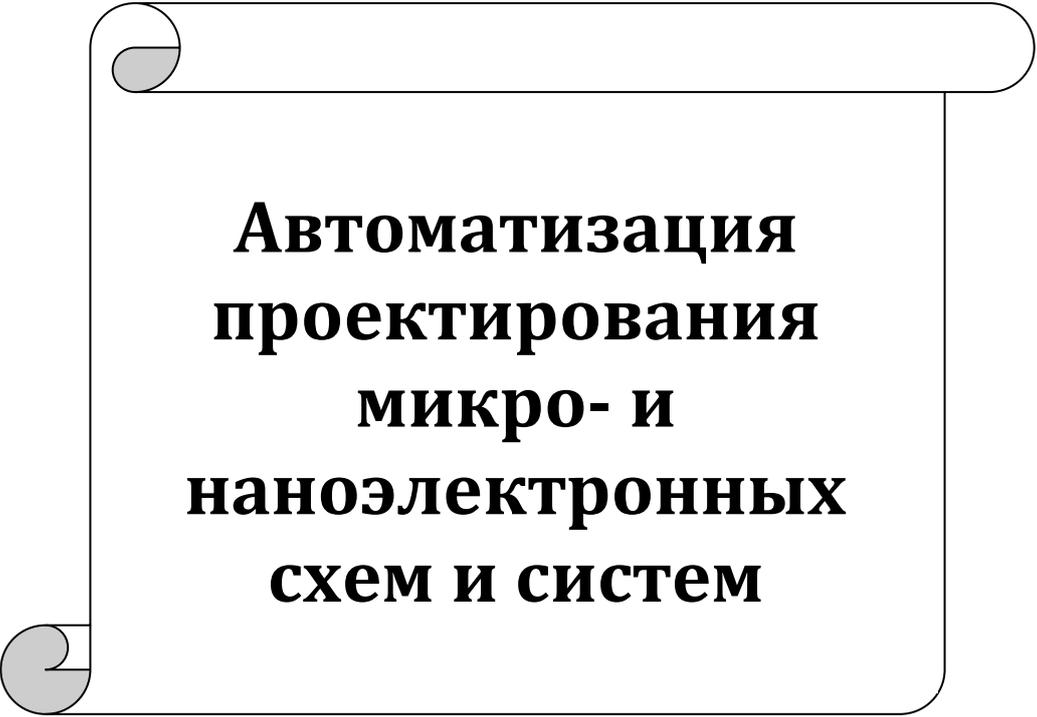
*Iu. B. Minin, D. V. Aleksandrov, M. N. Dubrov, M. V. Fedorov*

Investigation of High-Precision Laser Instrument for Fabrication of Integrated Circuits and Monitoring of Seismic and Gravitational Processes.....182

*Ю.Б. Минин, М.В. Федоров*

Быстрый и эффективный подход и исследование его реализации для проектирования волновых компонент.....187

<b>Ю.М. Павлюк, И.А. Гуреев, Ю.В. Агрич, В.Б. Лифшиц</b>	
Архитектура высокоточного преобразователя напряжения в частоту с биполярным питанием.....	192
<b>Именной указатель авторов статей</b> .....	197
<b>Приложение. Группа компаний «Миландр». Микросхемы, приборы, системы</b> .....	199



**Автоматизация  
проектирования  
микро- и  
наноэлектронных  
схем и систем**

# Сравнение тепловых характеристик MOSFET и FinFET

К.О. Петросянц<sup>1,2</sup>, Д.С. Силкин<sup>1</sup>, Д.А. Попов<sup>1</sup>

<sup>1</sup>Национальный исследовательский университет «Высшая школа экономики»,  
г. Москва, kpetrosyants@hse.ru

<sup>2</sup>Институт проблем проектирования в микроэлектронике Российской академии наук,  
г. Москва

**Аннотация** — В статье представлена тепловая TCAD модель FinFET модуля, состоящего из восьми параллельно включенных fin'ов. Приведены результаты моделирования саморазогрева модуля, а также зависимость перегрева от расстояния между fin'ами в модуле. Проведено сравнение значений перегрева для одиночного fin'а и МОПТ с аналогичными параметрами структуры.

**Ключевые слова** — FinFET, МОПТ, саморазогрев, TCAD-моделирование.

## I. ВВЕДЕНИЕ

Повышение плотности упаковки является одним из главных приоритетов современной микропроцессорной техники. Вместе с тем уменьшение размеров транзисторов приводит к ухудшению их теплопроводности [1]-[2], что может негативно сказаться на сроке службы устройств, предназначенных для работы в условиях высоких температур.

Ситуация осложняется тем, что прямое измерение температуры структуры современных транзисторов не представляется возможным. Исследования в этой области проводятся преимущественно средствами математического моделирования.

Многие авторы [3]-[5] исследуют тепловые характеристики отдельных fin'ов. Вместе с тем опубликованы данные о том, что близкое расположение fin'ов в FinFET модулях даёт дополнительный разогрев [6], зависящий от расстояния между fin'ами в модуле [1].

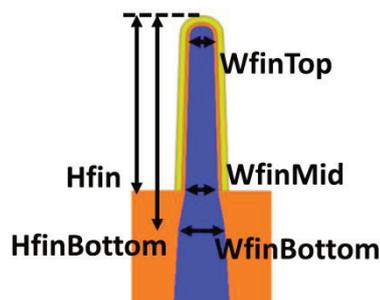
Для изучения этого явления необходимо применять полноразмерные, в масштабе один-к-одному, моделей FinFET модулей с учётом зависимости теплопроводности отдельных областей от концентрации легирующих примесей [7] и толщины [2].

С учётом вышеизложенного, представляет интерес выяснить, насколько отличается уровень саморазогрева в FinFET от традиционных МОПТ и КНИ МОПТ, а также оценить влияние на саморазогрев числа fin'ов в модуле и расстояния между ними.

## II. ОПИСАНИЕ МОДЕЛИ

За основу в данной работе взята модель FinFET, изготовленного по технологии 7 нм и описанного в [8]. На основе данных о структуре прибора была разработана 3D модель в среде Synopsys TCAD.

Параметры структуры представлены на рис. 1.



Param.	Value
Gate Pitch	56 nm
FinPitch	30 nm
Channel Length	16.5 nm
WfinTop	5.6 nm
WfinMid	7.1 nm
WfinBottom	10.1 nm
Hfin	35.6 nm
HfinBottom	40 nm
EOT	0.7 nm
Orientation	<110>/(001)
VGG	0.75 V

Рис. 1. Структура FinFET [8]

В модель включены следующие физические эффекты:

1. Деграция подвижности у поверхности с двумерным распределением дефектов на границе раздела. Модель Enormal (IALMob Coulomb2D).
2. Деграции подвижности из-за рассеяния носителей на других носителях заряда. Модель CarrierCarrierScattering(BrooksHerring).
3. Зависимость подвижности от уровня легирования и баллистический пролёт носителей заряда. Модель DopingDependence (PhuMob BalMob).

#### 4. Квантовые эффекты. Модель Density Gradient Quantization.

Верификация модели по данным измерений, приведённым в [8] показала высокую точность полученной модели, что отражено на рис. 2.

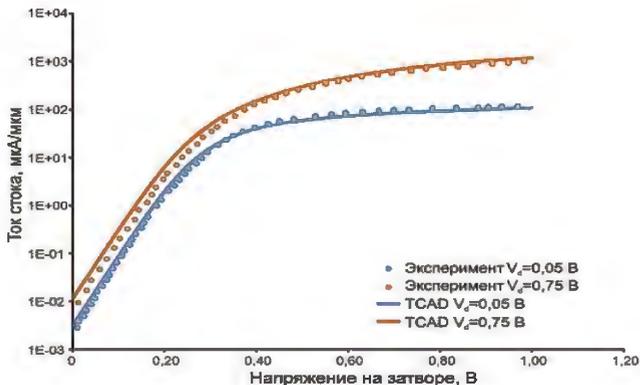


Рис. 2. Статические ВАХ 7 нм FinFET

Для имитации внешней среды при моделировании саморазогрева использовалось тепловое сопротивление, измеренное для 10 нм FinFET, приведённое в [9]. Ввиду малого расхождения в параметрах структур, используемых в [8] и [9], при моделировании в данной работе были использованы значения теплопроводности для разных областей, приведённые в [9]. Теплопроводность:

- областей сток/исток – 0,62 Вт/К·см;
- области канала – 0,25 Вт/К·см;
- области подложки – 1,48 Вт/К·см.

Тепловое сопротивление  $8,4 \cdot 10^5$  К/Вт.

Для сравнения была разработана 3D модель МОПТ с аналогичной шириной канала и уровнями легирования областей сток/исток и канала. Модель представлена в двух вариантах – на кремниевой подложке (bulk) и кремний-на-изоляторе (SOI). Режим работы подобран таким образом, чтобы электрическая мощность проходящего через канал тока была одинакова. В связи с тем, что МОПТ с той же длиной канала, что и FinFET не производится, длина канала МОПТ увеличена до 65 нм. Модели МОПТ на объемном кремнии и на КНИ подложке показаны на рис. 3 и рис. 4.

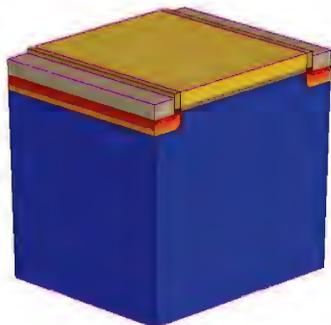


Рис. 3. Модель МОПТ на объемном кремнии

Поскольку в МОПТ структурах канал растянут по плоскости и всей площадью соприкасается с подложкой, для канала здесь использовано тоже значение теплопроводности, что и для подложки.

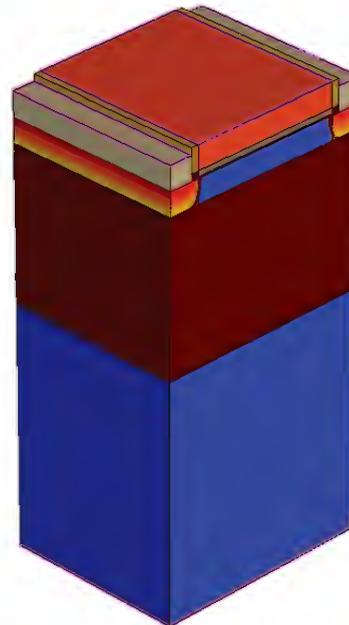


Рис. 4. Модель КНИ МОПТ

Для КНИ МОПТ теплопроводность области канала принята равной таковой в FinFETe, поскольку данная область значительно сужена диэлектрической подложкой. Для уменьшения числа факторов, способных повлиять на результаты сравнения, внешнее тепловое сопротивление для всех структур сохранено постоянным.

FinFET-модуль из 8-ми fin'ов был создан на основе модели FinFET на объемной кремнии. Модуль изображён на рис. 5. Модель имеет более 210 тысяч элементов сетки, расчёт длится в среднем 3 часа на 3-х ядрах процессора AMD Ryzen 7.

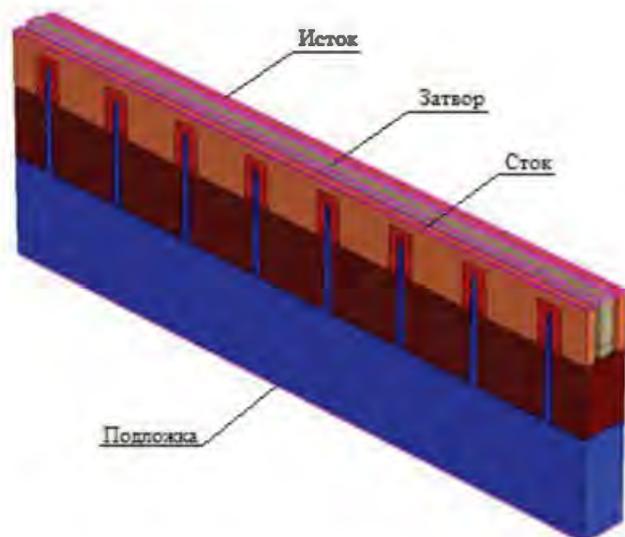


Рис. 5. Модель FinFET-модуля

### III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

Диапазон рабочего напряжения современных процессоров достигает 1,54 В [10] при рабочей частоте свыше 3 ГГц. С точки зрения моделирования расчёт переходных процессов требует значительных затрат времени из-за значительного уменьшения шага моделирования на фронтах импульсов напряжения, поэтому в данной работе использовалось постоянное напряжение питания 1 В.

Расчёт саморазогрева проводился для нескольких значений мощности, определяемой током в канале. Ток регулировался напряжением на затворе. Стоит отметить, что для получения того же тока в КНИ МОПТ и FinFET потребовалось значительно меньшее (0,65 В против 1 В) напряжение на затворе по сравнению с МОПТ на объемной кремнии. Это согласуется с другими опубликованными материалами по сравнению электрических характеристик разных типов приборов [11].

В результате были получены графики зависимости температуры саморазогрева от мощности для разных типов транзисторов. Графики представлены на рис. 6.

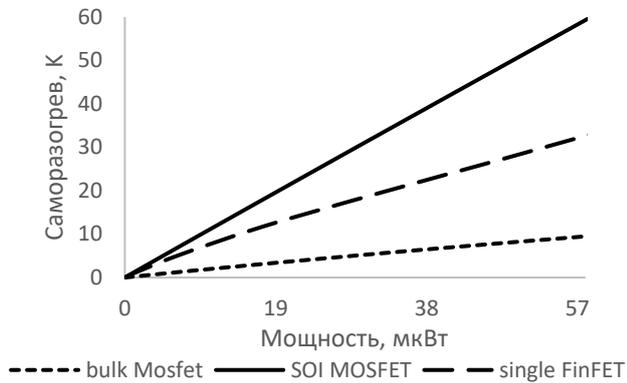


Рис. 6. Сравнение саморазогрева разных типов транзисторов

Наибольшее значение температуры наблюдается в структуре КНИ МОПТ. Плотность тока в канале FinFET выше, поскольку пересечение электрических полей от разных граней fin'a даёт более высокую напряжённость поля. Однако слой кремния под каналом FinFET'a обеспечивает более качественный теплоотвод по сравнению с КНИ МОПТ, что обуславливает меньший уровень саморазогрева. На фоне других типов транзисторов МОПТ на объемном кремнии демонстрирует минимальные показатели саморазогрева притом же внешнем тепловом сопротивлении и мощности. Это обусловлено главным образом тем, что по всей площади канал, служащий источником тепла, контактирует с кремнием подложки, который обеспечивает высокую теплопроводность и, как следствие, хороший теплоотвод.

Однако, как уже говорилось выше, саморазогрев FinFET нельзя рассматривать на примере лишь одиночного fin'a. Результаты моделирования FinFET-

модуля с разными расстояниями между fin'ами представлены на рис. 7. Ток и напряжение каждого fin'a соответствуют крайней правой точке рис. 6.

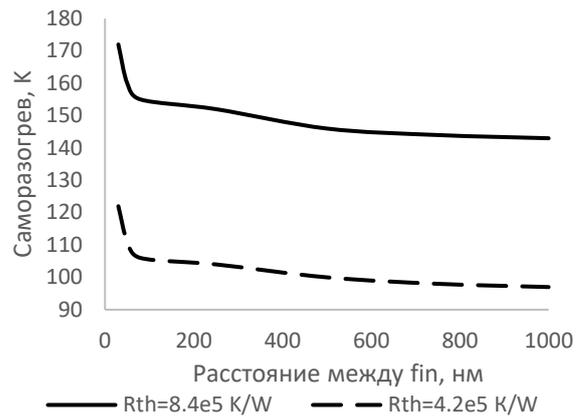


Рис. 7. Зависимость саморазогрева в FinFET-модуле от расстояния между fin'ами

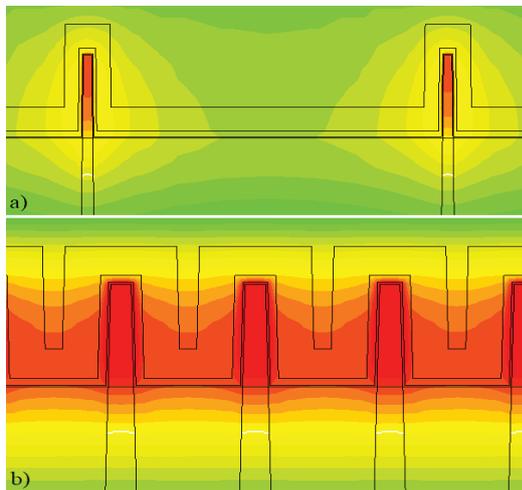
При той же мощности перегрев увеличивается в разы по сравнению с одиночным FinFET. Полученные результаты сопоставимы с ранее опубликованными в [9], с учётом разницы в структуре и электрическом режиме, в котором проводилось моделирование. В работе [6] указывается на то, что при увеличении числа fin'ов в параллельном соединении температура может вырастать в полтора-два раза, что меньше, чем было получено в рамках данной работы, однако следует учитывать, что в [6] рассматривается функционирование FinFET на переменном токе высокой частоты, а подробные параметры структуры исследуемых образцов не приводятся. Как можно видеть из рис. 7, даже сравнительно небольшие различия в значении теплового сопротивления способны сильно повлиять на результаты расчётов.

Результаты моделирования подтверждают выводы других авторов о крайне негативном влиянии близкого расположения fin'ов на их тепловые характеристики. Сближение fin'ов на расстояние ближе 80 нм приводит к резкому увеличению температуры структуры. Вместе с тем видно, что увеличение расстояния между fin'ами не даёт существенного охлаждения, что заставляет усомниться в эффективности такого подхода.

Для выяснения причин такого поведения рассмотрим распределение тепла по структуре FinFET-модулей с разным расстоянием между fin'ами, представленное на рис. 8. Для лучшего отображения рис. 8а сжат вдвое по оси X. Обе части рисунка имеют одинаковую цветовую градуировку температуры от 450 Кельвина (красный цвет) до 375 Кельвина (зелёный цвет). Снимки сделаны при максимальной мощности тока.

Здесь fin выступает как источник тепла, от которого тепло распространяется по металлу затвора. Частично оно уходит выше к внешней металлизации, которая рассеивает его более эффективно. Но тепло из нижней части fin'a в большей степени движется в боковом

направлении, не только по металлу затвора, но и по разделительному диэлектрику (STI), который обладает меньшей теплопроводностью и, нагреваясь, лучше сохраняет тепло, не позволяя металлу затвора рассеять его. Малая теплопроводность STI одновременно ограничивает его возможности по поддержанию температуры небольшой областью вокруг fin'a. На рис. 8а эта область составляет примерно 40 нм. Если эти области соседних fin'ов пересекаются, то рассеяние тепла от STI дополнительно уменьшается, в результате чего ухудшается отвод тепла от fin'ов и начинается резкий рост температуры структуры. В подтверждение этого работает тот факт, что именно в точке FinPitch = 80 нм происходит излом графика на рис. 7.



**Рис. 8. Распределение температуры в FinFET-модуле: а) FinPitch = 250 nm б) FinPitch = 30 nm**

Возможность отвода тепла от fin'a ограничена внешним тепловым сопротивлением. Его величина определяется строением многоуровневой металлизации микросхемы (BEOL), типом корпуса, внешним радиатором и т.д. На рис. 7 приведены значения перегрева для случая, когда внешнее тепловое сопротивление уменьшено в два раза. При этом температура упала на 50 градусов при сохранении общего вида зависимости.

Это говорит о том, что учёт тепловых процессов при проектировании BEOL и оценка тепловых свойств корпусов, соединений и применяемых средств отвода тепла, является критически важным с точки зрения уменьшения саморазогрева микросхемы и, тем самым, повышения её надёжности и уменьшения вероятности отказа в ходе эксплуатации.

Применение для таких целей средств математического моделирования и САПР является обязательным элементом проектирования изделий современной наноэлектроники, активно применяется ведущими производителями микросхем на основе нанометровых FinFET [6].

#### IV. ЗАКЛЮЧЕНИЕ

В статье проведено сравнительное TCAD-моделирование тепловых характеристик разных типов

транзисторов: МОПТ на объемном кремнии, КНИ МОПТ, одиночного FinFET и FinFET-модуля, состоящего из 8-ми близкорасположенных fin'ов. Рассмотрена зависимость саморазогрева FinFET-модуля от расстояния между fin'ами и дана оценка влиянию внешнего теплового сопротивления, обусловленного корпусом и металлизацией микросхемы на перегрев структуры FinFET. Полученные результаты коррелируют с приведёнными в научной литературе.

По результатам проведённого исследования можно сделать следующие выводы:

1. Сравнение показало, что среди рассматриваемых типов транзисторных структур наименьший уровень саморазогрева показывает структура МОПТ на объемном кремнии. Все структуры обладали одинаковой длиной и шириной канала, концентрацией носителей в канале и областях сток/исток, толщиной и составом диэлектриков в МОП-структуре. При сравнении одиночных транзисторов наибольший перегрев наблюдался в КНИ МОПТ, однако в случае, когда FinFET'ы задействованы в составе модуля с одновременной работой 8-ми fin'ов, перегрев каждого из них значительно выше.
2. Температура fin'ов в FinFET-модуле слабо зависит от дистанции между ними, но при сближении ближе 80 нм зависимость становится в разы сильнее. Это обусловлено распространением тепла в STI-области FinFET'a. Увеличение дистанции между fin'ами свыше этой величины не приносит существенного улучшения тепловых характеристик
3. Наиболее эффективным средством контроля саморазогрева в FinFET остаётся уменьшение внешнего теплового сопротивления между структурой транзистора и окружающей средой. Крупнейшие производители интегральных схем активно развивают средства математического моделирования и САПР для расчёта таких сопротивлений и проектирования более эффективных средств отвода тепла.

#### ПОДДЕРЖКА

Работа выполнена при финансовой поддержке совместного гранта РФФИ и Фонда научных исследований Китая (грант № 20-57-53004).

#### ЛИТЕРАТУРА

- [1] Jang D. et al. Self-heating on bulk FinFET from 14 nm down to 7 nm node // 2015 IEEE International Electron Devices Meeting (IEDM). Washington: IEEE, 2015. P. 11.6.1-11.6.4.
- [2] Liu W., Etesam-Yazdani K., Hussin R., Ashoghi M. Modeling and Data for Thermal Conductivity of Ultrathin Single-Crystal SOI Layers at High Temperature // IEEE Trans-actions On Electron Devices. Vol. 53. No. 8. 2006. P. 1868-1876.
- [3] Wang L., Brown A.R., Nedjalkov M., Alexander C., Cheng B., Millar C., Asenov A. Including the Fin Shape Dependence of the Thermal Conductivity // 2014

- International Conference on Simulation of Semiconductor Processes and Devices (SISPAD). Yokohama:IEEE, 2014. P. 269-272.
- [4] Li Z. et al. Understanding ESD Induced Thermal Mechanism in FinFETs Through Predictive TCAD Simulation // 2020 IEEE International Reliability Physics Symposium (IRPS). Dallas: IEEE, 2020. P. 1-4.
- [5] Guerrieri S. D., Bonami F., Ghione G. TCAD analysis of FinFET temperature-dependent variability for analog applications // 2019 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD). Udine: 2019. P. 1-4.
- [6] Liu S.L. et al. Self-Heating Temperature Behavior Analysis for DC - GHz Design Optimization in Advanced FinFETs // 2019 Symposium on VLSI Technology. Kyoto:IEEE 2019. P. T200-T201.
- [7] Paskov P. P., Slomski M., Leach J. H., Muth J. F., Paskova T. Effect of Si doping on the thermal conductivity of bulk GaN at elevated temperatures – theory and experiment // AIP Advances 7, 095302 (2017), P. 1-15.
- [8] Huo Q., Wu Z., Zhang F., Li L. A Modeling Approach for 7nm Technology Node Area-Consuming Circuit Optimization and Beyond // 2019 16th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD). Lausanne: IEEE, 2019. P. 93-96.
- [9] Jain I., Gupta A., Hook T.B., Dixit A. Modeling of Effective Thermal Resistance in Sub-14-nm Stacked Nanowire and FinFETs // IEEE Transactions on Electron Devices. Vol. 65, No. 10. 2018. P. 4238-4244.
- [10] 10<sup>th</sup> Generation Intel Core Processors Datasheet, Volume 1 of 2. URL: <https://www.intel.com/content/www/us/en/products/docs/processors/core/10th-gen-core-families-datasheet-vol-1.html> (дата обращения: 20.07.2021).
- [11] Zhao Y., Qu Y. Impact of Self-Heating Effect on Transistor Characterization and Reliability Issues in Sub-10 nm Technology Nodes // IEEE Journal of the Electron Devices Society. Vol. 7. 2019. P. 829-836.

## Comparison of MOSFET and FinFET Thermal Characteristics

K.O. Petrosyants<sup>1,2</sup>, D.S. Silkin<sup>1</sup>, D.A. Popov<sup>1</sup>

<sup>1</sup>National Research University Higher School of Economics,  
Moscow, kpetrosyants@hse.ru

<sup>2</sup>Institute for Design Problems in Microelectronics of Russian Academy of Sciences,  
Moscow

**Abstract** — Thermal TCAD model of FinFET module consisting of eight parallel-connected fins is presented in the article. The results of modeling module self-heating and the dependence of overheating on the distance between the fins in the module are presented. A comparison of the overheating values for a single fin and MOSFET with similar structure parameters was carried out.

**Keywords** — FinFET, MOSFET, Self-Heating, TCAD-simulation.

### REFERENCES

- [1] Jang D. et al. Self-heating on bulk FinFET from 14 nm down to 7 nm node // 2015 IEEE International Electron Devices Meeting (IEDM). Washington: IEEE, 2015. P. 11.6.1-11.6.4.
- [2] Liu W., Etessam-Yazdani K., Hussin R., Asheghi M. Modeling and Data for Thermal Conductivity of Ultrathin Single-Crystal SOI Layers at High Temperature // IEEE Transactions On Electron Devices. Vol. 53. No. 8. 2006. P. 1868-1876.
- [3] Wang L., Brown A.R., Nedjalkov M., Alexander C., Cheng B., Millar C., Asenov A. Including the Fin Shape Dependence of the Thermal Conductivity // 2014 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD). Yokohama:IEEE, 2014. P. 269-272.
- [4] Li Z. et al. Understanding ESD Induced Thermal Mechanism in FinFETs Through Predictive TCAD Simulation // 2020 IEEE International Reliability Physics Symposium (IRPS). Dallas: IEEE, 2020. P. 1-4.
- [5] Guerrieri S. D., Bonami F., Ghione G. TCAD analysis of FinFET temperature-dependent variability for analog applications // 2019 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD). Udine: 2019. P. 1-4.
- [6] Liu S.L. et al. Self-Heating Temperature Behavior Analysis for DC - GHz Design Optimization in Advanced FinFETs // 2019 Symposium on VLSI Technology. Kyoto:IEEE 2019. P. T200-T201.
- [7] Paskov P. P., Slomski M., Leach J. H., Muth J. F., Paskova T. Effect of Si doping on the thermal conductivity of bulk GaN at elevated temperatures – theory and experiment // AIP Advances 7, 095302 (2017), P. 1-15.
- [8] 27. Huo Q., Wu Z., Zhang F., Li L. A Modeling Approach for 7nm Technology Node Area-Consuming Circuit Optimization and Beyond // 2019 16th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD). Lausanne: IEEE, 2019. P. 93-96.
- [9] Jain I., Gupta A., Hook T.B., Dixit A. Modeling of Effective Thermal Resistance in Sub-14-nm Stacked Nanowire and FinFETs // IEEE Transactions on Electron Devices. Vol. 65, No. 10. 2018. P. 4238-4244.
- [10] 10<sup>th</sup> Generation Intel Core Processors Datasheet, Volume 1 of 2. Url: <https://www.intel.com/content/www/us/en/products/docs/processors/core/10th-gen-core-families-datasheet-vol-1.html> (access date: 20.07.2021).
- [11] Zhao Y., Qu Y. Impact of Self-Heating Effect on Transistor Characterization and Reliability Issues in Sub-10 nm Technology Nodes // IEEE Journal of the Electron Devices Society. Vol. 7. 2019. P. 829-836.

# Анализ установившихся периодических режимов в интегральных схемах с помощью методов гомотопии

С.Г. Русаков, С. Л. Ульянов

Институт проблем проектирования в микроэлектронике РАН, г. Москва, [irpm@irpm.ru](mailto:irpm@irpm.ru)

**Аннотация** — В работе предлагается вычислительный метод анализа установившегося периодического режима аналоговых интегральных схем. Решение периодической краевой задачи выполняется методом пристрелки. Для решения системы нелинейных уравнений в методе пристрелки применяется метод гомотопии. Приведены примеры анализа периодического установившегося режима в схемном симуляторе.

**Ключевые слова** — схемотехническое моделирование, установившийся периодический режим, метод пристрелки, методы гомотопии.

## I. ВВЕДЕНИЕ

При проектировании сложных аналоговых и радиотехнических ИС применяются автоматизированные системы схемотехнического проектирования, в которых выполняется математическое моделирование схем на транзисторном уровне. Одним из основных видов анализа этого класса схем является расчет периодического установившегося режима схемы, на основе которого затем рассчитываются остальные важные характеристики.

Особенностью задачи определения установившегося режима в нелинейных цепях является то, что ее решение с помощью стандартного анализа переходных процессов требует значительных временных затрат [1]. Поэтому для ее эффективного решения предложены специализированные методы и виды анализа.

Установившийся периодический режим в цепи соответствует решению системы обыкновенных дифференциальных уравнений (ОДУ), которое находится из решения периодической краевой задачи [1]. Для решения этой задачи в рамках анализа установившегося периодического режима во временной области традиционно применяются методы пристрелки. В методе пристрелки выполняется решение системы нелинейных алгебраических уравнений относительно вектора состояния в начальный момент времени с помощью итерационного метода. Задается исходное приближение для искомого начального значения, затем система интегрируется на интервале периода, полученные значения на концах интервала подставляются в граничное условие, производится коррекция решения итерационным методом.

Применение метода Ньютона для решения системы нелинейных алгебраических уравнений метода пристрелки имеет свои достоинства и недостатки. С одной стороны, метод Ньютона обеспечивает квадратичную сходимость итерационного процесса. С другой стороны, каждая ньютоновская итерация включает решение линейной системы с плотной матрицей, что обуславливает рост вычислительных затрат при моделировании схем высокой размерности. С целью сокращения затрат в работе [2] предложено использовать итерационные методы решения линейной системы на шаге ньютоновской итерации, которые позволяют исключить явное формирование плотной матрицы якобиана. Наконец, для обеспечения сходимости вычислительного процесса пристрелки с методом Ньютона необходимо иметь начальное приближение, близкое к окончательному решению. Одним из способов получения такого начального приближения является предварительный анализ переходного процесса на интервале времени, достаточном для достижения области сходимости вычислительного процесса. Однако в случае схем с медленной динамикой этот интервал может быть достаточно большим, так что вычислительные затраты приближаются к высоким затратам переходного процесса. Кроме того, необходима априорная оценка длительности этого интервала. В работе [3] предлагается алгоритм, который позволяет автоматически находить начальное приближение для итерационного процесса пристрелки, т. е. определяет интервал переходного процесса, после которого метод пристрелки сходится.

В качестве альтернативы применения методов Ньютона для решения систем нелинейных уравнений можно рассмотреть методы продолжения решения по параметру [4]. Методы гомотопии относятся к классу методов продолжения и имеют свойство глобальной сходимости [5]. Они нашли применение для решения задач в различных областях науки и техники. В задачах схемотехнического моделирования методы гомотопии используются для определения рабочей точки по постоянному току [6], [7], [8], [9], [10], при моделировании осцилляторов [11], [12], [13], [14].

В данной работе предлагается использовать метод гомотопии Гаусса-Ньютона для решения системы нелинейных уравнений метода пристрелки.

В разделе II рассмотрен анализ установившегося периодического режима во временной области. В разделе III приведены основные сведения о методах гомотопии и функциях гомотопии в задачах автоматизации схемотехнического проектирования. В разделе IV приведен метод и функции гомотопии для решения системы нелинейных уравнений метода пристрелки. В разделе V даны результаты численных экспериментов.

## II. АНАЛИЗ ПЕРИОДИЧЕСКОГО РЕЖИМА

### A. Решение начальной задачи

Модель электронной схемы во временной области может быть задана в зарядовой форме системой дифференциальных уравнений [1]

$$\frac{d}{dt}q(v(t)) + i(v(t)) + u(t) = 0 \quad (1)$$

Здесь  $v(t)$ ,  $i(v(t))$ ,  $q(v(t))$  – вектор-функции напряжений в узлах схемы, узловых токов и зарядов,  $u$  – вектор входных токов. Если схема содержит источники напряжения или индуктивности, то модель схемы имеет тот же вид системы (1), однако вектор-функции  $v(t)$ ,  $i(v(t))$ ,  $q(v(t))$  содержат дополнительные компоненты в соответствии с модифицированным узловым базисом.

При решении начальной задачи (задача Коши) выполняется численное интегрирование уравнения (1). Для этого проводится дискретизация этого уравнения с помощью какого-либо метода. Например, использование неявного метода Эйлера дает [1]

$$r(v_{n+1}) = \frac{1}{h} [q(v_{n+1}) - q(v_n)] - i(v_{n+1}) + u_{n+1} = 0 \quad (2)$$

Здесь  $v_n$ ,  $v_{n+1}$  – значения вектора в точках  $t=t_n$  и  $t=t_{n+1}=t_n+h$ ,  $h$  – шаг.

Применение метода Ньютона для решения системы нелинейных уравнений (2) приводит к линейной системе относительно ньютоновской поправки

$$\left[ G(v_{n+1}^j) + \frac{C(v_{n+1}^j)}{h} \right] (v_{n+1}^{j+1} - v_{n+1}^j) = -r(v_{n+1}^j), \quad (3)$$

где  $G(v_{n+1}^j) = \frac{\partial i(v_{n+1}^j)}{\partial v}$ ,  $C(v_{n+1}^j) = \frac{\partial q(v_{n+1}^j)}{\partial v}$  – матрицы

проводимостей и емкостей,  $j$  – номер ньютоновской итерации.

Решение начальной задачи выполняется в рамках стандартного анализа переходных процессов. Данный вид анализа можно использовать для определения установившегося периодического режима, выполняя проверку условия периодичности при интегрировании системы уравнений (1).

### B. Метод пристрелки

При воздействии на схему периодического сигнала  $u(t) = u(t+T)$ , где  $T$  – период, в схеме возникает периодический процесс. Если схема имеет

установившейся периодический режим, то решение системы (1) должно удовлетворять условию

$$v(0) = v(T). \quad (4)$$

Система (1) с условием периодичности (4) образует краевую задачу. Метод пристрелки позволяет находить периодическое установившееся решение уравнения (1). Метод пристрелки основан на замене решения краевой задачи (1), (4) на решение системы нелинейных алгебраических уравнений относительно вектора состояния в начальный момент времени  $v(0)$ . Используя вектор-функцию  $\varphi(v(t_0), t_0, t)$ , задающую зависимость состояния  $v(t)$  в момент времени  $t$  от состояния  $v(t_0)$  в момент времени  $t_0$ , и, полагая  $t_0 = 0$ , имеем  $v(T) = \varphi(v(0), 0, T)$ . Тогда условие (4) может быть записано в виде системы алгебраических уравнений относительно вектора  $v(0)$

$$\varphi(v(0), 0, T) - v(0) = 0. \quad (5)$$

Метод пристрелки можно рассматривать как итерационный процесс решения нелинейной системы (5) относительно вектора  $v(0)$ , причем на каждом шаге итерационного процесса вектор  $v(T) = \varphi(v(0), 0, T)$  находится решением задачи Коши с соответствующими начальными условиями [1].

### C. Применение метода Ньютона

Применение итерационного метода Ньютона для решения алгебраической системы (5) приводит к линейной системе относительно вектора ньютоновской поправки на каждой итерации

$$[\Phi(T) - E] \Delta v^j(0) = -(\varphi(v^j(0), 0, T) - v^j(0)). \quad (6)$$

Здесь  $j$  – номер ньютоновской итерации,  $\Delta v^j(0) = v^{j+1}(0) - v^j(0)$  – вектор ньютоновской поправки,  $E$  – единичная матрица и  $\Phi(T) = \frac{\partial \varphi(v(0), 0, T)}{\partial v(0)} = \frac{\partial v(T)}{\partial v(0)}$ ,  $\Phi(t)$  – фундаментальная матрица уравнений в вариациях

$$\frac{d}{dt} [C(v)\Phi(t)] + G(v)\Phi(t) = 0, \quad (7)$$

где  $C(v) = \frac{\partial q(v(t))}{\partial v}$ ,  $G(v) = \frac{\partial i(v(t))}{\partial v}$ .

Вычисление матрицы  $\Phi(t)$  может быть выполнено в процессе интегрирования основной системы ОДУ (1). Действительно, дифференцирование (2) по  $v_0 = v(0)$  дает

$$\left[ G(v_{n+1}) + \frac{C(v_{n+1})}{h} \right] \frac{\partial v_{n+1}}{\partial v_0} = \frac{C(v_n)}{h} \frac{\partial v_n}{\partial v_0}, \quad (8)$$

Формула (8) позволяет выполнить эффективное вычисление матрицы  $\Phi(t)$ , так как необходимая для

вычислений матрица Якоби  $[G(v_{n+1}) + \frac{C(v_{n+1})}{h}]$

определяется и декомпозируется в процессе интегрирования основной системы ОДУ (1). Для вычисления  $\Phi(t)$  на каждом временном шаге потребуется выполнить только операции прямого и обратного хода для многих векторов правой части (8). В конце периода интегрирования при  $t=T$  получим искомого матрицу  $\Phi(T)$ .

Метод Ньютона имеет локальную сходимость [15]. Основным недостатком применения метода Ньютона является необходимость задания начального приближения, близкого к окончательному решению, для обеспечения сходимости вычислительного процесса пристрелки. Поэтому требуется надежная альтернатива методу Ньютона.

### III. МЕТОДЫ ГОМОТОПИИ

#### A. Решение системы нелинейных уравнений

Пусть необходимо найти решение нелинейной системы уравнений

$$F(X) = 0. \quad (9)$$

В основе методов гомотопии лежит решение нелинейной системы уравнений, зависящей от параметра  $\lambda \in [0, 1]$

$$H(X, \lambda) = 0. \quad (10)$$

При  $\lambda = 0$  система  $H(X, 0) = 0$  имеет известное решение или решение, которое легко может быть получено. При  $\lambda = 1$  система (10) совпадает с исходной системой (9)  $H(X, 1) = F(X)$ .

Например, система

$$H(X, \lambda) = (1 - \lambda)G(X) + \lambda F(X), \quad (11)$$

при  $\lambda = 0$   $H(X, 0) = G(X)$ , где решение  $X_0$  системы  $G(X) = 0$  предполагается известным и при  $\lambda = 1$   $H(X, 1) = F(X)$ .

Тогда решая системы вида (10) при изменении параметра  $\lambda$  от 0 до 1, получим решение исходной системы (9). Полученные при этом решения образуют кривую решений  $X(\lambda)$  или нулей системы (10).

Простейшая процедура продолжения выполняет движение по этой кривой начиная с начальной точки  $(X_0, 0)$ . На каждом шаге процедуры из точки на кривой  $(\bar{X}, \bar{\lambda})$  выполняется шаг по параметру и решается задача  $H(X, \bar{\lambda} + \Delta\lambda) = 0$  относительно вектора  $X$ . Очевидно, что такая процедура не позволяет движение по кривой через точки поворота, в которых матрица якобиана имеет сингулярность. В отличие от этого методы гомотопии включают эффективную процедуру продолжения, которая

позволяет выполнять движение по кривой решений, имеющей точки поворота и бифуркаций [5].

Численные алгоритмы гомотопии построены по принципу методов прогноза и коррекции и включают шаги прогноза и коррекции [4]. На шаге прогноза определяется приближение к новой точке на кривой решений  $(\hat{X}_{v+1}, \hat{\lambda}_{v+1})$  при известном решении на предыдущей точке  $(\bar{X}_v, \bar{\lambda}_v)$ , где  $v = 0, 1, \dots$ . На шаге коррекции с помощью численного метода определяется решение  $(\bar{X}_{v+1}, \bar{\lambda}_{v+1})$  с начальным приближением  $(\hat{X}_{v+1}, \hat{\lambda}_{v+1})$ .

В методе гомотопии Гаусса-Ньютона [15] рассматривается решение параметризованной системы уравнений

$$H(y) = 0, \quad (12)$$

где  $y = [x^T \quad \lambda]^T$ .

На шаге прогноза определяется вектор

$$\hat{y}_{v+1}(s) = \bar{y}_v + s_v t(\bar{y}_v). \quad (13)$$

Здесь  $s > 0$  – коэффициент и  $t$  – вектор направления (касательная к кривой в точке  $\bar{y}_v$ ).

На шаге коррекции определяется поправка  $\Delta y_{v+1}^j$ , удовлетворяющая дополнительному условию, чтобы вектор коррекции имел минимальную норму. Такой вектор коррекции определяется из решения недоопределенной системы уравнений

$$\Delta y_{v+1}^j = -H'_y(y_{v+1}^j)^+ H(y_{v+1}^j). \quad (14)$$

Здесь  $H'_y(y_{v+1}^j)^+$  – псевдообратная матрица Мура-Пенроуза и

$$H'_y(y_{v+1}^j) = [H'_x(y_{v+1}^j) \quad H'_\lambda(y_{v+1}^j)] \quad (15)$$

- матрица якобиана системы (12).

Для получения решения (14) и вычисления вектора  $t$  в алгоритме используется QR разложение матрицы якобиана. Для разреженных матриц вычислительно более эффективным может быть использование LU разложения [15].

#### B. Функции гомотопии

При реализации методов гомотопии для решения задач схемотехнического моделирования используются различные формулировки функции гомотопии.

Функция для определения рабочей точки по постоянному току [6], [7], [16]

$$H(X, \lambda) = (1 - \lambda)D(X - a) + \lambda F(X). \quad (16)$$

Здесь  $D$  – диагональная матрица обеспечивает масштабирование линейной части функции,  $a$  –

начальный вектор. При случайном выборе вектора  $a$  кривая решений не имеет точек бифуркации [5].

Так как при составлении уравнений применяется модифицированный метод узловых потенциалов, то в выражении (16) член  $\lambda F(X)$  содержит токи элементов схемы с коэффициентом  $\lambda$  и линейный член отражает токи дополнительных резисторов от каждого узла к нулевому узлу с проводимостью  $(1 - \lambda)D$ .

Функция [17]

$$H(X, \lambda) = (1 - \lambda)D(X - a) + F(X, \lambda) \quad (17)$$

является обобщением известного метода продолжения с изменением напряжения источников в программе Spice. Здесь напряжения узлов, к которым подключены нелинейные элементы, умножаются на коэффициент  $\lambda$ . Поэтому случай  $\lambda = 0$  соответствует моделированию линейной схемы.

Функция [17]

$$H(X, \lambda) = (1 - \lambda)D(X - a) + F(X, \lambda\alpha) \quad (18)$$

используется при моделировании биполярных схем. Здесь  $\alpha$  - вектор коэффициентов усиления транзисторов. При  $\lambda = 0$  рабочая точка соответствует схеме с резисторами и диодами.

В алгоритмах для определения рабочей точки в МДП схемах большой размерности предложено использовать двухпараметрические функции гомотопии, в которых параметры гомотопии участвуют в выражениях для токов в моделях транзисторов [10].

#### IV. МЕТОД ПРИСТРЕЛКИ С АЛГОРИТМОМ ГОМОТОПИИ

Для решения задачи определения установившегося периодического режима рассматривались различные формулировки функции гомотопии. Здесь приведены результаты для функции вида (11).

Введем обозначение

$$F(v(0)) = v(0) - \varphi(v(0), 0, T),$$

$$G(v(0)) = v(0) - v_0,$$

$$y = [v(0)^T \quad \lambda]^T.$$

Здесь  $v_0$  - постоянный вектор. Тогда функция гомотопии (11) имеет вид

$$H(v(0), \lambda) = (1 - \lambda)G(v(0)) + \lambda F(v(0)). \quad (19)$$

Матрица якобиана

$$H'_y(y) = [H'_{v(0)}(v(0), \lambda) \quad H'_\lambda(v(0), \lambda)], \quad (20)$$

где

$$H'_{v(0)}(v(0), \lambda) = (1 - \lambda)E + \lambda(E - \Phi),$$

$$H'_\lambda(v(0), \lambda) = -(v(0) - v_0) + F(v(0)).$$

Вычислительный метод анализа установившегося периодического режима состоит из следующих шагов.

1. Определение режима схемы по постоянному току.

2. Интегрирование системы ОДУ (1) на интервале  $[0, t_{stab}]$  для определения вектора  $v_0$ . По умолчанию конец интервала  $t_{stab}$  установлен равным периоду входного сигнала  $T$ .

3. Решение системы алгебраических уравнений метода пристрелки (6) относительно вектора  $v(0)$  с помощью алгоритма гомотопии Гаусса-Ньютона.

4. Интегрирование системы ОДУ (1) на интервале  $[0, T]$  для определения вектора  $v(t)$ .

Метод реализован в экспериментальной программе схемотехнического моделирования. Программный код алгоритма гомотопии основан на коде программы AlCon [15], который переведен на язык С и адаптирован для использования в схемном симуляторе. Для этого написаны функции (подпрограммы) расчета функции гомотопии (19) и матрицы якобиана (20) и реализован их вызов из алгоритма гомотопии.

#### V. ЧИСЛЕННЫЙ ЭКСПЕРИМЕНТ

Примеры схем были взяты из набора тестовых задач, наиболее часто встречающихся при исследованиях алгоритмов моделирования нелинейных периодических процессов. Выбор этих схем в качестве тестовых объясняется тем, что представленные схемы имеют постоянные времена, которые обуславливают длительный процесс установления.

Схема 1 - вторичный источник питания [1], [18] число переменных - 6. На вход схемы подан синусоидальный сигнал с амплитудой 10 В и частотой 60 Гц. Схема 2 - умножитель [19]. Схема имеет 4 конденсатора, 4 диода и 1 сопротивление. На вход схемы подан синусоидальный сигнал с амплитудой 12 В и частотой 60 Гц. Схема 3 - однокаскадный усилитель [1], [18]. Здесь  $T=100$  мкс. Схема 4 - усилитель класса С. На вход схемы подан синусоидальный сигнал с амплитудой 100 мА и частотой 10 МГц. Схема 5 - резонансный усилитель [20]. На вход схемы подан синусоидальный сигнал с амплитудой 100 мВ и частотой 5 МГц.

В табл. 1 представлены характеристики тестовых схем, число необходимых периодов интегрирования до установления стандартным методом анализа переходных процессов (#циклов) и количество временных точек (#tpnts).

Для тестовых схем рассчитывался установившийся периодический режим с помощью метода анализа с использованием алгоритма гомотопии. Для всех схем постоянный вектор  $v_0$  определялся в результате

интегрирования системы уравнений (1) на интервале одного периода. В табл. 2 приведена статистика расчета установившегося режима (число итераций метода #iter, количество вычислений функции и матрицы якобиана #fun/#jac, число временных точек #tpnts).

Следует отметить, что метод анализа с использованием алгоритма гомотопии имеет несколько большие вычислительные затраты по сравнению с методом пристрелки-Ньютона, но обеспечивает сходимость итерационного процесса. В качестве примера рассмотрим результаты моделирования схемы резонансного усилителя.

Метод пристрелки с алгоритмом Ньютона при указанных выше входных сигналах и выборе  $v_0$  в качестве начального приближения сходится за 4 итерации. При этом количество временных точек 1324. Однако, при увеличении амплитуды входного сигнала до 2 В метод не сходится при заданном начальном приближении. Для обеспечения сходимости потребовалось увеличить интервал предварительного моделирования переходного процесса до  $200T$  (44706 временных точек).

Метод анализа с использованием алгоритма гомотопии сходится за 27 итераций (136 вычислений функции и 115 вычислений матрицы якобиана) уже при расчете вектора начального приближения на одном периоде. На рис. 1 показан выходной сигнал усилителя в установившемся режиме при амплитуде входного сигнала 100 мВ, полученный с помощью метода анализа с использованием алгоритма гомотопии. Здесь имеется совпадение с результатами анализа методом пристрелки-Ньютона. На рис. 2 показан выходной сигнал усилителя в установившемся режиме при амплитуде входного сигнала 2 В.

Результаты моделирования

N	Схема	#iter	#fun/#jac	#tpnts
1	Вторичный источник питания	5	18/18	7183
2	Умножитель	5	17/17	6397
3	Однокаскадный усилитель	15	56/52	82118
4	Усилитель класса C	7	30/30	219844
5	Резонансный усилитель	21	98/94	17911

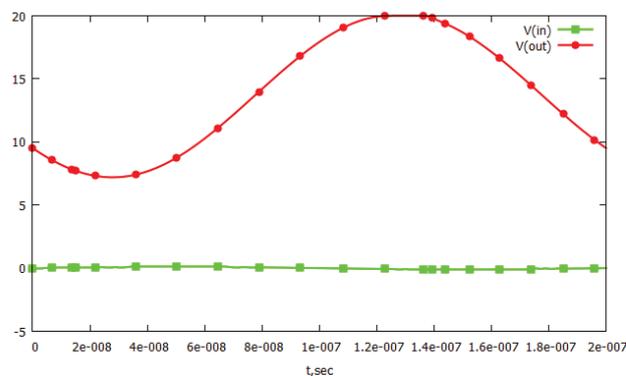


Рис. 1. Выходной сигнал резонансного усилителя в установившемся режиме при амплитуде входного сигнала 100 мВ

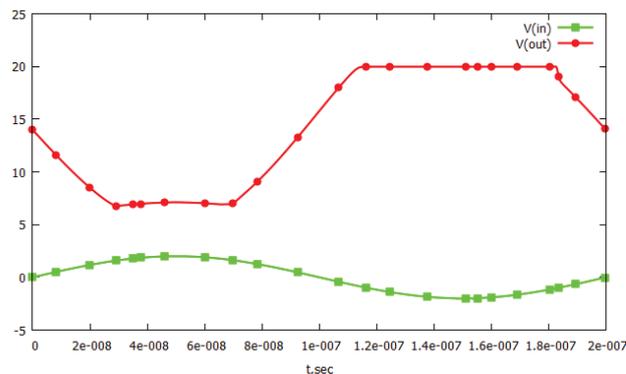


Рис. 2. Выходной сигнал резонансного усилителя в установившемся режиме при амплитуде входного сигнала 2 В

Таблица 1

Тестовые схемы

N	Схема	#ЭЛ-ТОВ	#циклов	#tpnts
1	Вторичный источник питания	8	100	47910
2	Умножитель	10	100	26926
3	Однокаскадный усилитель	10	6000	8050030
4	Усилитель класса C	15	100	675266
5	Резонансный усилитель	14	1000	192430

ПОДДЕРЖКА

Работа выполнена при поддержке гранта РФФИ № 19-07-00509.

ЛИТЕРАТУРА

[1] Актуальные проблемы моделирования в системах автоматизации схмотехнического проектирования/ под ред. А.Л. Стемпковского – М.: Наука, 2003.-430 С.  
 [2] Telichevesky R., Kundert K., White J. Efficient Steady-State Analysis based on Matrix-Free Krylov-Subspace

- Methods // in Proc. of IEEE Design Automation Conf. 1995. P. 480-484.
- [3] G. De Luca, P. Bolcato, and W. H. A. Schilders Proper Initial Solution to Start Periodic Steady-State-Based Methods // IEEE Trans. Circuits and Systems-I. 2019. Vol. 66. No 3. P. 1104 – 1115.
- [4] E.L.Allgower, K.Georg, Numerical Continuation Methods - Berlin : Springer, 1990.
- [5] L. T. Watson Probability-one homotopies in computational science // J. of Comp. and Applied Mathematics. 2002. Vol. 140. No 1–2. P. 785-807.
- [6] R.C.Melville, Lj.Trajkovi Zc, S.-C. Fang, L.T. Watson, Artificial parameter homotopy methods for the DC operating point problem // IEEE Trans. Comput. -Aided Des. 1993. Vol. 12. No 6. P. 861–877.
- [7] L. Trajkovic; E. Fung; S. Sanders HomSPICE: simulator with homotopy algorithms for finding DC and steady-state solutions of nonlinear circuits // IEEE Int. Symp. on Circuits and Systems. 1998. TPA 10-2.
- [8] A. Ushida, Y. Yamagami, Y. Nishio, I. Kinouchi, Y. Inoue An efficient algorithm for finding multiple dc operating points based on SPICE oriented Newton homotopy method // IEEE Trans. Computer-Aided Design. 2002. vol. 21. No. 3. P. 337–348.
- [9] L.B. Goldgeisser, M.M. Green A Method for automatically finding multiple operating points in nonlinear circuits // IEEE Trans. Circuits and Syst. I. 2005. vol. 52. No 4. P. 776–784.
- [10] Roychowdhury J, Melville R. Delivering global DC convergence for large mixed-signal circuits via homotopy/continuation methods // IEEE Trans. Comp.-Aided Des. 2006. vol. 25. No. 1. P. 66–78.
- [11] W. Ma, L. Trajkovic, and K. Mayaram, HomSSPICE: A homotopy based circuit simulator for periodic steady-state analysis of oscillators // in Proc. Int. Symp. Circuits and Systems. 2002. P. 26–29.
- [12] M. Gourary, S. Ulyanov, M. Zharov, S. Rusakov, K. Gullapalli, and B. Mulvaney, Simulation of high-Q oscillators // in Proc. IEEE/ACM Int. Conf. on Comp.-Aided Design. 1998. P. 162–169.
- [13] M. Gourary, S. Ulyanov, M. Zharov, S. Rusakov, K. Gullapalli, and B. Mulvaney, A robust and efficient oscillator analysis technique using harmonic balance // Computer Methods in Applied Mechanics and Engineering. 2000. 181(4). P. 451-466.
- [14] H. G. Brachtendorf, R. Melville, P. Feldmann, S. Lampe, and R. Laur Homotopy Method for Finding the Steady States of Oscillators // IEEE Trans. on Comp.-Aided Des. of Integr. Circuits and Syst. 2014. Vol. 33. No. 6. P. 867-878.
- [15] P. Deuflhard Newton Methods for Nonlinear Problems - Affine Invariance and Adaptive Algorithms. - Berlin: Springer, 2006.
- [16] Yamamura K, Sekiguchi T, Inuo Y. A fixed-point homotopy method for solving modified nodal equations // IEEE Trans. Circuits and Systems -I. 1999. Vol. 46. No 6. P. 654–664.
- [17] L. Trajkovic DC operating point of transistor circuits // Nonlinear Theory and Its Applications. 2012. vol. 3. No 3. P. 287-300.
- [18] Гурарий М.М., Жаров М.М., Русаков С.Г., Ульянов С.Л. Применение одношаговых методов интегрирования высокого порядка точности для анализа установившихся периодических режимов в интегральных схемах // Проблемы разработки перспективных микро- и нанoeлектронных систем. 2018. Выпуск 1. С. 103-109.
- [19] Гурарий М.М., Жаров М.М., Русаков С.Г., Ульянов С.Л. Адаптивный алгоритм анализа схем с колебательными режимами // Проблемы разработки перспективных микро- и нанoeлектронных систем. 2020. Выпуск 3. С. 28-34.
- [20] M. A. Farhan; E. Gad; M. S. Nakhla; R. Achar High Order and A-Stable Envelope Following Method for Transient Simulations of Oscillatory Circuits // IEEE Trans. on Microwave Theory and Techniques. 2014. Vol. 62. No 12. P. 3309 – 3317.

## The Steady-State Analysis of Integrated Circuits Using Homotopy Methods

S.G. Rusakov, S.L. Ulyanov

Institute for design problems in microelectronics of RAS, Moscow, ippm@ippm.ru

**Abstract** — The application of conventional transient analysis to find the periodic steady-state solution is often inefficient due to long simulation time. Unlike the transient analysis the periodic steady-state methods directly compute the steady-state solution by solving a periodic boundary-value problem. The shooting method transforms a periodic boundary-value problem into the system of nonlinear algebraic equations. The Newton’s method is usually used to numerically solve the system. To provide the convergence of the method a proper initial solution must be given. In this paper a numerical steady-state method for simulating non-autonomous circuits is presented. In this method the globally convergent homotopy algorithm is applied to solve the system of nonlinear algebraic equations. Examples of steady-

state analysis are given to demonstrate the numerical accuracy and efficiency of the proposed method.

**Keywords** — circuit simulation, steady-state, shooting method, methods of homotopy.

### REFERENCES

- [1] Aktualnye problemy modelirovaniya v sistemah shemotekhnicheskogo proektirovaniya (Actual simulation problems in computer-aided circuit design systems) - Moscow: Nauka, 2003.
- [2] Telichevesky R., Kundert K., White J. Efficient Steady-State Analysis based on Matrix-Free Krylov-Subspace Methods // in Proc. of IEEE Design Automation Conf. 1995. P. 480-484.

- [3] G. De Luca, P. Bolcato, and W. H. A. Schilders Proper Initial Solution to Start Periodic Steady-State-Based Methods // *IEEE Trans. Circuits and Systems-I*. 2019. Vol. 66. No 3. P. 1104 – 1115.
- [4] E.L.Allgower, K.Georg, Numerical Continuation Methods - Berlin : Springer, 1990.
- [5] L. T. Watson Probability-one homotopies in computational science // *J. of Comp. and Applied Mathematics*. 2002. Vol. 140. No 1–2. P. 785-807.
- [6] R.C.Melville, Lj.Trajkovi Zc, S.-C. Fang, L.T. Watson, Artificial parameter homotopy methods for the DC operating point problem // *IEEE Trans. Comput. -Aided Des.* 1993. Vol. 12. No 6. P. 861–877.
- [7] L. Trajkovic; E. Fung; S. Sanders HomSPICE: simulator with homotopy algorithms for finding DC and steady-state solutions of nonlinear circuits // *IEEE Int. Symp. on Circuits and Systems*. 1998. TPA 10-2.
- [8] A. Ushida, Y. Yamagami, Y. Nishio, I. Kinouchi, Y. Inoue An efficient algorithm for finding multiple dc operating points based on SPICE oriented Newton homotopy method // *IEEE Trans. Computer-Aided Design*. 2002. vol. 21. No. 3. P. 337–348.
- [9] L.B. Goldgeisser, M.M. Green A Method for automatically finding multiple operating points in nonlinear circuits // *IEEE Trans. Circuits and Syst. I*. 2005. vol. 52. No 4. P. 776–784.
- [10] Roychowdhury J, Melville R. Delivering global DC convergence for large mixed-signal circuits via homotopy/continuation methods // *IEEE Trans. Comp.-Aided Des.* 2006. vol. 25. No. 1. P. 66–78.
- [11] W. Ma, L. Trajkovic, and K. Mayaram, HomSSPICE: A homotopy based circuit simulator for periodic steady-state analysis of oscillators // in *Proc. Int. Symp. Circuits and Systems*. 2002. P. 26–29.
- [12] M. Gourary, S. Ulyanov, M. Zharov, S. Rusakov, K. Gullapalli, and B. Mulvaney, Simulation of high-Q oscillators // in *Proc. IEEE/ACM Int. Conf. on Comp.-Aided Design*. 1998. P. 162–169.
- [13] M. Gourary, S. Ulyanov, M. Zharov, S. Rusakov, K. Gullapalli, and B. Mulvaney, A robust and efficient oscillator analysis technique using harmonic balance // *Computer Methods in Applied Mechanics and Engineering*. 2000. 181(4). P. 451-466.
- [14] H. G. Brachtendorf, R. Melville, P. Feldmann, S. Lampe, and R. Laur Homotopy Method for Finding the Steady States of Oscillators // *IEEE Trans. on Comp.-Aided Des. of Integr. Circuits and Syst.* 2014. Vol. 33. No. 6. P. 867-878.
- [15] P. Deuflhard Newton Methods for Nonlinear Problems - Affine Invariance and Adaptive Algorithms. - Berlin: Springer, 2006.
- [16] Yamamura K, Sekiguchi T, Inoue Y. A fixed-point homotopy method for solving modified nodal equations // *IEEE Trans. Circuits and Systems -I*. 1999. Vol. 46. No 6. P. 654–664.
- [17] L. Trajkovic DC operating point of transistor circuits // *Nonlinear Theory and Its Applications*. 2012. vol. 3. No 3. P. 287-300.
- [18] Gourary M.M., Zharov M.M., Rusakov S.G., Ulyanov S.L. The Application of Single-step High Order Integration Methods for Periodic Steady-state Analysis of Integrated Circuits // *Problems of Perspective Micro- and Nanoelectronic Systems Development* - 2018. Issue 1. P. 103-109.
- [19] Gourary M.M., Zharov M.M., Rusakov S.G., Ulyanov S.L. The adaptive algorithm for the analysis of oscillatory circuits // *Problems of Perspective Micro- and Nanoelectronic Systems Development* - 2020. Issue 3. P. 28-34.
- [20] M. A. Farhan; E. Gad; M. S. Nakhla; R. Achar High Order and A-Stable Envelope Following Method for Transient Simulations of Oscillatory Circuits // *IEEE Trans. on Microwave Theory and Techniques*. 2014. Vol. 62. No 12. P. 3309 – 3317.

# Разработка модели многополюсного элемента с произвольным числом полюсов для программ схемотехнического моделирования

М.М. Гурарий, С.Г. Русаков, С. Л. Ульянов

Институт проблем проектирования в микроэлектронике РАН, г. Москва

**Аннотация** — Рассмотрены вычислительные алгоритмы редуцирования моделей динамических систем высокой размерности и их применимость для формирования упрощенных моделей электрических цепей. В работе предлагается модель многополюсного элемента в базе модифицированного метода узловых потенциалов для ее применения в схемном симуляторе.

**Ключевые слова** — динамическая система, модели электрических цепей, понижение порядка моделей, методы редукции, схемотехническое моделирование, многополюсный элемент.

## I. ВВЕДЕНИЕ

При проектировании высокочастотных схем с наноразмерными проектными нормами возникает ряд задач, в которых требуется моделирование схем высокого порядка. К таким задачам следует отнести, например, моделирование с учетом влияния паразитных цепей или учет процессов в межсоединениях или подложке. Учет этих особенностей приводит к математическим моделям, составляющих сотни тысяч уравнений, т. е. к системам очень высокой сложности, моделирование которых представляет значительную трудность.

В результате экстракции паразитных цепей или при моделировании линий передачи возникают многопортовые линейные цепи, содержащие соответствующие пассивные элементы. Такие цепи могут содержать миллионы резисторов, конденсаторов, индуктивностей и тысячи портов; их сложность представляет известную трудность моделирования. Поэтому для анализа схем с учетом паразитных цепей требуется их представление в виде цепей значительно меньшей размерности.

Поэтому формирование упрощенных математических моделей становится на практике важной проектной процедурой, позволяющей получать модели меньшей размерности, что обеспечивает анализ схем с учетом паразитных цепей, эффективное моделирование динамических систем высокой сложности.

Для пассивных линейных цепей упрощенная модель может быть представлена в виде системных матриц и для ее использования в составе программы схемотехнического моделирования необходимо иметь

соответствующее обеспечение (модель многополюсника).

Представление упрощенной модели в виде линейной цепи меньшей размерности (нетлист) позволяет непосредственно использовать ее при анализе схем в схемном симуляторе. Однако для получения такого представления необходимо разработать и использовать специализированные методы синтеза модели, которые переводят представление в виде системных матриц в нетлист.

В работе предлагается модель многополюсного элемента, который предназначен для моделирования редуцированных линейных цепей в виде системных матриц. Модель обеспечивает анализ схем, содержащих такие цепи, в схемном симуляторе. Приведенный подход к моделированию может быть распространен на моделирование редуцированных нелинейных цепей.

В разделе II кратко рассматриваются известные методы редукции линейных цепей. В разделе III приводится описание модели многополюсного элемента. В разделе IV показаны примеры использования модели.

## II. РЕДУКЦИЯ МОДЕЛЕЙ ЛИНЕЙНЫХ ЦЕПЕЙ

### A. Динамическая система

Динамические системы, описываемые системами обыкновенных дифференциальных уравнений (ОДУ), имеют вид [1]

$$\begin{aligned} \frac{dx}{dt} &= f(x, u) \\ y &= g(x, u) \end{aligned} \quad (1)$$

Здесь  $x$  – переменные состояния,  $u$  – входные переменные,  $y$  – выходные переменные.

Сложность системы характеризуется числом переменных состояния, т.е. размерностью  $n$  вектора состояния  $x$ .

Под редукцией модели понимается задача уменьшения размерности вектора внутренних переменных при сохранении отношений вход- выход, описывающих поведение системы, т.е. требуется найти динамическую систему в виде [1]

$$\begin{aligned} \frac{d\hat{x}}{dt} &= \hat{f}(\hat{x}, u), \\ y &= \hat{g}(\hat{x}, u) \end{aligned} \quad (2)$$

где размерность вектора  $\hat{x}(t)$  значительно меньше  $n$ .

В задачах автоматизации схемотехнического проектирования часто необходимым является применение методов формализованного понижения порядка высоко размерных моделей пассивных подсистем, которые представляют линейную динамическую систему.

Математическая модель стационарной линейной системы может быть задана системой дифференциально-алгебраических уравнений вида [1]

$$\begin{aligned} \mathbf{E}\dot{x}(t) &= \mathbf{A}x(t) + \mathbf{B}u(t) \\ y &= \mathbf{C}x(t) + \mathbf{D}u(t) \end{aligned} \quad (3)$$

Здесь  $x(t) \in R^n$  - вектор внутренних переменных,  $y(t) \in R^m$  - вектор выходных переменных,  $u(t) \in R^p$  - вектор входных воздействий,  $\mathbf{E} \in R^{n \times n}$ ,  $\mathbf{A} \in R^{n \times n}$ ,  $\mathbf{B} \in R^{n \times p}$ ,  $\mathbf{C} \in R^{m \times n}$ ,  $\mathbf{D} \in R^{m \times p}$  - матрицы с постоянными коэффициентами.

Под редукцией модели понимается уменьшение размерности вектора внутренних переменных при сохранении отношений вход- выход, описывающих поведение системы, т.е. требуется найти динамическую систему в виде [1]

$$\begin{aligned} \hat{\mathbf{E}}\dot{\hat{x}}(t) &= \hat{\mathbf{A}}\hat{x}(t) + \hat{\mathbf{B}}u(t) \\ \hat{y} &= \hat{\mathbf{C}}\hat{x}(t) + \mathbf{D}u(t) \end{aligned} \quad (4)$$

где размерность вектора  $\hat{x}(t)$  значительно меньше  $n$ .

Для того, чтобы редукцию исходной системы считать успешной, необходимо выполнить ряд условий [1]:

- ошибка аппроксимации ( $y(t) - \hat{y}(t)$ ) должна быть малой;
- должны быть сохранены основные свойства исходных моделей. В частности, если исходная модель является устойчивой, то и редуцированная модель должна обладать свойством устойчивости.

Кроме того, процесс редукции должен быть вычислительно эффективен.

### В. Редукция модели электронной схемы

Модель электронной схемы во временной области может быть задана в зарядовой форме системой дифференциальных уравнений [2]

$$\frac{d}{dt}q(x(t)) + i(x(t)) + \mathbf{B}u(t) = 0 \quad (5)$$

Здесь  $x(t)$ ,  $i(x(t))$ ,  $q(x(t))$  - вектор-функции напряжений в узлах схемы, узловых токов и зарядов,  $u$  - вектор входных токов.

При наличии в схеме катушек индуктивностей и источников напряжения в соответствии с модифицированным методом узловых потенциалов вектор неизвестных дополнительно к узловым напряжениям содержит токи индуктивностей  $i_L(t)$  и источников  $i_S(t)$ :  $x(t) = [v(t) \ i_L(t) \ i_S(t)]^T$ .

Линейное выражение для вектора выходных переменных  $y$

$$y = \mathbf{D}x \quad (6)$$

Выражения для редуцированной системы аналогичны (5, 6) и также содержат систему ОДУ сокращенной размерности

$$\frac{d}{dt}\hat{q}(\hat{x}(t)) + \hat{i}(\hat{x}(t)) + \hat{\mathbf{B}}u(t) = 0 \quad (7)$$

$$y = \hat{\mathbf{D}}\hat{x} \quad (8)$$

### С. Редукция линейной цепи

При описании линейных цепей выходные сигналы могут измеряться в тех же узлах, в которых приложены входные воздействия. Поэтому обычно полагают  $\mathbf{C} = \mathbf{B}^T$ ,  $\mathbf{D} = 0$  и система (3) имеет вид

$$\begin{aligned} \mathbf{E}\dot{x}(t) &= \mathbf{A}x(t) + \mathbf{B}u(t) \\ y &= \mathbf{B}^T x(t) \end{aligned} \quad (9)$$

Для линейных цепей  $q(v(t)) = \mathbf{C}v(t)$ ,  $i(v(t)) = \mathbf{G}v(t)$ , где  $\mathbf{G}$ ,  $\mathbf{C}$  - матрицы узловых проводимостей и емкостей.

Тогда система уравнений модели схемы (5) имеет вид

$$\begin{aligned} \begin{bmatrix} \mathbf{C} & 0 & 0 \\ 0 & \mathbf{L} & 0 \\ 0 & 0 & 0 \end{bmatrix} \frac{d}{dt} \begin{bmatrix} v(t) \\ i_L(t) \\ i_S(t) \end{bmatrix} + \\ \begin{bmatrix} \mathbf{G} & \mathbf{G}_L & \mathbf{G}_S \\ \mathbf{G}_L^T & 0 & 0 \\ \mathbf{G}_S^T & 0 & 0 \end{bmatrix} \begin{bmatrix} v(t) \\ i_L(t) \\ i_S(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ \mathbf{B}_V \end{bmatrix} u(t) = 0 \end{aligned} \quad (10)$$

Здесь  $\mathbf{G}_L$ ,  $\mathbf{G}_S$  - матрицы, которые определяют узлы схемы для катушек индуктивностей и источников напряжения. Матрица  $\mathbf{G}_L$  имеет размерность  $n_v \times n_L$ , где  $n_v$ ,  $n_L$  - размерности векторов  $v(t)$  и  $i_L(t)$  с коэффициентами -1, 0, 1. Аналогично матрица  $\mathbf{G}_S$  размерности  $n_v \times n_S$ , определяет узлы подключения источников напряжения.

Система уравнений (10) совпадает с (3). При этом

$$\mathbf{E} = \begin{bmatrix} \mathbf{C} & 0 & 0 \\ 0 & \mathbf{L} & 0 \\ 0 & 0 & 0 \end{bmatrix}, \mathbf{A} = - \begin{bmatrix} \mathbf{G} & \mathbf{G}_L & \mathbf{G}_S \\ \mathbf{G}_L^T & 0 & 0 \\ \mathbf{G}_S^T & 0 & 0 \end{bmatrix}, \mathbf{B} = - \begin{bmatrix} 0 \\ 0 \\ \mathbf{B}_V \end{bmatrix}.$$

Тогда задача редукции модели (10) заключается в определении матриц системы (10) сокращенной размерности  $\hat{G}$ ,  $\hat{L}$ ,  $\hat{C}$ ,  $\hat{G}_L$ ,  $\hat{G}_S$ . Так как матрицы  $G$ ,  $L$ ,  $C$  имеют особенности (симметричность, разреженность и неотрицательная определенность), то целесообразно разработать и применять специализированные методы редукции.

Применяемые методы редукции должны обеспечивать свойство устойчивости редуцированной модели. Однако, сохранение устойчивости редуцируемых моделей может оказаться недостаточным. Например, при наличии нелинейных элементов окружения устойчивая система может оказаться неустойчивой [1]. Поэтому при редукции линейных цепей должно выполняться более жесткое требование сохранения пассивности. Так как исходная линейная цепь состоит из пассивных элементов, то она является пассивной. В процессе редукции модели устойчивость и пассивность должны быть сохранены.

#### *D. Методы редукции линейных цепей*

Для решения задач редукции моделей электронных схем разработаны методы крыловских подпространств, спектральные методы, селективные методы.

Одним из методов редукции электрических цепей является AWE метод [3]. В основе метода лежит предположение, что передаточная функция цепи может быть представлена в виде аппроксимации Паде. Коэффициенты полиномов аппроксимации находятся из решения линейных систем, полученных с помощью приравнивания членов аппроксимации и разложения передаточной функции с одинаковыми степенями. Недостатком данного подхода является то, что матрицы линейных систем становятся плохо обусловленными с увеличением числа моментов и поэтому на практике метод становится неприменимым уже при числе моментов более 8 [1].

Метод редукции PVL [4] также использует Паде аппроксимацию и основан на одновременном построении ортонормированных базисов в прямом и сопряженном пространствах. Для построения биортонормальной системы векторов в подпространстве Крылова используется алгоритм Ланцоша. По сравнению с методом AWE данный метод является более надежным, однако вычислительный процесс может прерываться вследствие обрыва построения биортонормальной системы векторов в подпространстве Крылова в алгоритме Ланцоша [1]. Кроме того, метод не гарантирует сохранение свойства устойчивости.

Наиболее популярным методом редукции линейных цепей является метод PRIMA [5]. В методе обеспечивается совпадение моментов разложения передаточной функции и ее аппроксимации. Для получения ортогонального базиса крыловского подпространства и матриц проекции используется блочный алгоритм Арнольди. Метод обеспечивает сохранение свойства пассивности. Ограничения метода составляют потеря структуры исходных матриц и неприменимость метода для редукции пассивных

систем с несимметричными или не положительно определенными матрицами [6]. Поэтому наличие в схемах управляемых незаземленных источников и взаимных индуктивностей ограничивают применение алгоритма PRIMA.

Методы SPRIM [7], SAPOR [8] в отличие от PRIMA позволяют сохранить структуру матриц, что обеспечивает реализацию редуцированных моделей в виде эквивалентных схем. К недостаткам методов следует отнести то, что получаемый порядок редуцированной системы получается большим даже для исходных схем с очень малым количеством индуктивностей.

Среди спектральных методов, разработанных для динамических систем, можно указать методы балансной реализации. Обзор таких методов приведен в [9]. Для редукции линейных цепей разработаны метод балансной реализации TBR [10] и вариант этого метода PMTBR [11].

Метод балансной реализации [10] предполагает формирование двух подпространств, которые принято называть подпространствами управляемости и наблюдаемости. Каждое из этих подпространств образуется матрицами из собственных векторов порядка  $n \times n$ . Для нахождения матриц управляемости и наблюдаемости, как правило, решаются матричные уравнения Ляпунова. На первом шаге балансной реализации матрицы системы, матрицы управляемости и наблюдаемости преобразуются с помощью ортогональной матрицы трансформации, которая находится с помощью сингулярного разложения. На втором шаге метода балансной реализации выполняется усечение преобразованных матриц системы и формирование матриц редуцированной модели. Необходимость решения матричных уравнений Ляпунова ограничивает применение метода задачами небольшой размерности [1].

Развитием этого метода стал алгоритм PMTBR [11]. В алгоритме объединяются техника TBR с алгоритмами многоточечной редукции. Матрица управляемости образуется векторами решения систем линейных уравнений в выбранных частотных точках. По сравнению с TBR вариант метода PMTBR [11] является более эффективным так как позволяет сократить вычислительные затраты на декомпозицию матриц.

Селективные методы редукции [12], [13], [14] получили широкое распространение благодаря простоте применения и эффективного решения многих практических задач редукции RC схем. В последнее время получен ряд результатов по расширению алгоритма TICER [15], в том числе, для исключения узлов с индуктивностями [16, 17]. В работе [18] показана возможность повышения точности редуцируемых моделей селективными методами без потери свойств пассивности.

При работе с многопортовыми цепями высокой размерности традиционные методы редукции имеют ограничения. В частности, методы крыловских

подпространств или спектральные методы либо неприменимы из-за большой размерности исходной модели, либо приводят к модели с плотными матрицами или плотными результирующими цепями, которые увеличивают затраты моделирования. Поэтому для редукции многопортовых цепей целесообразно использовать селективные методы, а также специализированные методы [19], [20], [21], [22].

### III. ФОРМИРОВАНИЕ МОДЕЛИ МНОГОПОЛЮСНИКА В МОДИФИЦИРОВАННОМ МЕТОДЕ УЗЛОВЫХ ПОТЕНЦИАЛОВ

#### A. Уравнения модели

Будем далее полагать, что переменные  $x$  в (5) пронумерованы таким образом, что первые  $M$  переменных соответствуют внешним узлам схемы, т.е.  $x(t) = [x_M(t) \ x_N(t)]^T$ .

Если к внешним узлам схемы подключены источники тока, то уравнения в системе (5) переписываются соответствующим образом

$$\frac{d}{dt} q_i(x) + i_i(x) + u_{ci} = 0 \quad i = 1, \dots, M, \quad (11)$$

$$\frac{d}{dt} q_j(x) + i_j(x) = 0 \quad j = 1, \dots, N. \quad (12)$$

В общем случае можно рассмотреть вариант, когда для первых  $K$  внешних узлов входные переменные - это напряжения ( $u_{vj}(t)$ ), а для остальных  $M-K$  внешних узлов входные переменные - это токи ( $u_{cj}(t)$ ). Будем предполагать, что сначала перечислены все внешние узлы, управляемые источниками напряжения, затем все внешние узлы, управляемые источниками тока, а затем все внутренние узлы. Такое условие всегда может быть обеспечено соответствующей перенумерацией.

Для преобразования (11, 12) к виду (3) необходимо разделить электрические переменные во внешних узлах (токи и напряжения) на входные и выходные.

Токи узлов, управляемых источниками напряжения, рассматриваются как дополнительные системные переменные. Тогда расширенный вектор системных переменных имеет вид

$$x = [x_K(t) \ x_{M-K}(t) \ x_N(t) \ i_K(t)]^T.$$

Тогда (11, 12) запишется в виде системы порядка  $M+N+K$ :

$$\frac{d}{dt} q_i(x) + i_i(x) + R_x x = 0 \quad i = 1, \dots, K, \quad (13)$$

$$\frac{d}{dt} q_i(x) + i_i(x) + u_{ci} = 0 \quad i = 1, \dots, M - K, \quad (14)$$

$$\frac{d}{dt} q_j(x) + i_j(x) = 0 \quad j = 1, \dots, N, \quad (15)$$

$$x_j = u_{vj} \quad j = 1, \dots, K. \quad (16)$$

Здесь, матрица

$$R_x = [0_{K \times K} \ 0_{K \times (M-K)} \ 0_{K \times N} \ I_{K \times K}].$$

Такой вид системы, линейно зависящий от  $u$ , соответствует (3), а выражения, представляющие линейную зависимость выходных показателей от внутренних состояний, запишутся на основе определений откликов внешних узлов в виде:

$$y_v = R_v x,$$

$$y_c = R_x x,$$

$$R_v = [I_{K \times K} \ 0_{K \times (M-K)} \ 0_{K \times N} \ 0_{K \times K}].$$

В наиболее частом случае, когда все внешние узлы управляются источниками напряжения, выражения (13)-(16) принимают вид

$$\frac{d}{dt} q_i(x) + i_i(x) + R_x x = 0 \quad i = 1, \dots, M, \quad (17)$$

$$\frac{d}{dt} q_j(x) + i_j(x) = 0 \quad j = 1, \dots, N, \quad (18)$$

$$x_j = u_{vj} \quad j = 1, \dots, M. \quad (19)$$

Здесь вектор системных переменных  $x = [x_M(t) \ x_N(t) \ i_{SM}(t)]^T$ , где  $i_{SM}(t)$  - вектор токов через источники напряжения. Так как токи внешних узлов, управляемых источниками напряжения  $i_M(t) = -i_{SM}(t)$ , вектор выходных переменных  $y$ ,

$$y = -R_x x \quad (20)$$

и матрица

$$R_x = [0_{M \times M} \ 0_{M \times N} \ I_{M \times M}].$$

#### B. Формирование упрощенных моделей

Для внедрения модели в программу схемотехнического моделирования типа Spice необходимо записать уравнения модели и выражения для матриц проводимостей и емкостей.

После получения редуцированной формы модели (7, 8), для которой определены типы входных и выходных переменных, необходимо представить ее в стандартной зарядовой форме вида

$$\frac{d}{dt} q_i(\hat{x}) + i_i(\hat{x}) + u_{ci} = 0 \quad i = 1, \dots, M, \quad (21)$$

$$\frac{d}{dt} q_j(\hat{x}) + i_j(\hat{x}) = 0 \quad j = 1, \dots, \hat{N}. \quad (22)$$

Для преобразования (7, 8) к виду (21, 22) введем дополнительные переменные, включающие все входные величины. В предположении, что все внешние узлы управляются источниками напряжения, вектор системных переменных

$$\hat{x} = [x_M(t) \quad x_{\hat{N}}(t) \quad i_M(t) \quad v_M(t)]^T.$$

Здесь  $i_M(t)$ ,  $v_M(t)$  - токи и напряжения внешних узлов.

При этом выражения (21, 22) принимают вид системы, состоящей из следующих уравнений

$$\frac{d}{dt} q_i(\hat{x}) + i_i(\hat{x}) + R_x \hat{x} = 0 \quad i = 1, \dots, M, \quad (23)$$

$$\frac{d}{dt} q_j(\hat{x}) + i_j(\hat{x}) = 0 \quad j = 1, \dots, \hat{N}, \quad (24)$$

$$\hat{x}_{Mj} - v_{Mj} = 0 \quad j = 1, \dots, M, \quad (25)$$

$$y = R_x \hat{x}, \quad (26)$$

$$R_x = [0_{M \times M} \quad 0_{M \times \hat{N}} \quad -I_{M \times M}].$$

Матрицы проводимостей и емкостей запишутся как

$$\hat{G} = \begin{bmatrix} G_{M \times M} & G_{M \times \hat{N}} & -I_{M \times M} & 0_{M \times M} \\ G_{\hat{N} \times M} & G_{\hat{N} \times \hat{N}} & 0_{\hat{N} \times M} & 0_{\hat{N} \times M} \\ I_{M \times M} & 0_{M \times \hat{N}} & 0_{M \times M} & -I_{M \times M} \\ 0_{M \times M} & 0_{M \times \hat{N}} & I_{M \times M} & 0_{M \times M} \end{bmatrix}, \quad (27)$$

$$\hat{C} = \begin{bmatrix} C_{M \times M} & C_{M \times \hat{N}} & 0_{M \times M} & 0_{M \times M} \\ C_{\hat{N} \times M} & C_{\hat{N} \times \hat{N}} & 0_{\hat{N} \times M} & 0_{\hat{N} \times M} \\ 0_{M \times M} & 0_{M \times \hat{N}} & 0_{M \times M} & 0_{M \times M} \\ 0_{M \times M} & 0_{M \times \hat{N}} & 0_{M \times M} & 0_{M \times M} \end{bmatrix}. \quad (28)$$

Используя обозначения для матриц (7), (8) матрица проводимостей имеет вид

$$\hat{G} = \begin{bmatrix} G_{M \times M} & G_{M \times \hat{N}} & -I_{M \times M} & \\ G_{\hat{N} \times M} & G_{\hat{N} \times \hat{N}} & 0_{\hat{N} \times M} & -\hat{B} \\ I_{M \times M} & 0_{M \times \hat{N}} & 0_{M \times M} & \\ & \hat{D} & & 0_{M \times M} \end{bmatrix}, \quad (29)$$

где  $\hat{D} = \hat{B}^T = [0_{M \times M} \quad 0_{M \times \hat{N}} \quad I_{M \times M}]$

#### IV. ИЛЛЮСТРАТИВНЫЙ ПРИМЕР

На рис. 1 показан пример RC схемы.

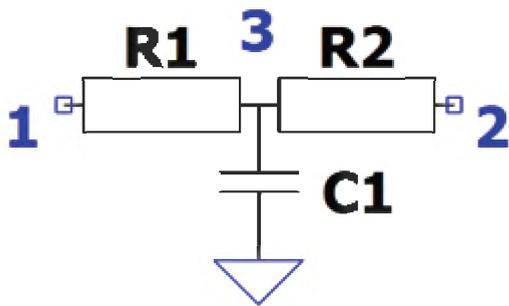


Рис. 1. RC цепь.  $g1=1/R1=0.5$ ,  $g2=1/R2=0.5$ ,  $C1=0.1$

Узлы 1, 2 являются внешними и управляются источниками напряжения. Узел 3 – внутренний. Для заземленной подсхемы  $N=1$ ,  $M=2$  и в соответствии с модифицированным методом узловых потенциалов матрицы имеют вид

$$G = \begin{bmatrix} g1 & 0 & -g1 & -1 & 0 \\ 0 & g2 & -g2 & 0 & -1 \\ -g1 & -g2 & g1+g2 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 \end{bmatrix},$$

$$C = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & c1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \end{bmatrix}.$$

Пусть редуцированная схема совпадает с исходной. Тогда  $\hat{N}=1$  и в соответствии с (27), (28) получаем

$$\hat{G} = \begin{bmatrix} g1 & 0 & -g1 & -1 & 0 & 0 & 0 \\ 0 & g2 & -g2 & 0 & -1 & 0 & 0 \\ -g1 & -g2 & g1+g2 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & -1 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & -1 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 \end{bmatrix},$$

$$\hat{C} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & c1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix},$$

$$\hat{D} = \hat{B}^T = \begin{bmatrix} 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{bmatrix}.$$

Модель многополюсника реализована в виде элемента Y в экспериментальной программе схемотехнического моделирования. Описание элемента имеет вид

`Yxxxxxx (N1 N2 ... Nn) model_name instance_parameters`

Здесь xxxxxx – имя элемента, N1 N2 ... Nn – узлы подключения, model\_name – имя модели, instance\_parameters – параметры элемента.

Карта модели

`.model model_name NPOL model_parameters,`

где ключевое слово NPOL определяет тип модели элемента (многополюсник). Параметры модели model\_parameters включают порядок модели (order), описание матриц  $G$ ,  $C$ ,  $\hat{B}$ ,  $\hat{D}$

Для рассмотренного примера описание модели

```
.model mod1 npol order 5
+ gmat 0.5 0 -0.5 -1 0 0 0.5 -0.5 0 -1
+   -0.5 -0.5 1 0 0 1 0 0 0 0 0 1 0 0 0
+ cmat 0 0 0 0 0 0 0 0 0 0 0
+ 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0
+ bmat 0 0 0 0 0 0 1 0 0 1
+ dmat 0 0 0 1 0 0 0 0 0 1
```

На рис. 2 представлен выходной сигнал схемы – реакция на входное воздействие в виде единичной ступеньки, полученный с использованием модели многополюсника. Результаты совпадают с результатами моделирования по полной модели цепи.

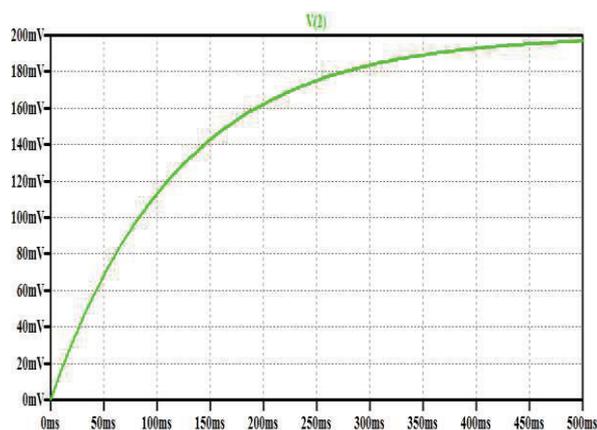


Рис. 2. Выходной сигнал RC цепи.



Рис. 3. Выходной сигнал RC цепи (порты 2,5), полученный с использованием редуцированной модели.

Второй пример – линейная RC схема. Исходная цепь состоит из 4000 RC секций, имеет 5 портов и 4062 конденсаторов и 4043 резисторов. Порядок модели исходной цепи 4044. Метод редукции позволяет получить упрощенные модели различного порядка в

зависимости от задаваемой допустимой погрешности. На рис. 3 показан отклик редуцированной цепи имеющей порядок 60 на импульс напряжения с амплитудой 1 В и передним фронтом 1 мкс, полученный с использованием редуцированной модели. При этом сокращение временных затрат по сравнению с моделированием полной схемы составило около 100X.

#### ЛИТЕРАТУРА

- [1] W. H.A. Schilders, H. A. van der Vorst, J. Rommes, Model Order Reduction: Theory, Research Aspects and Applications. - Berlin, Heidelberg: Springer-Verlag, 2008.
- [2] Актуальные проблемы моделирования в системах автоматизации схемотехнического проектирования/ под ред. А.Л. Стемповского – М.: Наука, 2003.-430 С.
- [3] L. T. Pillage and R. A. Rohrer, Asymptotic waveform evaluation for timing analysis // IEEE Trans. Computer-Aided Design, 1990. vol. 9. No. 4, pp. 352-366.
- [4] P. Feldmann and R. W. Freund. Efficient linear circuit analysis by Pade approximation via the Lanczos process. IEEE Trans. on Computer-Aided Design of Int. Circuits and Systems. 1995. Vol. 14. No 5. P. 639-649.
- [5] A. Odabasioglu and M. Celik. PRIMA: passive reduced-order interconnect macromodeling algorithm // IEEE Trans. Computer-Aided Design. 1998. Vol 17. No 8. p. 645-654.
- [6] J. Phillips, L. Daniel, and L. Silveira, Guaranteed passive balancing transformations for model order reduction // IEEE Trans. Comput.-Aided Design Integr. Circuits Syst., 2003. vol. 22. No. 8. P. 1027–1041.
- [7] R.W. Freund. Sprim: structure-preserving reduced-order interconnect macromodeling. // IEEE/ACM Int. Conf. Computer Aided Design. 2004. P. 80 – 87.
- [8] Y. Su, J. Wang, X. Zeng, Z. Bai, C. Chiang, and D. Zhou. SAPOR: second-order Arnoldi method for passive order reduction of RCS circuits. // IEEE/ACM Int. Conf. Computer Aided Design. 2004. P. 74 – 79.
- [9] S. Gugercin, A. C. Antoulas A survey of model reduction by balanced truncation and some new results // Int. J. Control. 2004. Vol. 77. No 8. 748-766.
- [10] J. Phillips, L. Daniel, and L. Silveira, Guaranteed passive balancing transformations for model order reduction // IEEE Trans. Comput.-Aided Design Integr. Circuits Syst., 2003. vol. 22. No. 8. P. 1027–1041.
- [11] J.R. Phillips and L.M. Silveira. Poor Man’s TBR: A simple model reduction scheme // IEEE. Trans. Comp. Aided Design Integr. Circuits Syst. 2005. Vol. 24. No 1, P. 43-55.
- [12] B.N. Sheehan, TICER: Realizable Reduction of Extracted RC Circuits // Proc. of IEEE/ACM Int. Conf. Computer Aided Design. 1999. P. 200-203.
- [13] Гурарий М.М., Жаров М.М., Русаков С.Г., Ульянов С.Л. Методы возмущений и селективные методы в задачах редукиции высокоразмерных моделей // Проблемы разработки перспективных микро- и нанoeлектронных систем - 2008. Сб. научных трудов / под общ. ред. А.Л.Стемповского. М.:ИППМ РАН, 2008. С. 86-91.
- [14] Гурарий М.М., Жаров М.М., Русаков С.Г., Лялинский А.А. Применение селективных методов для параметрической и статистической редукиции высокоразмерных моделей // Проблемы разработки перспективных микро- и нанoeлектронных систем - 2010. Сб. трудов / под общ. ред. академика А.Л.Стемповского. М.:ИППМ РАН, 2010. С. 126-131.
- [15] Z. Qin, C. K. Cheng, Realizable parasitic reduction using generalized Y-/spl Delta/ transformation // Proc. Design Automation Conf. 2003. P. 220-225.

- [16] B.N. Sheehan, Branch Merge Reduction of RLCM Networks. // Proc. of IEEE/ACM Int. Conf. Computer Aided Design. 2003. P. 658-664.
- [17] C.S. Amin, M.H. Chowdhury, Y.I. Ismail, Realizable RLCK Circuit Crunching // Proc. Design Automation Conf. 2003. pp. 226-231.
- [18] Гурарий М.М., Жаров М.М., Русаков С.Г. Алгоритмы редукции многопортовых линейных цепей с индуктивностями на базе селективных методов исключения // Проблемы разработки перспективных микро- и наноэлектронных систем - 2012. Сб. трудов / под общ. ред. академика РАН А.Л. Стемповского. М.: ИППМ РАН, 2012. С. 175-180.
- [19] J. Rommes, W.H.A. Schilders Efficient methods for large resistor networks // IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems. 2010. Vol. 29. No 1. P. 28-39.
- [20] K.J. Kerns, A.T. Yang. Stable and efficient reduction of large, multiport RC networks by pole analysis via congruence transformations // IEEE Trans. on CAD of Integrated Circuits and Systems, 1997. Vol. 16. No 7. P.734-744.
- [21] R. Ionutiu, J. Rommes, W. H. A. Schilders SparseRC: Sparsity Preserving Model Reduction for RC Circuits With Many Terminals // IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems. 2011. Vol. 30. No 12. P. 1828-1841.
- [22] B. Nouri, M. S. Nakhla, R. Achar, Efficient reduced-order macromodels of massively coupled interconnect structures via clustering // IEEE Trans. Compon. Packag. Manuf. Technol. 2013. Vol. 3. No 5. P. 826-840.

## The Development of Multi-terminal Element Model with Arbitrary Number of Terminals for Circuit Simulator

M.M. Gourary, S.G. Rusakov, S.L. Ulyanov

Institute for design problems in microelectronics of RAS, Moscow

**Abstract** — The methods and algorithms for model order reduction of high order dynamical systems and their applicability for electrical networks are discussed. The paper proposes the modified nodal analysis formulation of multi-terminal element model to be implemented in a circuit simulator.

**Keywords** — dynamical system, model order reduction, reduction methods, circuit simulation, multi-terminal element.

### REFERENCES

- [1] W. H.A. Schilders, H. A. van der Vorst, J. Rommes, Model Order Reduction: Theory, Research Aspects and Applications. - Berlin, Heidelberg: Springer-Verlag, 2008.
- [2] Aktualnye problemy modelirovaniya v sistemah shemotekhnicheskogo proektirovaniya (Actual simulation problems in computer-aided circuit design systems) - Moscow: Nauka, 2003.
- [3] L. T. Pillage and R. A. Rohrer, Asymptotic waveform evaluation for timing analysis // IEEE Trans. Computer-Aided Design, 1990. vol. 9. No. 4. pp. 352-366.
- [4] P. Feldmann and R. W. Freund. Efficient linear circuit analysis by Pade approximation via the Lanczos process. IEEE Trans. on Computer-Aided Design of Int. Circuits and Systems. 1995. Vol. 14. No 5. P. 639-649.
- [5] A. Odabasioglu and M. Celik. PRIMA: passive reduced-order interconnect macromodeling algorithm // IEEE Trans. Computer-Aided Design. 1998. Vol 17. No 8. p. 645-654.
- [6] J. Phillips, L. Daniel, and L. Silveira, Guaranteed passive balancing transformations for model order reduction // IEEE Trans. Comput.-Aided Design Integr. Circuits Syst., 2003. vol. 22. No. 8. P. 1027-1041.
- [7] R.W. Freund. Sprim: structure-preserving reduced-order interconnect macromodeling. // IEEE/ACM Int. Conf. Computer Aided Design. 2004. P. 80 - 87.
- [8] Y. Su, J. Wang, X. Zeng, Z. Bai, C. Chiang, and D. Zhou. SAPOR: second-order Arnoldi method for passive order reduction of RCS circuits. // IEEE/ACM Int. Conf. Computer Aided Design. 2004. P. 74 - 79.
- [9] S. Gugercin, A. C. Antoulas A survey of model reduction by balanced truncation and some new results // Int. J. Control. 2004. Vol. 77. No 8. 748-766.
- [10] J. Phillips, L. Daniel, and L. Silveira, Guaranteed passive balancing transformations for model order reduction // IEEE Trans. Comput.-Aided Design Integr. Circuits Syst., 2003. vol. 22. No. 8. P. 1027-1041.
- [11] J.R. Phillips and L.M. Silveira. Poor Man's TBR: A simple model reduction scheme // IEEE. Trans. Comp. Aided Design Integr. Circuits Syst. 2005. Vol. 24. No 1, P. 43-55.
- [12] B.N. Sheehan, TICER: Realizable Reduction of Extracted RC Circuits // Proc. of IEEE/ACM Int. Conf. Computer Aided Design. 1999. P. 200-203.
- [13] Gourary M.M., Zharov M.M., Rusakov S.G., Ulyanov S.L. Perturbation methods and selective methods in problems of a reduction of high-dimension models // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2008. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2008. P. 86-91
- [14] Gourary M.M., Zharov M.M., Rusakov S.G., Lyalinsky A.A. Application of Selective Techniques for Parametric Model Order Reduction // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2010. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2010. P. 126-131.
- [15] Z. Qin, C. K. Cheng, Realizable parasitic reduction using generalized Y-/spl Delta/ transformation // Proc. Design Automation Conf. 2003. P. 220-225.
- [16] B.N. Sheehan, Branch Merge Reduction of RLCM Networks. // Proc. of IEEE/ACM Int. Conf. Computer Aided Design. 2003. P. 658-664.

- [17] C.S. Amin, M.H. Chowdhury, Y.I. Ismail, Realizable RLCK Circuit Crunching // Proc. Design Automation Conf. 2003. pp. 226-231.
- [18] Gourary M.M., Zharov M.M., Rusakov S.G. The reduction algorithms of linear networks with inductances on the base of selective methods of elimination // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2012. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2012. P. 175-180.
- [19] J. Rommes, W.H.A. Schilders Efficient methods for large resistor networks // IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems. 2010. Vol. 29. No 1. P. 28–39.
- [20] K.J. Kerns, A.T. Yang. Stable and efficient reduction of large, multiport RC networks by pole analysis via congruence transformations // IEEE Trans. on CAD of Integrated Circuits and Systems, 1997. Vol. 16. No 7. P.734–744.
- [21] R. Ionutiu, J. Rommes, W. H. A. Schilders SparseRC: Sparsity Preserving Model Reduction for RC Circuits With Many Terminals // IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems. 2011. Vol. 30. No 12. P. 1828–1841.
- [22] B. Nouri, M. S. Nakhla, R. Achar, Efficient reduced-order macromodels of massively coupled interconnect structures via clustering // IEEE Trans. Compon. Packag. Manuf. Technol. 2013. Vol. 3. No 5. P. 826–840.

# Проектирование специализированных гетерогенных ПЛИС с использованием программного прототипирования

В.И. Эннс

Научно-исследовательский институт молекулярной электроники, г. Москва

[venns@niime.ru](mailto:venns@niime.ru)

**Аннотация** — В работе проводится анализ развития интегральной цифровой схемотехники за несколько последних десятилетий. Показана необходимость разработки методов ускоренного проектирования специализированных гетерогенных программируемых интегральных схем (ПЛИС). Предлагается алгоритм проектирования таких схем, обеспечивающий создание ПЛИС для решения заданного класса задач. Важным этапом при этом является программное прототипирование, с помощью которого проводится анализ и выбор архитектуры ПЛИС, наилучшим образом соответствующей целевым задачам требуемой специализации.

**Ключевые слова** — специализированные схемы, гетерогенные ПЛИС, схема процесса проектирования

## I. ВВЕДЕНИЕ

Вся вторая половина 20 века ярко окрашена возникновением и развитием электроники, микроэлектроники и при переходе к 21 веку наноэлектроники. Несмотря на множество ответвлений, магистральное развитие проходит через кремниевые планарные технологии создания интегральных схем все большей степени интеграции. Именно количественные характеристики сложности создаваемых интегральных схем делают возможным качественно новые применения интегральной электроники. С этим связаны недавние переходы от калькуляторов к микропроцессорам, от них к многопроцессорным чипам и сетям на кристаллах, широкое распространение встроенных систем управления объектами, от стиральных машин до космических аппаратов, появление современных мобильных средств связи, начиная от возимых в машине телефонов и пейджеров до современных мобильных телефонов и спутниковых аппаратов. Современные сотовые телефоны уже не телефоны, а коммуникаторы с мощными встроенными средствами вычислительной техники.

Первые полупроводниковые вычислительные машины занимали комнаты, в отдельных шкафах располагались процессоры, ленточные и дисковые накопители. Современные настольные рабочие станции имеют сложность, существенно превосходящую то, что было в конце прошлого века. В настоящее время благодаря именно существенному росту количественных показателей интегральных схем стали реально возможными алгоритмы обработки, в частности, визуальной

информации о движущихся объектах, что позволило создать различные социально значимые системы.

## II. РАЗВИТИЕ ПОДХОДОВ К РЕАЛИЗАЦИИ ЦИФРОВЫХ СИСТЕМ

На различных этапах роста степени интеграции цифровых схем использовались различные структурные решения реализации цифровых систем. На начальной стадии на кристалле размещался малоразрядный микропроцессор или секция процессного элемента, на других кристаллах блоки памяти различного объема, интерфейсы ввода-вывода, контроллеры прерываний и так далее. Несколько позже на кристалле стали умещаться полные универсальные микро-ЭВМ. Именно универсальность обеспечивала успех однокристалльных кремниевых микро-ЭВМ. Планарная интегральная технология требует больших временных затрат на проектирование и подготовку производства и наиболее эффективна экономически при больших объемах выпуска.

При создании многих цифровых систем к универсальной однокристалльной ЭВМ было необходимо добавлять дополнительные элементы, например, аналого-цифровые и цифро-аналоговые преобразователи, не совсем типовые интерфейсы ввода-вывода, сопроцессоры. Развитие вычислительной техники требовало создания в интегральном исполнении многопроцессорных систем различной конфигурации, включающих специализированные процессоры (RISC-процессоры, процессоры для обработки сигналов, процессоры на основе модулярной арифметики). Развитие кремниевой планарной технологии позволяло размещать на кристалле все больше и больше компонентов, что давало возможность при проектировании систем интегрировать в один кристалл все больше блоков систем управления. Это привело к появлению и широкому распространению заказных специализированных интегральных схем, проектируемых и изготавливаемых для конкретного применения в конкретных объектах. Типичным примером такого подхода являются интегральные схемы управления автомобилем, создаваемые для конкретной модели или серии моделей автомобиля. Заранее известные алгоритмы обработки информации, фиксированный набор датчиков и объектов регулирования, известные требования к быстродействию и надежности позволяют спроектировать заказную интегральную

схему, оптимально удовлетворяющую заданным требованиям.

С другой стороны, оптимальность заказной схемы для конкретной задачи ограничивает тираж такой схемы. Если в автомобильной электронике объемы выпуска изделий (автомобилей) определенных моделей велики и позволяют использовать именно заказные интегральные схемы, то для инновационной установки, изготавливаемой в малом количестве экземпляров, стоимость заказных интегральных схем существенно возрастает. Кроме того, процесс проектирования, подготовки производства и аттестации каждой новой схемы занимает значительное время, что в случае применения в быстро развивающихся отраслях промышленности неприемлемо. Изготовление же системы управления оборудованием на серийных интегральных схемах невысокой степени интеграции снижает быстродействие и надежность, повышает габариты и потребляемую мощность.

Это противоречие привело к появлению некоторого компромисса между универсальностью и настройкой на конкретное применение, так называемых, интегральных схем на основе базовых кристаллов. Если ранее за настройку схем на конкретное применение отвечало исключительно программное обеспечение, то теперь эту роль в определенной степени выполняет один или несколько слоев соединений, остальные слои планарной кремниевой технологии остаются неизменными и сертифицированными для различных применений. В настоящее время широко применяется технология проектирования базовых матричных кристаллов (БМК) на основе базового кристалла.

### III. ПРОГРАММИРУЕМЫЕ ЛОГИЧЕСКИЕ ИНТЕГРАЛЬНЫЕ СХЕМЫ – ОПРЕДЕЛЕННЫЙ ЭТАП РАЗВИТИЯ ИНТЕГРАЛЬНОЙ СХЕМОТЕХНИКИ

Другим, появившимся позднее, но более гибким подходом, сочетающим неизменность технологического процесса и топологии основных слоев планарной технологии, но позволяющим гибко подстраивать интегральную схему под конкретное применение, являются программируемые логические интегральные схемы (ПЛИС). Основой ПЛИС является матрица цифровых ячеек, логические функции которых могут быть запрограммированы любым образом, в каждой ячейке имеются также триггерные запоминающие элементы. Различные соединения таких ячеек позволяют реализовать любой алгоритм цифровой обработки информации. Важным преимуществом ПЛИС является быстрая реализация цифрового алгоритма функционирования аппаратуры в кремнии. Другое преимущество — возможность «на лету» изменять логику работы схемы, записав новую программу в конфигурационную память ПЛИС непосредственно перед началом функционирования устройства или системы. Более того, существуют проекты, предусматривающие дистанционное перепрограммирование работающего оборудования при изменении окружающей среды, что приводит к существенному изменению перечня решаемых системой задач.

Современной тенденцией развития цифровых интегральных схем является применение встроенных сложно-функциональных блоков (СФ-блоков): процессоров, памяти, умножителей, интерфейсных и других схем, топология которых для данной технологии зафиксирована заранее. Использование СФ-блоков в ПЛИС позволяет увеличить быстродействие и емкость кристалла, уменьшить время проектирования, повысить надежность функционирования. Именно, структура ПЛИС с наборами СФ-блоков позволяет создавать современные заказные интегральные БИС в кратчайшие сроки.

Таким образом, перспективным направлением развития проблемно-ориентированных сверхбольших интегральных схем, сочетающих производительность и возможность перепрограммирования, является разработка гетерогенных интегральных схем, включающих в себя как жестко-запрограммированные сложно-функциональные блоки, в частности, процессор или процессоры, так и блоки программируемых логических интегральных схем, иными словами ПЛИС с встроенными СФ-блоками [1]. Создание проблемно-ориентированных больших интегральных схем для решения различных технических задач наиболее эффективно на основе гетерогенных специализированных интегральных схем, ориентированных на повышение эффективности за счет специализации и объединения, традиционно разделяемых стилей проектирования: от полностью заказного, полузаказного до программируемых логических схем [2].

В российских условиях необходима широкая номенклатура интегральных схем при небольших объемах их потребления. В связи с этим при решении задачи импортозамещения электронной компонентной базы создаваемой аппаратуры целесообразно использовать программируемые логические интегральные схемы (ПЛИС) [3]. Кроме того, разработчики цифровой аппаратуры используют ПЛИС в том числе из-за удобства их применения, так как при отладке сложной аппаратуры разработчик может многократно менять ее конфигурацию, перепрограммируя ПЛИС.

Повышение эффективности ПЛИС достигается переходом от универсальных к специализированным гетерогенным программируемым схемам. Архитектура, схемотехника и состав таких схем зависят от класса пользовательских задач, для решения которых будет использована данная программируемая схема. Оптимизация архитектуры и схемотехники ПЛИС, определение состава встроенных СФ-блоков являются ключевыми задачами проектирования ПЛИС и зависят, как от специализации ПЛИС, так и от системы автоматизированного проектирования (САПР) конфигурирования, которая является неотъемлемой частью комплекса проектирования законченных изделий на ПЛИС [4]. Таким образом, перспективным подходом в настоящее время является создание проблемно-ориентированных гетерогенных ПЛИС, архитектура и состав которых зависят от класса пользовательских задач, для решения которых будет использована данная программируемая схема.

IV. ЭТАПЫ РАЗРАБОТКИ СПЕЦИАЛИЗИРОВАННЫХ  
ГЕТЕРОГЕННЫХ ПЛИС

ных гетерогенных ПЛИС для решения определенного  
класса задач приведена на рис. 1.

Блок-схема процесса разработки специализирован-

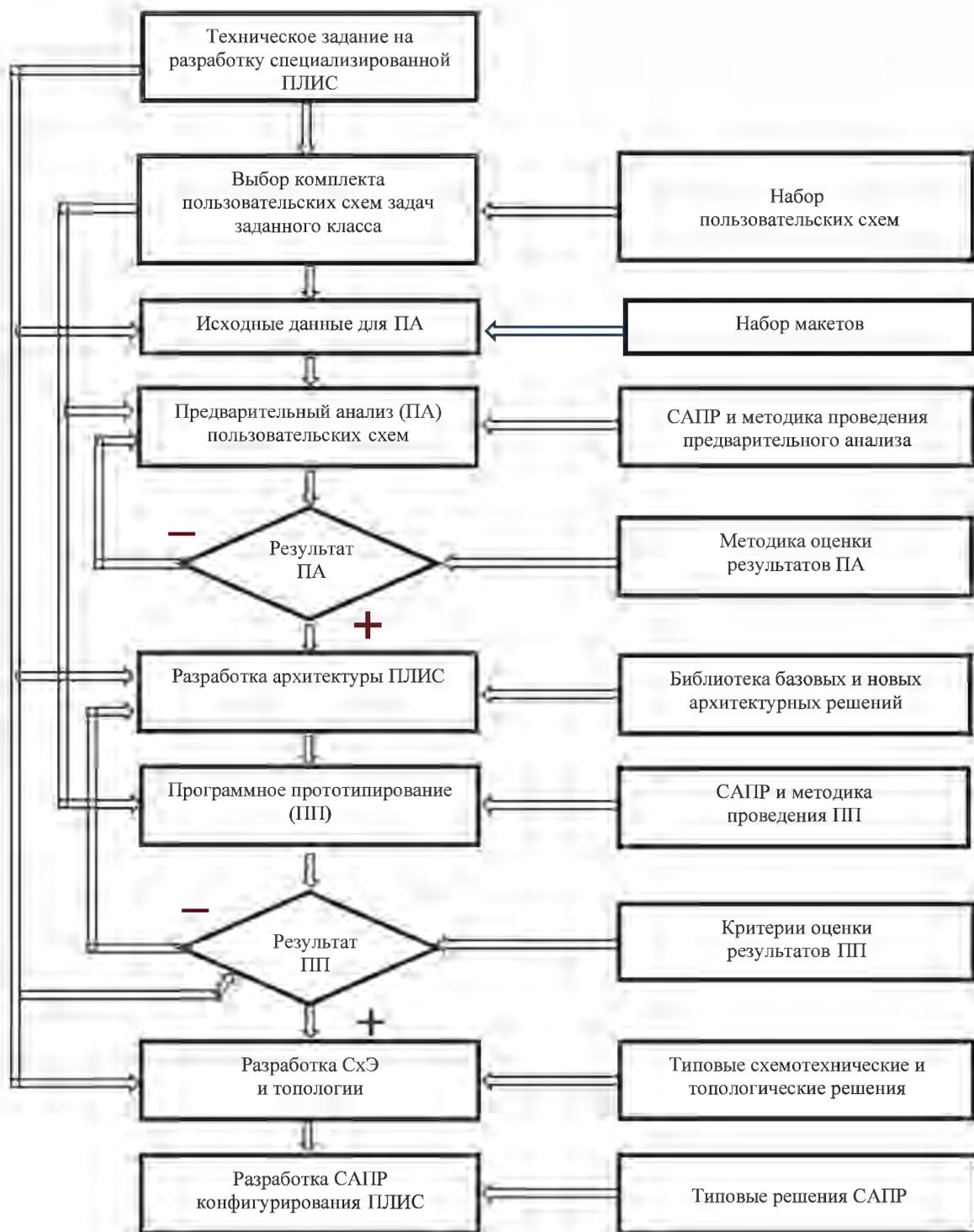


Рис. 1. Блок-схема разработки специализированной гетерогенной ПЛИС

Процесс можно условно разбить на три этапа.

На первом этапе производится выбор и анализ типовых пользовательских схем заданного класса с целью определения ресурсов кристалла ПЛИС, необходимых для размещения и трассировки выбранных схем. Для проведения анализа используются специальные САПР, методики и метрики. Назовем такой анализ предварительным анализом (ПА). В рамках ПА производится оценка требуемых коммутационных ресурсов ПЛИС, схемотехники логических элементов, конфигурационной памяти, состава СФ-блоков.

На втором этапе на основе полученных ограничений определяется базовая архитектура и проектируется эскизная схема ПЛИС, на основе которой будут разрабатываться прототипы и выполняться дальнейшие модификации. Архитектура может быть как уникальной, так и выбранной из множества существующих решений. На третьем этапе проводится программное прототипирование (ПП). Программное прототипирование – процесс апробации эскизной схемы ПЛИС с помощью САПР до этапа физического изготовления. На этапе ПП определяется достаточность функциональных, трассировочных и иных ресурсов ИС для размещения и трассировки конкретных пользовательских схем в базе разрабатываемой ПЛИС.

Программное прототипирование состоит из нескольких шагов. Вначале происходит передача информации о разработанной эскизной схеме ПЛИС в базы данных САПР, в которой схемотехническое описание ПЛИС в формате CDL и ее топология в формате GDSII обрабатывается и анализируется. При обработке этих файлов структура программы автоматически подстраивается под архитектуру ПЛИС, формируя граф коммутаций, координаты ЛБ и карту памяти, на основании которой будет формироваться вектор прошивки. Возможность автоматической подстройки под любую архитектуру позволяет разработчикам ПЛИС заранее оценивать их трассируемость и находить слабые места архитектуры, а разработчикам САПР заранее отлаживать ПО на будущей архитектуре под нужды заказчика.

На следующем шаге проводится логический и топологический синтез и выполняется полный маршрут проектирования пользовательской схемы [5]. Проводится графовая трансляция и технологическое отображение в базе кристалла ПЛИС, а также декомпозиция списка соединений на отдельные группы или кластеры, размещение логических элементов на легальные позиции матрицы ПЛИС и трассировка соединений между ЛЭ с

использованием коммутационных ресурсов, заложенных в архитектуре.

На заключительном шаге программного прототипирования анализируются полученные результаты, изменяется архитектура и модифицируется схемотехническое описание базового кристалла.

Программное прототипирование осуществляется за несколько итераций. При успешном выполнении полного маршрута проектирования пользовательских схем из набора схем определенного класса и соответствии результатов прототипирования всем заданным требованиям и ограничениям процесс программного прототипирования завершается. В рамках программного прототипирования определяются значения ключевых параметров архитектуры базового кристалла, необходимых для эффективной реализации заданного комплекта пользовательских схем.

## V. ЗАКЛЮЧЕНИЕ

Рассмотренный процесс проектирования специализированных гетерогенных ПЛИС позволяет решить задачу ускоренной разработки таких схем. Однако, для реализации этого нового подхода необходимо доработать математические модели работы отдельных блоков и создать новую версию системы автоматизированного проектирования.

## ЛИТЕРАТУРА

- [1] Красников Г.Я., Панасенко П.В., Волосов В.А., Щербаков Н.А. Тенденции развития технологии сложнофункциональной гетерогенной ЭКБ // Международный форум "Микроэлектроника-2018", 4-я Международная научная конференция "Электронная компонентная база и микро электронные модули". Сборник тезисов. 2018. С. 341-344.
- [2] Эннс В. И. СнК, БМК или ПЛИС: выбор варианта исполнения цифровой интегральной схемы // Компоненты и технологии. 2018. № 4 (201). С. 100-102.
- [3] Эннс В.И. Гибкие решения проблем импортозамещения ЭКБ для специальной техники. Электроника. Наука, технология, бизнес. 2018. №3 (174). С. 1 – 4.
- [4] Чочаев Р.Ж., Железников Д.А., Иванова Г.А., Гаврилов С.В., Эннс В.И. Модели и методы анализа структуры коммутационных ресурсов ПЛИС // Известия вузов. Электроника. 2020. Т. 25 №5. С. 410-422. DOI: 10.24151/1561-5405-2020-25-5-410-422.
- [5] Гаврилов С.В., Железников Д.А., Заплетина М.А., Хватов В.М., Чочаев Р.Ж., Эннс В.И. Маршрут топологического синтеза для реконфигурируемых систем на кристалле специального назначения // Микроэлектроника. 2019. Т. 48. № 3. С. 211-223.

# Designing Specialized Heterogeneous FPGAs using Software Prototyping

V.I. Enns

Molecular Electronics Research Institute (JSC "NIIME"), Moscow

**Abstract** — The paper analyzes the development of integrated digital circuitry over the past few decades. The necessity of developing methods for accelerated design of specialized heterogeneous programmable integrated circuits (FPGA) is shown. The organization of the design process of such circuits is proposed, which ensures the creation of FPGAs for use in solving a given class of problems. An important stage in this is software prototyping, with the help of which the analysis and selection of the FPGA architecture is carried out that best suits the target tasks of the required specialization.

**Keywords** — specialized circuits, heterogeneous FPGAs, design process diagram

## REFERENCES

- [1] Krasnikov G.Ya., Panasenko P.V., Volosob V.A., Sherbakov N.A. Trends in the development of technology of complex-functional heterogeneous ECB // International Forum "Microelectronics-2018", 4th International Scientific Conference "Electronic Component Base and Microelectronic Modules". Collection of abstracts. 2018. Pp. 341-344.
- [2] Enns V.I. SoC, BMK or FPGA: the choice of the version of the digital integrated circuit // Components and technologies. 2018. No. 4 (201). Pp. 100-102
- [3] Enns V.I. Flexible solutions to the problems of import substitution of electronic components for special equipment. Electronics, science, technology, business. 2018. No. 3 (174). Pp. 1 - 4.
- [4] Chochaev P.J., Zhelesnikov D.A., Ivanova G.A., Gavrilov S.V. Enns V.I. FPGA routing architecture estimation models and methods // Izvestiya Vysshikh Uchebnykh Zavedenii. Elektronika. 2020. V. 25. No. 5. Pp. 410-422.
- [5] Gavrilov S.V., Zheleznikov D.A., Zapletina M.A., Khvatov V.M., Chochaev P.J., Enns V.I. Route of topological synthesis for reconfigurable systems on a chip for special purposes // Microelectronics. 2019.V. 48. No. 3.Pp. 211-223.

# Методы ускорения работы модифицированного алгоритма трассировки Pathfinder для ПЛИС островного типа

М. А. Заплетина

Институт проблем проектирования в микроэлектронике РАН, zapletina\_m@ippm.ru

**Аннотация** — В статье представлены два метода ускорения этапа трассировки межсоединений в рамках маршрута топологического проектирования на основе программируемых логических интегральных схем с архитектурой островного типа. Базовый алгоритм, используемый в работе, представляет собой алгоритм Pathfinder, модифицированный для поддержки представления трассировочных ресурсов базового кристалла в форме смешанного графа. Первый метод, основанный на уменьшении числа перестроений трассировочных деревьев, позволяет добиться среднего ускорения времени трассировки 38% при среднем увеличении задержки критического пути 5%. Второй метод, развивающий идею направленного поиска пути на графе, при корректном выборе подстроечного коэффициента способен обеспечить двукратное ускорение трассировки без потери трассируемости.

**Ключевые слова** — трассировка, межсоединение, ПЛИС, разрыв и перетрассировка, размещение и трассировка, направленный поиск, Pathfinder.

## I. ВВЕДЕНИЕ

Трассировка является заключительным и, как правило, наиболее длительным этапом в маршруте проектирования на основе программируемых логических интегральных схем (ПЛИС) и реконфигурируемых систем на кристалле. Назначение этих классов схем (например, прототипирование заказных ИС) предполагает возможность их быстрой настройки на выполнение новых функций. В связи с этим, на время, затрачиваемое на каждый этап маршрута проектирования, накладываются жесткие ограничения. Уменьшение технологических норм ведет к повышению степени интеграции базовых кристаллов ПЛИС и в конечном итоге к росту размерности  $NP$ -полной [1] задачи трассировки межсоединений. В связи с этим, разработка новых эффективных алгоритмов трассировки не теряет актуальности.

Анализ существующих методов и способов, применяемых на этапе трассировки ПЛИС, позволяет выделить три основных направления их развития. Первое из них включает в себя разработку **новых** математических основ, абстракций для формализации и решения задачи трассировки. Ко второму направлению относятся традиционные методы поиска кратчайшего пути и эвристические методы трассировки на их основе. Третье направление подразумевает обязательное наличие аппаратной реализации предлагаемого

алгоритма трассировки на основе программируемой или заказной логической схемы или специализированного вычислителя.

В авангарде первого направления стоят методы машинного обучения, набирающие популярность в области автоматизации проектирования со второй половины 2010-х гг. Наиболее часто их применение связано с оценкой разводимости проектной схемы во время этапа размещения или по его завершению перед началом трассировки [2], [3]. Вместе с тем, самые последние работы затрагивают и непосредственное решение задачи трассировки межсоединений. Так, авторы [4] предлагают алгоритм трассировки с устранением перегрузок коммутационных элементов путем обучения с подкреплением [4] как замену традиционной эвристике известного алгоритма Pathfinder [5]. Из более ранних исследований, к первому направлению следует отнести методы целочисленного линейного программирования [6], а также методы доказательства выполнимости булевых формул, применяемые при поиске корректного трассировочного решения в детальной трассировке [7], назначении цепей синхросигналов [8], [9] и при оценке разводимости размещения [10].

Второе направление, методы которого применяются наиболее часто, в настоящее время является также и самым развитым. В его состав входят классические методы поиска кратчайшего пути на графе (алгоритм Дейкстры [11], волновой [12] (или алгоритм Ли [13]),  $A^*$  [14]) для одной цепи, а также эвристические алгоритмы, позволяющие находить пути для набора цепей. Наиболее известным из этих алгоритмов является Pathfinder [5] и многочисленные его модификации [15]-[17], в том числе версии с использованием параллелизма [18]-[21]. Известно о его применении в составе академических [16], [22] и коммерческих [23], [24] САПР.

Третье направление, как отмечено выше, включает методы и подходы к решению задачи трассировки, неотъемлемой частью которых является аппаратная реализация в виде самостоятельного устройства либо в виде программы для специализированных вычислителей. Так, в работе [25] предложен аппаратный трассировщик на платформе Intel DE1-SoC с процессором ARM Cortex A9, а в [26], [27] программы трассировки разработаны для запуска на графическом процессоре (GPU).

Данная работа развивает второе из обозначенных направлений. Базовым алгоритмом представленного далее метода трассировки является известный алгоритм Pathfinder [5], модифицированный для работы на смешанном графе коммутационных ресурсов [28]. Предшествующие работы [15]-[18], [29] свидетельствуют в пользу большого потенциала идеи развития классических методов трассировки без кардинальной смены подхода. Так, благодаря внедрению ряда модификаций в классический алгоритм Pathfinder, в [15] суммарное время трассировки было сокращено в 1,3-1,8 раза, в [18] - в 3,5 раза в среднем, что является хорошим результатом.

Использование техники перетрассировки, предложенной в данной работе, по сравнению с [29], позволило в среднем сократить время трассировки на 38% для ПЛИС с островной архитектурой. Кроме того, представленные в работе варианты реализации направленного поиска в составе эвристического алгоритма трассировки [29] при сохранении полной трассируемости позволяют сократить время трассировки более чем в 2 раза.

Идея применения направленного поиска в эвристических алгоритмах трассировки с устранением перегруженности не нова [16]. В то же время, работы, посвященные специфике этой техники для поиска пути в составе алгоритма Pathfinder на смешанном графе трассировки, не были найдены.

Дальнейшее содержимое статьи организовано следующим образом. Раздел II посвящен краткому описанию математической модели трассировочных ресурсов, используемой для формализации задачи трассировки. В разделе III даны обновленный механизм разрыва и перетрассировки и его сравнение с предыдущей работой [29]. Раздел IV посвящен деталям и результатам реализации направленного поиска в рамках эвристического алгоритма трассировки на основе Pathfinder. В разделе V представлено заключение.

## II. МОДЕЛЬ ОПИСАНИЯ ТРАССИРОВОЧНЫХ РЕСУРСОВ

В рамках данной работы для описания доступных для трассировки ресурсов базового кристалла ПЛИС (или реконфигурируемой СнК) использовалась модель смешанного графа трассировочных ресурсов [29]  $G = \{\mathbf{V}, \mathbf{E}\}$ ,  $\mathbf{E} = \mathbf{A} \cup \mathbf{U}$ , где вершина  $v_i \in \mathbf{V}$  представляет электрический узел базового кристалла, каждая дуга  $a_j = (v_k, v_l)$ ,  $a_j \in \mathbf{A}$ ,  $\mathbf{A} = \mathbf{V} \times \mathbf{V}$ ,  $v_k, v_l \in \mathbf{V}$  - направленное программируемое соединение между двумя узлами, а ребра  $u_j \in \mathbf{U}$  представляют множество ненаправленных коммутационных элементов кристалла. Далее для краткости элементы  $e_j \in \mathbf{E}$  будут именоваться ребрами, независимо от направления распространения сигнала.

Для каждой вершины  $v_i$  и каждого ребра  $e_j$  графа трассировочных ресурсов задаются фиксированные начальные веса  $w(v_i)$  и  $w(e_j)$ . Кроме того, каждому

ребру  $e_j$  ставится в соответствие функция прохождения сигнала  $F_{e_j}$ , позволяющая описать возможное направление его распространения, инверсии входов и выходов соответствующего ребру схемотехнического элемента, а также учесть различные способы управления открытием элемента (коммутацию по нагрузке, общий управляющий сигнал для группы коммутационных элементов и пр.).

В рамках процедур размещения и трассировки проектная цепь в приведенных терминах описывается как  $n_m = \{s_m, \{t_{m,1}, \dots, t_{m,l}\}\}$ , где  $s_m \in \mathbf{V}$  - источник, а  $\mathbf{T} = \{t_m^k\}$ ,  $\mathbf{T} \subset \mathbf{V}$ ,  $k = 1, \dots, l$  - множество приемников, а  $l = |\mathbf{T}|$  - число приемников сигнала в цепи  $n_m$ . Цепь  $n_m \in \mathbf{N}$  из множества проектных цепей  $\mathbf{N}$  является трассируемой, если в ходе процедуры трассировки на графе  $G$  для неё может быть найдено дерево трассировки  $\mathbf{RT}(n_m)$  с корневым элементом в вершине  $s_m$  и листьями в вершинах  $t_m^1, \dots, t_m^l$ , не пересекающееся с деревьями других проектных цепей. Таким образом, трассируемость (или разводимость)  $R$  пользовательской схемы  $ckt$  в базе ПЛИС определяется следующим образом (1):

$$R(ckt) = \begin{cases} 1, & \forall n_i \in \mathbf{N}, \forall n_j \in \mathbf{N} : \mathbf{RT}(n_i) \cap \mathbf{RT}(n_j) = \emptyset \\ 0 & \end{cases} \quad (1)$$

## III. ОБНОВЛЕННЫЙ МЕТОД РАЗРЫВА И ТРАССИРОВКИ

Ранее в работе [29] был представлен метод разрыва и перетрассировки, призванный сократить число очисток и перестроений трассировочных деревьев проектных цепей, выполняемых в ходе устранения перегруженных участков трассировочных ресурсов. Это было реализовано, во-первых, за счет перетрассировки только цепей  $n_m \in \mathbf{M}$ , для которых выполняется условие перегруженности (2):

$$\begin{aligned} & \forall n_m \in \mathbf{M} : \\ & \exists n_k \in \mathbf{M}, \mathbf{RT}(n_m) \cap \mathbf{RT}(n_k) = \\ & = \{\mathbf{V}_{mk} \cup \mathbf{E}_{mk}, \mathbf{V}_{mk} \in \mathbf{V}, \mathbf{E}_{mk} \in \mathbf{E}\} \neq \emptyset. \end{aligned} \quad (2)$$

Во-вторых, в каждой паре перегруженных цепей перетрассировке подвергалась только цепь с меньшим количеством приемников (3):

$$\begin{aligned} & \forall (n_k, n_m), \mathbf{RT}(n_m) \cap \mathbf{RT}(n_k) \neq \emptyset : \\ & \begin{cases} \mathbf{RT}^{i+1}(n_k) = reroute(\mathbf{RT}^i(n_k)) \\ \mathbf{RT}^{i+1}(n_m) = \mathbf{RT}^i(n_m) \end{cases} \Leftrightarrow |T_k| < |T_m|, \end{aligned} \quad (3)$$

где  $i$  - номер итерации алгоритма трассировки.

В настоящей работе исследовалась модификация этого метода, при которой условие (3) было устранено в пользу перетрассировки всех цепей, имеющих общие трассировочные ресурсы, независимо от числа приемников сигнала. Согласно данным табл.1, при сохранении среднего размера дерева трассировки эта

модификация приводит к уменьшению среднего времени трассировки и росту среднего значения задержки критического пути. Данные табл. 1 были получены при прохождении маршрута проектирования

для наборов тестовых схем ISCAS'85, ISCAS'89 и LGSynth'89 на основе ПЛИС островного типа (программируемая цифровая часть ПАЦИС 5400ТР094 [30]).

Таблица 1

Результаты применения модификации метода разрыва и перетрассировки относительно (3)

Группа тестовых схем	Уменьшение времени трассировки, %	Уменьшение дерева трассировки, %	Увеличение задержки критического пути, %
$ T_m _{\max} \leq 20$	4.23	1.72	13.71
$ T_m _{\max} \in [21; 60]$	14.76	1.62	10.61
$ T_m _{\max} > 60$	20.965	1.74	6.46

Таблица 2

Результаты применения модификации механизма разрыва и перетрассировки относительно стандартной трассировки

Группа тестовых схем	Уменьшение времени трассировки, %	Уменьшение дерева трассировки, %	Увеличение задержки критического пути, %
$ T_m _{\max} \leq 20$	38.03	-0.01	-8.6
$ T_m _{\max} \in [21; 60]$	37.65	0.76	-5.38
$ T_m _{\max} > 60$	32.53	-0.4	-9.85

Табл. 1 демонстрирует различия во влиянии модифицированного механизма (3) на трассировочное решение для схем, в состав которых входят проектные цепи разной степени разветвленности. Полученную закономерность можно объяснить следующим образом. Запрет (3) фактически означает фиксирование принадлежности определенного набора трассировочных ресурсов цепям со средним ( $|T_m|_{\max} \in [21; 60]$ ) и большим ( $|T_m|_{\max} > 60$ ) числом приемников. Это ведет к формированию деревьев трассировки большей высоты для менее разветвленных цепей, поскольку ресурсы, составляющие их кратчайший путь, оказываются заняты. При наличии средне и сильно разветвленных цепей в составе пользовательского проекта значительная часть конфликтов, как показывает практика, может быть устранена перетрассировкой этих цепей, и тогда снятие запрета (3) ведет к ускорению решения задачи трассировки и снижению задержки критического пути. Вместе с тем, на трассировку схем, в состав которых входят только слабо разветвленные цепи, смена механизма не оказывает значительного влияния.

С учетом приведенных данных (табл. 1, 2), можно сделать вывод о разнице в назначении метода перетрассировки [29] и его модификации, представленной в данной работе. Так, метод из работы [29] следует применять при необходимости ускорения процедуры трассировки с наименьшими потерями во временных характеристиках проектной схемы. В то время как модификация метода позволяет получить трассировочное решение менее высокого качества, но за более короткое время.

#### IV. НАПРАВЛЕННЫЙ ПОИСК

Использование направленного поиска является классическим приемом для ускорения поиска пути на базовой сети или графе при наличии информации об их пространственных характеристиках. В данной работе такими характеристиками стали прямоугольные координаты центров трассировочных элементов и их входов/выходов, приведенные в соответствие ребрам  $e_j \in E$  и вершинам  $v_i \in V$  трассировочного графа  $G$ .

Предложенный вариант направленного поиска предполагает введение добавочного веса вершины графа, зависящего от подстроечного коэффициента  $\alpha$  и нормализованной оценки расстояния от рассматриваемой вершины до ближайшего приемника сигнала, путь до которого ещё не найден. Так, стандартная формула для расчета стоимости вхождения вершины  $v_i \in V$  в дерево трассировки  $RT(n_m)$  из [29] преобразуется в вид (4):

$$\text{cost}(v_i) = \text{cost}_{\text{hist}}^i + c(v_i) + w(e_i) + \alpha \text{Cost}, \quad (4)$$

где  $\text{cost}_{\text{hist}}^i$  - накопленный вес вершин, предшествующих  $v_i$  в строящемся дереве трассировки  $RT(n_m)$ ;  $c(v_i)$  - обновляемый вес вершины, зависящий от текущей итерации трассировки  $iterN$  и числа проектных цепей, перегружающих вершину  $v_i$ ;  $\alpha$  - подстроечный коэффициент;  $\text{Cost}$  - нормализованное Манхэттенское расстояние от анализируемой вершины графа  $v_i \in V$  до ближайшего от источника приемника

сигнала, путь до которого следует найти. При  $\alpha = 0$  (4) сводится к формуле стандартной трассировки [29].

Подстроечный коэффициент  $\alpha$  регулирует степень влияния компоненты направленного поиска на общую эвристику построения трассировочного дерева. В табл. 3 представлены результаты применения различных способов расчета и фиксированных значений этого

коэффициента на примере трассировки программируемой цифровой части ПАЦИС [30] в форме ПЛИС с архитектурой островного типа. Доля разведенных пользовательских схем рассчитывалась как  $\sum_{i=1}^C R(ckt_i) / C$ , где  $C$  – количество схем в используемом тестовом наборе.

Таблица 3

Влияние подстроечного коэффициента направленного поиска

№	Формула расчета коэффициента $\alpha$	Уменьшение длительности трассировки, раз	Доля разведенных схем
1	$\alpha = 1.0$	2.05	1.0
2	$\alpha = e^{Cost/costMax}$	2.43	0.74
3	$\alpha = e^{-Cost/costMax}$	2.53	0.59
4	$\alpha = e^{(e/iterN)}$	3.22	0.37
5	$\alpha = e^{(e/\sqrt{iterN})}$	3.65	0.3
6	$\alpha = \frac{e^{Cost/maxCost}}{\sqrt{iterN}}$	1.72	0.7
7	$\alpha = 1.0$ , но $Cost$ рассчитана по Евклидовой метрике.	1.81	0.78

Согласно табл. 3 и рис. 1, наилучший результат с точки зрения сохранения трассируемости возможен при фиксированном значении коэффициента  $\alpha = 1.0$ . В этом случае длительность поиска трассировочного решения уменьшается в 2.05 раза в сравнении со стандартной трассировкой (формула (4) при  $\alpha = 0$ ). Зависимость степени влияния направленного поиска от номера текущей итерации (табл. 3, №№ 4-6), с одной стороны, приводит к ускорению прохождения процедуры трассировки, а с другой – становится причиной падения суммарной трассируемости пользовательских схем в составе тестового набора.

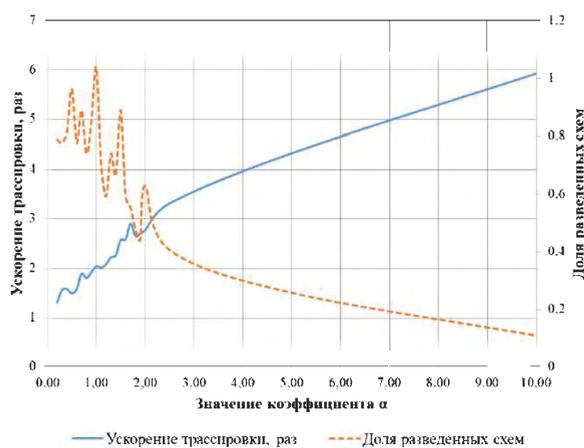


Рис. 1. Влияние фиксированного значения коэффициента  $\alpha$  на результаты трассировки

Для полноты выводов необходимо также провести сравнение временных характеристик пользовательских схем, получаемых с помощью двух вариантов поисковой трассировочной эвристики. Данный вопрос станет направлением дальнейших исследований по теме этой работы.

## V. ЗАКЛЮЧЕНИЕ

В работе представлено исследование двух методов, позволяющих ускорить прохождение этапа трассировки межсоединений в рамках маршрута проектирования на основе ПЛИС островного типа.

Первый метод, являющийся модификацией метода из работы [29], позволяет получить трассировочное решение при небольшом увеличении длины критического пути, но за более короткое время, чем при использовании оригинального метода. При этом выигрыш по времени трассировки тем значительнее, чем выше доля сильно разветвленных цепей в составе рассматриваемой пользовательской схемы.

Второй метод, развивающий идею направленного поиска, обеспечивает возможность двукратного уменьшения времени трассировки при сохранении полной суммарной трассируемости тестового набора пользовательских схем.

## БЛАГОДАРНОСТИ

Автор выражает благодарность к.т.н. Железникову Д.А. за ценные методические и технические замечания.

ЛИТЕРАТУРА

- [1] Kramer M. R., van Leeuwen J. Wire-Routing is NP-Complete / Technical. Report RUU-CS-82-4.
- [2] Al-Hyari A. и др. Novel Congestion-estimation and Routability-prediction Methods based on Machine Learning for Modern FPGAs // ACM Transactions on Reconfigurable Technology and Systems. 2019. Т. 12. № 3. PP. 1-25.
- [3] Alawieh M. B. и др. High-Definition Routing Congestion Prediction for Large-Scale FPGAs // 2020 25th Asia and South Pacific Design Automation Conference (ASP-DAC), 2020, pp. 26-31.
- [4] Farooq U., Ul Hasan N., Baig I., Zghaibeh M. Efficient FPGA Routing using Reinforcement Learning // 2021 12th International Conference on Information and Communication Systems (ICICS), 2021, pp. 106-111.
- [5] McMurchie L., Ebeling C. PathFinder: A Negotiation-Based Performance-Driven Router for FPGAs // Third International ACM Symposium on Field-Programmable Gate Arrays, 1995, pp. 111-117.
- [6] Hu J., Roy J.A., Markov I.L. Sidewinder: a scalable ILP-based router // Proc. of the 2008 international workshop on System level interconnect prediction (SLIP '08). Association for Computing Machinery, New York, NY, USA, 73–80.
- [7] Nam G.-J., Sakallah K.A., Rutenbar R.A. A new FPGA detailed routing approach via search-based Boolean satisfiability // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2002, vol. 21, no. 6, pp. 674–684.
- [8] Fraisse H., Joshi A., Gaitonde D., Kaviani A. Boolean satisfiability-based routing and its application to Xilinx ultrascale clock network // Proc. of the 2016 ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA '16), 2016, pp. 74–79.
- [9] Fraisse H. Incremental routing for circuit designs using a SAT router. Patent USA no. 10445456, 2019.
- [10] Park D., Kang I., Kim Y., Gao S., Lin B., Cheng C.-K. ROAD: Routability Analysis and Diagnosis Framework Based on SAT Techniques // Proc. of the 2019 International Symposium on Physical Design (ISPD '19). PP. 65–72.
- [11] Dijkstra E. W. A Note on Two Problems in Connection with Graphs // Numer. Math., 1, 269-271, 1959.
- [12] Moore E. F. The shortest path through a maze // Proc. of an International Symposium on the Theory of Switching, 1959. Vol. 2. PP. 285–292.
- [13] Lee C.Y. An Algorithm for Path Connections and Its Applications // IRE Transactions on Electronic Computers, vol. EC-10, number 2, pp. 364–365, 1961
- [14] Hart P. E., Nilsson N. J., Raphael B. A Formal Basis for the Heuristic Determination of Minimum Cost Paths // IEEE Transactions on Systems Science and Cybernetics, 1968. Vol. 4, no.2. PP. 100–107.
- [15] Murray K. E., Zhong Sh., Betz V. AIR: A Fast but Lazy Timing-Driven FPGA Router // 2020 25th Asia and South Pacific Design Automation Conference (ASP-DAC), Beijing, China, 2020, pp. 338-344
- [16] Murray K.E., et al. VTR 8: High-performance CAD and Customizable FPGA Architecture Modelling // ACM Trans. Reconfigurable Technol. Syst, 2020. Vol.13, no.2. Article 9. 55 p.
- [17] Vercruyce D., Vansteenkiste E., Stroobandt D. CRoute: a fast high-quality timing-driven connection-based FPGA router // 2019 27th IEEE Annual International Symposium on Field-programmable Custom Computing Machines (FCCM), San Diego, CA, 2019, pp. 53–60.
- [18] Gort M., Anderson J. H. Accelerating FPGA Routing Through Parallelization and Engineering Enhancements // IEEE Trans. Comput. Aided Des. Integr. Circuits Syst., 2012. Vol. 31, no. 1. PP. 61–74.
- [19] Shen M., Luo G., Xiao N. Combining Static and Dynamic Load Balance in Parallel Routing for FPGAs // in IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 14 p.
- [20] Zhou Y., Vercruyce D., Stroobandt D. Accelerating FPGA Routing Through Algorithmic Enhancements and Connection-aware Parallelization // ACM Trans. Reconfigurable Technol. Syst., 2020. Vol. 13, no.4. Article 18, 26 p.
- [21] He J., Burtscher M., Manohar R., Pingali K. SPRoute: A Scalable Parallel Negotiation-based Global Router // 2019 IEEE/ACM International Conference on Computer-Aided Design (ICCAD), 2019. PP. 1-8.
- [22] Заплетина М.А., Железников Д.А., Гаврилов С.В. Иерархический подход к трассировке реконфигурируемой системы на кристалле островного типа // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2020. Выпуск 3. С. 16-21. doi:10.31114/2078-7707-2020-3-16-21
- [23] Intel Quartus Suite: <https://www.intel.ru/content/www/ru/ru/software/programmable/quartus-prime/overview.html> (дата обращения: 05.08.2021).
- [24] Vivado Design Suite HLx Editions: <https://www.xilinx.com/support/download/index.html/content/xilinx/en/downloadNav/vivado-design-tools/2020-3.html> (дата обращения: 05.08.2021).
- [25] Korolija D., Stojilović M. FPGA-Assisted Deterministic Routing for FPGAs // 2019 IEEE International Parallel and Distributed Processing Symposium Workshops (IPDPSW), 2019. PP. 155-162
- [26] Shen M., Luo G. Corolla: GPU-Accelerated FPGA Routing Based on Subgraph Dynamic Expansion // Proc. of the 2017 ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA '17), 2017. PP. 105–114.
- [27] Shen M., Luo G., Xiao N. Exploring GPU-Accelerated Routing for FPGAs // IEEE Transactions on Parallel and Distributed Systems, 2019. Vol. 30, no. 6. PP. 1331-1345.
- [28] Железников Д. А., Заплетина М. А., Хватов В. М. Решение задачи трассировки межсоединений для реконфигурируемых систем на кристалле с различными типами коммутационных элементов // Электронная техника. Серия 3: Микроэлектроника, 2018. № 4(172). С. 31-36.
- [29] Zapletina M. A., Zheleznikov D. A., Gavrilov S. V. Improving Pathfinder Algorithm Performance for FPGA Routing // Proceedings of the 2021 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering, ElConRus 2021, Moscow, 2021. PP. 2054-2057.
- [30] ДЦ «Союз» - 5400TP094 ПАЦИС: <https://dcsoyuz.ru/products/pais/art/1605> (дата обращения 29.08.2021).

# Methods for Speeding up the Modified Pathfinder Routing Algorithm for Island-Style FPGA

M. A. Zapletina

Institute for design problems in microelectronics of RAS, Moscow, zapletina\_m@ippm.ru

**Abstract** — The paper presents two methods of speeding up the interconnection routing stage within the layout design flow for field-programmable gate arrays with island-style architecture. The basic algorithm used in this work is Pathfinder algorithm modified to support representation of routing resources of an FPGA chip in the form of a mixed route graph. The first method is based on reducing the number of rip-up & reroute iterations. It was found that a reroute of congested nets only allows reducing the routing time by 38% on average while increasing the critical path delay up to 10% only. The second method expands the idea of directed pathfinding on a route graph with spatial characteristics known. Various directed search adjustment factors were investigated and the optimal one was discovered. It was found that decrease in the adjustment factor depending on the iteration of the routing algorithm leads to acceleration of a routing task solution but causes significant drop in routes quality at the same time. The introduced method adjusted by an optimal factor is capable of doubling routing speedup without routability degradation.

**Keywords** — routing, interconnect, FPGA, rip-up and reroute, place & route, directed search, Pathfinder.

## REFERENCES

- [1] Kramer M. R., van Leeuwen J. Wire-Routing is NP-Complete / Technical. Report RUU-CS-82-4.
- [2] Al-Hyari A. и др. Novel Congestion-estimation and Routability-prediction Methods based on Machine Learning for Modern FPGAs // ACM Transactions on Reconfigurable Technology and Systems. 2019. T. 12. № 3. PP. 1-25.
- [3] Alawieh M. B. et al. High-Definition Routing Congestion Prediction for Large-Scale FPGAs // 2020 25th Asia and South Pacific Design Automation Conference (ASP-DAC), 2020, pp. 26-31.
- [4] Farooq U., Ul Hasan N., Baig I., Zghaibeh M. Efficient FPGA Routing using Reinforcement Learning // 2021 12th International Conference on Information and Communication Systems (ICICS), 2021, pp. 106-111.
- [5] McMurchie L., Ebeling C. PathFinder: A Negotiation-Based Performance-Driven Router for FPGAs // Third International ACM Symposium on Field-Programmable Gate Arrays, 1995, pp. 111-117.
- [6] Hu J., Roy J.A., Markov I.L. Sidewinder: a scalable ILP-based router // Proc. of the 2008 international workshop on System level interconnect prediction (SLIP '08). Association for Computing Machinery, New York, NY, USA, 73–80.
- [7] Nam G.-J., Sakallah K.A., Rutenbar R.A. A new FPGA detailed routing approach via search-based Boolean satisfiability // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2002, vol. 21, no. 6, pp. 674–684.
- [8] Fraisse H., Joshi A., Gaitonde D., Kaviani A. Boolean satisfiability-based routing and its application to Xilinx ultrascale clock network // Proc. of the 2016 ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA '16), 2016, pp. 74–79.
- [9] Fraisse H. Incremental routing for circuit designs using a SAT router. Patent USA no. 10445456, 2019.
- [10] Park D., Kang I., Kim Y., Gao S., Lin B., Cheng C.-K. ROAD: Routability Analysis and Diagnosis Framework Based on SAT Techniques // Proc. of the 2019 International Symposium on Physical Design (ISPD '19). PP. 65–72.
- [11] Dijkstra E. W. A Note on Two Problems in Connection with Graphs // Numer. Math., 1, 269-271, 1959.
- [12] Moore E. F. The shortest path through a maze // Proc. of an International Symposium on the Theory of Switching, 1959. Vol. 2. PP. 285—292.
- [13] Lee C.Y. An Algorithm for Path Connections and Its Applications // IRE Transactions on Electronic Computers, vol. EC-10, number 2, pp. 364—365, 1961
- [14] Hart P. E., Nilsson N. J., Raphael B. A Formal Basis for the Heuristic Determination of Minimum Cost Paths // IEEE Transactions on Systems Science and Cybernetics, 1968. Vol. 4, no.2. PP. 100–107.
- [15] Murray K. E., Zhong Sh., Betz V. AIR: A Fast but Lazy Timing-Driven FPGA Router // 2020 25th Asia and South Pacific Design Automation Conference (ASP-DAC), Beijing, China, 2020, pp. 338-344
- [16] Murray K.E., et al. VTR 8: High-performance CAD and Customizable FPGA Architecture Modelling // ACM Trans. Reconfigurable Technol. Syst, 2020. Vol.13, no.2. Article 9. 55 p.
- [17] Vercruyce D., Vansteenkiste E., Stroobandt D. CRoute: a fast high-quality timing-driven connection-based FPGA router // 2019 27th IEEE Annual International Symposium on Field-programmable Custom Computing Machines (FCCM), San Diego, CA, 2019, pp. 53–60.
- [18] Gort M., Anderson J. H. Accelerating FPGA Routing Through Parallelization and Engineering Enhancements // IEEE Trans. Comput. Aided Des. Integr. Circuits Syst., 2012. Vol. 31, no. 1. PP. 61–74.
- [19] Shen M., Luo G., Xiao N. Combining Static and Dynamic Load Balance in Parallel Routing for FPGAs // in IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 14 p.
- [20] Zhou Y., Vercruyce D., Stroobandt D. Accelerating FPGA Routing Through Algorithmic Enhancements and Connection-aware Parallelization // ACM Trans. Reconfigurable Technol. Syst., 2020. Vol. 13, no.4. Article 18, 26 p.
- [21] He J., Burtscher M., Manohar R., Pingali K. SPRoute: A Scalable Parallel Negotiation-based Global Router // 2019 IEEE/ACM International Conference on Computer-Aided Design (ICCAD), 2019. PP. 1-8.
- [22] Zapletina M.A., Zheleznikov D.A., Gavrilov S.V. The Hierarchical Approach to Island Style Reconfigurable System-on-a-chip Routing // Problems of Perspective Micro-

- and Nanoelectronic Systems Development - 2020. Issue 3. P. 16-21. doi:10.31114/2078-7707-2020-3-16-21
- [23] Intel Quartus Suite: <https://www.intel.ru/content/www/ru/ru/software/programmable/quartus-prime/overview.html> (accessed on 05.08.2021).
- [24] Vivado Design Suite HLx Editions: <https://www.xilinx.com/support/download/index.html/content/xilinx/en/downloadNav/vivado-design-tools/2020-3.html> (accessed on 05.08.2021).
- [25] Korolija D., Stojilović M. FPGA-Assisted Deterministic Routing for FPGAs // 2019 IEEE International Parallel and Distributed Processing Symposium Workshops (IPDPSW), 2019. PP. 155-162
- [26] Shen M., Luo G. Corolla: GPU-Accelerated FPGA Routing Based on Subgraph Dynamic Expansion // Proc. of the 2017 ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA '17), 2017. PP. 105–114.
- [27] Shen M., Luo G., Xiao N. Exploring GPU-Accelerated Routing for FPGAs // IEEE Transactions on Parallel and Distributed Systems, 2019. Vol. 30, no. 6. PP. 1331-1345.
- [28] Zheleznikov D. A., Zapletina M. A., Hvatov V. M. Reshenie zadachi trassirovki mezhsoedinenij dlja rekonfiguriruemih sistem na kristalle s razlichnymi tipami kommutacionnyh jelementov (Solving the problem of interconnects routing for reconfigurable systems on a chip with various types of switching elements) // Elektronnaja tehnika. Serija 3: Mikroelektronika, 2018. № 4(172). S. 31-36.
- [29] Zapletina M. A., Zheleznikov D. A., Gavrilov S. V. Improving Pathfinder Algorithm Performance for FPGA Routing // Proceedings of the 2021 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering, ElConRus 2021, Moscow, 2021. PP. 2054-2057.
- [30] Design Cenetr “Soyuz” - Programmable analog-digital integrated circuit 5400TP094: <https://dcsoyuz.ru/products/pais/art/1605> (accessed on 29.08.2021).

# Формирование состава редуцированной библиотеки логических элементов для ПЛИС

Т.Д. Кузьмина, В.М. Хватов, Д.А. Железников

Институт проблем проектирования в микроэлектронике Российской академии наук, г. Москва

kuzminova2012@bk.ru, khvatov\_v@ippm.ru, zheleznikov\_d@ippm.ru

**Аннотация** — Библиотека стандартных логических элементов является неотъемлемым атрибутом любой системы проектирования цифровых устройств. Чем разнообразнее ее состав, тем оптимальнее будет структура устройства, разработанного на ее основе. Но в то же время, чем разнообразнее состав библиотеки логических элементов, тем больше временных затрат требуется на проведение процесса характеризации каждого из элементов библиотеки. В данной работе рассматриваются вопросы формирования редуцированного состава библиотеки стандартных ячеек для программируемых логических интегральных схем (ПЛИС). Показан анализ элементной базы с использованием двух различных программ для проведения логического синтеза – Yosys и RTL Compiler. Описаны особенности использования библиотеки Liberty в данных программах, анализируемые параметры синтезируемых схем, а также критерии редукции библиотеки, на основе которых формируется конечный состав логических элементов.

**Ключевые слова** — программируемая логическая интегральная схема, ПЛИС, логический элемент, библиотека, интегральная схема, характеризация библиотек.

## I. ВВЕДЕНИЕ

Ведущей ветвью в развитии микроэлектроники является проектирование устройств на базе программируемых логических интегральных схем (ПЛИС). Преимуществом данного стиля проектирования является высокая скорость разработки схем, которая достигается за счёт использования заранее сформированного базиса стандартных элементов. На основе имеющегося базиса выполняется весь стандартный маршрут проектирования ИС на ПЛИС, представленный на рисунке 1: логический синтез устройства, топологический синтез и конфигурирование логических элементов ПЛИС [1].

Библиотека, используемая в описанном маршруте, имеет формат Liberty и формируется с помощью характеризации – многократного моделирования электрических схем логических элементов в Spice-симуляторах. Характеризация предполагает, что на единичном цикле моделирования просчитываются все параметры, которые необходимы разработчику для дальнейшей работы, т.е. задержки и

фронты для всех выходов логического элемента (ЛЭ) от всех его входов, входные емкости всех входов, потребляемые мощности и т.д. При этом количество циклов моделирования увеличивается на порядок за счет того, что модели ЛЭ необходимо сформировать для различных значений температуры и напряжения питания.

Из выше сказанного следует, что характеризация ЛЭ весьма трудоемкий процесс, которому необходимо значительное количество вычислительных ресурсов. Как правило, характеризация всех базовых логических элементов библиотеки занимает порядка нескольких десятков часов только процессорного времени [2-3]. Поэтому проблема ускорения процесса характеризации является актуальной задачей.

Данную проблему можно решать как ускоряя сам процесс характеризации [4], так и уменьшая объем библиотеки, редуцируя состав её элементов.

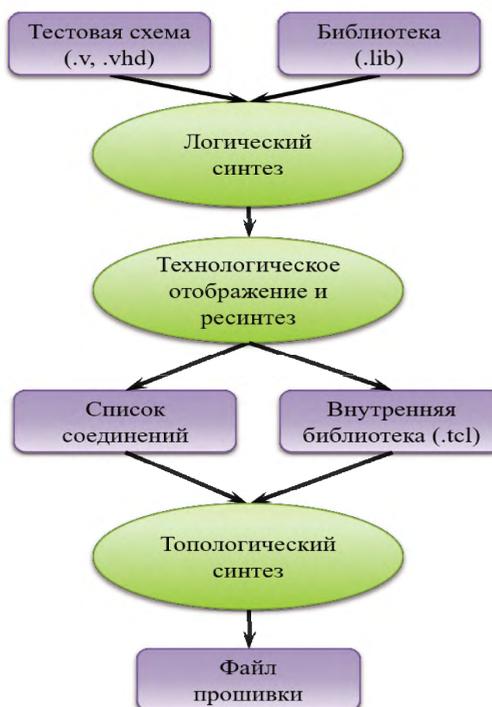


Рис. 1. Маршрут проектирования ИС на ПЛИС с использованием библиотеки в формате Liberty

При этом удаление случайных элементов с целью сократить временные затраты при разработке библиотеки может привести к потере эффективности результатов синтеза – увеличению площади полученной схемы и снижению её быстродействия.

Разработчики библиотек цифровых элементов предлагают по-разному решать задачу определения качественного достаточного состава стандартной библиотеки. Некоторые подходят к решению с точки зрения часто используемых ячеек, функций, опций порогового напряжения и нагрузочных способностей [5], что строго зависит от используемой технологии, программных средств синтеза и стиля проектирования, для которого разрабатывается библиотека. Некоторые определяют состав библиотеки, как набор уникальных функций [6]. При таком подходе состав библиотеки становится меньше, чем, если бы он формировался с помощью полного перебора всех функций от  $n$  переменных [7]. Но при этом остается достаточно большим и требует больших временных затрат на характеризацию всех входящих в него элементов.

В соответствии с этим, ставятся две задачи. Во-первых, разработать метод формирования редуцированного состава библиотеки логических элементов на базе ПЛИС. Во-вторых, выполнить редукцию библиотеки стандартных элементов без значительной потери качества результата логического синтеза.

## II. МЕТОД ФОРМИРОВАНИЯ РЕДУЦИРОВАННОЙ БИБЛИОТЕКИ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

Предложенный метод формирования редуцированной библиотеки заключается в том, что из исходной библиотеки итерационно удаляются элементы, которые либо редко используются, либо совсем не используются при выполнении логического синтеза набора тестовых схем. Данный набор включает в себя 50 схем и состоит из тестов ISCAS85-89, и RTL-описаний различных устройств, находящихся в свободном доступе в сети интернет. Для определения того, какие элементы необходимо исключить, на каждой итерации после логического синтеза выполняется оценка площади полученной схемы, и времени критического пути. Причем для разных программных средств, вследствие их особенностей, некоторые из перечисленных параметров оценки могут не учитываться. На рис. 2 представлен описанный метод формирования редуцированного состава библиотеки без привязки к конкретной программе логического синтеза.

Итерационный процесс редукции библиотеки останавливается в случае увеличения площади схемы или времени критического пути на значение установленной погрешности. В данном случае значение полученной площади и времени критического пути при проведении новых итераций не должно выходить за рамки  $\pm 15\%$ . Если при анализе на одной из итераций результат превышает данное значение, происходит возврат к библиотеке, полученной итерацией ранее, а

эта библиотека принимается за конечный сформированный базис.

Данный метод позволяет наглядно увидеть изменения в результатах работы логического синтеза исследуемых схем и разработать библиотеку логических элементов под конкретное программное обеспечение, используемое в маршруте проектирования ИС на ПЛИС.

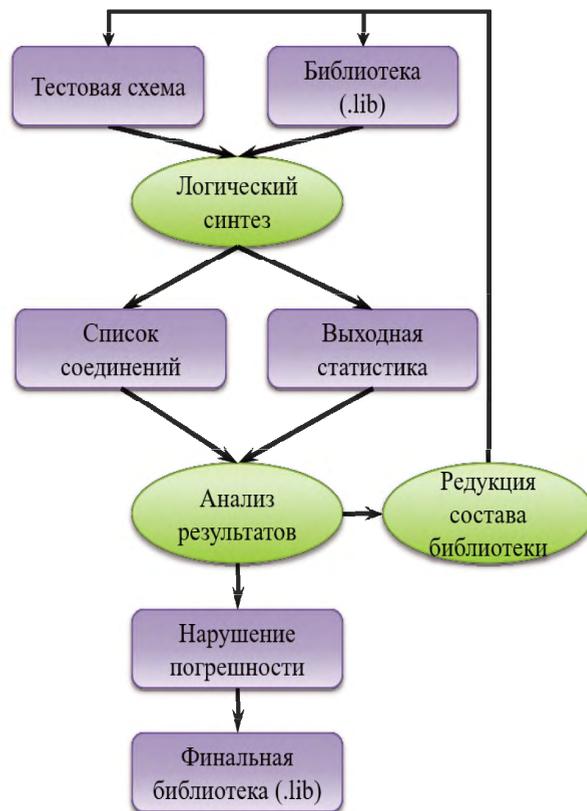


Рис. 2. Общий вид метода формирования редуцированного состава библиотеки

## III. РЕЗУЛЬТАТЫ РЕДУКЦИИ БИБЛИОТЕКИ

Ячейки исходной библиотеки, используемой в данной статье, разработаны на основе конфигурируемого логического элемента ПЛИС, состоящего из комбинационной части – LUT-элемента, имеющего 4 входа, и последовательностной части – стандартного DFF триггера. Триггеры в библиотеке составляют часть минимально необходимого элементного базиса ПЛИС, т.е. они не могут быть удалены. Поэтому в дальнейшем, при формировании состава библиотеки, они рассматриваться не будут.

Из всех возможных функций, сконфигурированных с помощью LUT-элемента, в исходной библиотеке оставлены только уникальные. В соответствии с этим, её общий объем составляет 626 логических элементов.

В качестве программ для логического синтеза в данной работе используются Yosys Open Synthesis Suite [8] и Cadence RTL-Compiler [9].

ПО Yosys используется в маршруте, так как имеет несколько основных преимуществ: широкий и проверенный множеством работ функционал [10-11], и открытый программный код, который находится в свободном доступе. Yosys позволяет обрабатывать и синтезировать проекты на Verilog-2005, при этом синтез возможен как на основе базиса библиотечных элементов, так и с использованием различных конфигураций LUT-элемента со стандартной архитектурой. Также ПО Yosys содержит встроенные формальные методы проверки свойств и эквивалентности. Для логической оптимизации и отображения в базисе ПЛИС в Yosys используется программный инструмент ABC [12]. К недостаткам данного ПО можно отнести то, что оно не позволяет задать временные ограничения схемы, и соответственно не выполняет оптимизацию по временному критерию в ходе выполнения логического синтеза.

Cadence RTL Compiler – САПР компании Cadence, также как и Yosys предназначенный для логического синтеза разработанных устройств. Результатом работы данной программы является список соединений схемы, выполненный на основании загруженной библиотеки логических элементов. В отличие от Yosys, RTL-compiler является коммерческим ПО и позволяет учитывать задержки логических элементов при синтезе схем.

#### А. Редукция с использованием Yosys

Сначала применим разработанный метод к формированию редуцированной библиотеки на основе результатов логического синтеза, выполненного с помощью ПО Yosys.

Как было описано выше, данная программа не учитывает временные характеристики элементов библиотеки, поэтому при оценке результатов синтеза учитывается только площадь схемы, выраженная в количестве используемых логических элементов. Данную информацию можно получить с помощью вызова специальной команды Yosys, либо с помощью специально разработанного скрипта. Команда Yosys позволяет вывести частоту использования элементов в командную строку. В то же время специально разработанный скрипт позволяет рассчитать эти значения исходя из полученного списка соединений и записать в виде таблиц, которые более удобны для ведения необходимой статистики.

Изменение площади тестовых схем, в зависимости от уменьшения элементной базы, показано в таблице 1, полученной после выполнения логического синтеза и анализа полученных результатов. Вследствие большого объема данных в таблице отображены результаты только нескольких схем из всего набора.

Данные результаты демонстрируют, что после проведения нескольких итераций удаления наименее используемых элементов, библиотека уменьшилась на 111 ячеек и составляет 515 логических элементов. При этом количество логических элементов в схемах от итерации к итерации либо не меняется, либо меняется

незначительно и не выходит за границы установленной погрешности. Анализ результатов на данном этапе явно показывает, что имеющаяся библиотека еще содержит достаточное количество элементов, чтобы Yosys заменил используемые в синтезе функции аналогичными по своему функционалу.

Таблица 1

*Изменение площади схем, полученных в ходе логического синтеза с помощью Yosys*

Объем библиотеки, ЛЭ	Схема 1, ЛЭ	Схема 2, ЛЭ	Схема 3, ЛЭ	Схема 4, ЛЭ
626	721	415	558	749
594	721	415	558	749
569	721	416	558	749
552	721	416	560	749
542	721	416	560	749
526	721	416	560	749
515	720	417	560	748
162	720	417	560	748
56	856	539	668	781

На следующей итерации, кроме наименее используемых элементов удаляются элементы, которые совсем не используются при синтезе всего набора тестовых схем. Это приводит к значительной редукции библиотеки, состав которой после данной итерации составляет 162 логических элемента. При этом использование такой библиотеки либо совсем не влияет на площадь схем, либо приводит к незначительным изменениям в рамках установленной погрешности.

Так как ранее проведенные действия с составом библиотеки не дали значительных результатов, предполагается, что, изменение площади произойдет в случае отсутствия элементов, выполняющих логическую функцию от четырех переменных. Для проверки этой гипотезы из библиотеки удаляются все ячейки, имеющие четыре входа, вследствие чего её состав составляет 56 логических элементов.

На рис. 5 представлены результаты логического синтеза схем, выполненного на основе полученной библиотеки. Они подтверждают выдвинутое предположение, программе синтеза теперь требуется большее количество элементов для реализации необходимых логических функций. При этом площадь схем увеличивается на значение, превышающее установленную погрешность, т.е. снижается эффективность логического синтеза.

Согласно предложенному методу, редуцированный состав библиотеки, полученный на последней итерации, не подходит для использования в маршруте проектирования. За финальный результат принимается

библиотека, полученная итерацией ранее, состав которой составляет 162 логических элемента.

Таблица 2

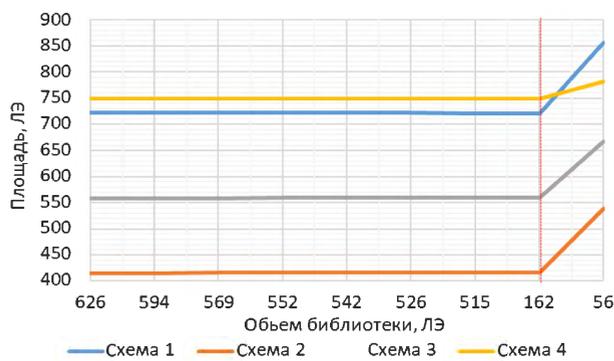


Рис. 3. Зависимость площади схемы от объема библиотеки

Кроме оценки параметров полученной схемы, была выполнена попытка оценить время, необходимое ПО Yosys для проведения логического синтеза, и выявить зависимость времени работы от участвующих в синтезе исходной и редуцированной библиотек. Однако, в связи со стохастической составляющей алгоритмов, использующихся в программе, логический синтез в базе редуцированной библиотеки может быть как быстрее, так и медленнее синтеза в базе исходной библиотеки. Следовательно, зависимости времени работы программы Yosys от используемой библиотеки выявить не удалось.

#### В. Редукция с использованием RTL-complier

Далее рассмотрим формирование состава редуцированной библиотеки логических элементов с помощью использования ПО Cadence RTL Compiler.

В отличие от Yosys, данная программа позволяет учитывать задержки при работе со схемами. Поэтому при анализе полученных результатов логического синтеза для определения редуцированного состава библиотеки, следуя представленному методу, будут учитываться два параметра – площадь схемы (количество используемых логических элементов) и время критического пути (data arrival time).

Отчеты с необходимыми данными генерируются с помощью специальных команд в результате выполнения логического синтеза. Первый файл содержит список используемых логических элементов, их суммарное количество, а также показывает площадь, занимаемую схемой на кристалле. При использовании ПО Cadence RTL Compiler не требуется прибегать к использованию специализированного скрипта для подсчета элементов, так как программа позволяет сразу выводить результаты в соответствующие файлы. Второй файл содержит информацию о времени критического пути, требуемом для корректной работы разработанного устройства.

Далее, в табл. 2 и 3 представлен анализ полученных результатов логического синтеза тестового набора схем.

Изменение площади схем, полученных с помощью Cadence RTL Compiler

Объем библиотеки, ЛЭ	Схема 1, ЛЭ	Схема 2, ЛЭ	Схема 3, ЛЭ	Схема 4, ЛЭ
626	61	114	133	118
573	61	114	133	118
545	61	114	133	118
527	61	114	133	118
516	61	114	133	118
509	61	114	133	118
491	62	114	133	118
481	61	114	133	118
133	61	114	133	118
41	77	140	168	144

Далее в табл. 4 указаны результаты изменения площади логических элементов некоторых из тестовых схем с помощью ПО Cadence RTL Compiler.

Таблица 3

Изменение времени прохождения критического пути у схем, полученных с помощью Cadence RTL Compiler

Объем библиотеки, ЛЭ	Схема 1, нс	Схема 2, нс	Схема 3, нс	Схема 4, нс
626	4,34	2,379	3,381	2,635
573	4,34	2,379	3,381	2,635
545	4,34	2,379	3,381	2,635
527	4,34	2,379	3,381	2,635
516	4,31	2,379	3,381	2,635
509	4,37	2,379	3,381	2,635
491	4,42	2,379	3,381	2,635
481	4,59	2,385	3,381	2,865
133	4,59	2,385	3,381	2,865
41	4,82	2,629	4,16	3,417

На рис. 4 представлены результаты синтеза тестовых схем, которые наиболее явно показывают изменение количества используемых логических элементов в зависимости от библиотеки. Из представленных результатов можно сделать вывод, что они похожи на результаты, полученные с использованием ПО Yosys. Значительное изменение в площади, т.е. пересечение пороговой границы установленной погрешности, происходит только при удалении элементов, выполняющих логическую функцию от четырех переменных.

На данной итерации также наблюдается и значительное изменение времени прохождения критического пути (рис. 5).

Согласно разработанному методу формирования редуцированного состава библиотеки, за финальный результат принимается библиотека, полученная итерацией ранее, состав которой составляет 133 логических элемента.

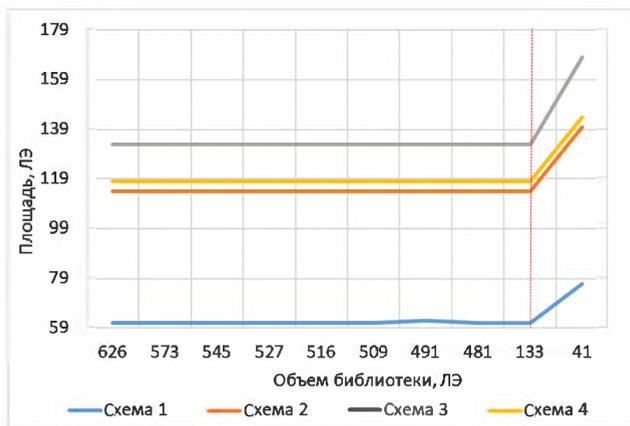


Рис. 4. Изменение площади схем в зависимости от объема библиотеки ЛЭ

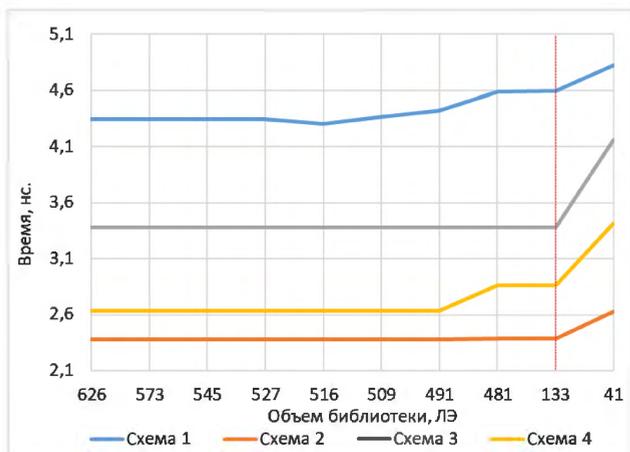


Рис. 5. Изменение времени прохождения критического пути схем от объема библиотеки ЛЭ

Также с помощью специальных команд программы Cadence RTL Compiler измеряется время, затраченное на выполнение всего процесса логического синтеза, от чтения исходного описания схемы, до записи файла с синтезированным устройством. Гипотеза состоит в том, что время работы должно уменьшаться с уменьшением количества логических элементов в библиотеке, так как затрачивается меньшее количество вычислительных ресурсов по считыванию данных из библиотеки и их обработке.

На практике данное предположение оказывается верно, но уменьшение времени является незначительным. На рис. 6 показано изменение времени работы программы для некоторых схем из тестового набора. Верхняя строка, более короткая, показывает время работы программы после использования сформированного редуцированного состава библиотеки логических элементов для ПЛИС. Верхняя строка, длиннее, показывает время работы программы с использованием исходной библиотеки.

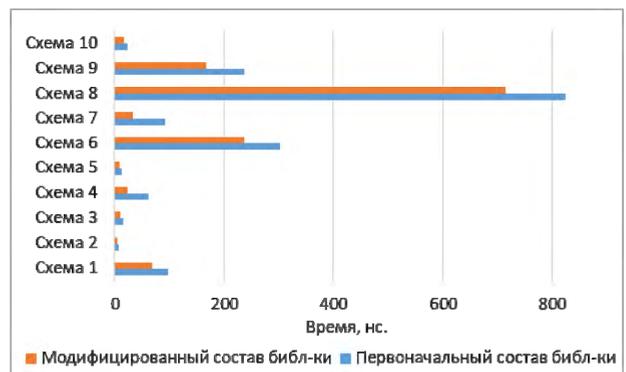


Рис. 6. Изменение времени работы программы Cadence RTL Compiler в зависимости от изменения состава библиотеки

#### IV. ЗАКЛЮЧЕНИЕ

Представленный метод формирования редуцированного состава библиотеки логических элементов на базе ПЛИС позволил сформировать две библиотеки без значительной потери качества результата логического синтеза. Одна сформирована для проведения логического синтеза в ПО Yosys, вторая в Cadence RTL Compiler. В первом случае, критерием редукции являлась площадь схемы, полученной в результате синтеза, во-втором, кроме площади, учитывалось время критического пути, требуемое для её корректной работы.

При этом, редуцированный состав элементов, составляющих полученные библиотеки, является в несколько раз меньше состава элементов исходной, что в дальнейшем позволит сократить время характеризации библиотек, элементы которых основаны на конфигурируемом LUT-элементе ПЛИС.

#### ЛИТЕРАТУРА

- [1] Хватов В.М., Гарбулина Т.В., Лялинская О.В. Методы формирования и верификации библиотек стандартных элементов в составе маршрута проектирования ИС на базе ПЛИС отечественного производства // Проблемы разработки перспективных микро- и нанoeлектронных систем(МЭС). 2018. Вып. 1. С. 57-62.
- [2] А. Л. Стемповский, С. В. Гаврилов, А. Л. Глебов Методы логического и логико-временного анализа цифровых КМОП СБИС / А.Л. Стемповский. - Москва: Наука, 2007. - 220 с.
- [3] Гаврилов С.В., Глебов А.Л., Лялинская О.В., Соловьев Р.А. Использование результатов характеризации реальных библиотек логических вентилях в статистическом временном анализе. // Проблемы разработки перспективных микроэлектронных систем - 2006. Сборник научных трудов / под общ. ред. А.Л.Стемповского. М.:ИППМ РАН, 2006. С. 29-35
- [4] Гаврилов С.В., Гудкова О.Н., Егоров Ю.Б. Методы ускоренной характеризации библиотек элементов СБИС с контролем заданной точности // Известия ВУЗов. Электроника. - 2010. - С. 51-59.
- [5] Калашников В.С., Семёнов М.Ю. Оптимизация состава библиотек стандартных ячеек // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2016. № 2. С. 217-224.

- [6] Лялинский А.А. Характеризация библиотек цифровых схем с использованием веб-технологий // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2020. Вып. 2. С. 29-34.
- [7] Лялинский А.А. Генерация больших наборов логических функций для систем автоматизации проектирования цифровых интегральных схем // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2016. № 1. С. 9-15.
- [8] C. Wolf Yosys Manual [Электронный ресурс]. Режим доступа: [http://www.clifford.at/yosys/files/yosys\\_manual.pdf](http://www.clifford.at/yosys/files/yosys_manual.pdf) (дата обращения: 25.08.2021).
- [9] Cadence Command Reference for Encounter RTL Compiler [Электронный ресурс]. Режим доступа: [https://www.csee.umbc.edu/~tinoosh/cmpe641/tutorials/rc/rc\\_commandref.pdf](https://www.csee.umbc.edu/~tinoosh/cmpe641/tutorials/rc/rc_commandref.pdf) (дата обращения: 25.08.2021).
- [10] D. Shah, E. Hung, C. Wolf, S. Bazanski, D. Gisselquist and M. Milanovic, "Yosys+nextpnr: An Open Source Framework from Verilog to Bitstream for Commercial FPGAs," 2019 IEEE 27th Annual International Symposium on Field-Programmable Custom Computing Machines (FCCM), 2019, pp. 1-4
- [11] Тиунов И.В., Липатов И.А., Железников Д.А. Разработка методов архитектурно-ориентированного ресинтеза в маршруте автоматизированного проектирования ПЛИС // Проблемы разработки перспективных микро- и нанoeлектронных систем(МЭС). 2018. Вып. 1. С. 69-74. doi:10.31114/2078-7707-2018-1-69-74
- [12] ABC. A System for Sequential Synthesis and Verification. [Электронный ресурс]. Режим доступа: <https://people.eecs.berkeley.edu/~alanmi/abc/> (дата обращения: 25.08.2021).

## Formation of the Reduced Logical Elements Library for FPGA

T.D. Kuzminova, V. M. Khvatov, D.A. Zheleznikov

Institute for Design Problems in Microelectronics of RAS, Moscow

kuzminova2012@bk.ru, khvatov\_v@ippm.ru, zheleznikov\_d@ippm.ru

**Abstract** - A standard logic elements library is an essential attribute of any computer-aided design system for digital integrated circuits. The design of the device depends on the set of elements that compose the library for logical synthesis. But at the same time, the composition variety of the logical elements library affects the time required to carry out the process of characterizing each of the library elements. This paper discusses the formation of a reduced composition of the standard cells library for programmable logic integrated circuits (FPGA). The analysis of the element base is shown using two different programs for logical synthesis - Yosys and Cadence RTL Compiler. The paper describes the features of using the Liberty library in these programs and the analyzed parameters of the synthesized circuits. Also, it shows the criteria for library reducing which is the basis for the final logical elements composition formation.

**Keywords** – field programmable gate array, FPGA, logic gates, library, integrated circuit, library characterization.

### REFERENCES

- [1] Khvatov V.M., Garbulina T.V., Lyalinskaya O.V. Formation and Verification of Standard Element Libraries in the Design Flow for the Domestic FPGAs // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018. Issue 1. P. 57-62
- [2] A. L. Stempkovskiy, S. V. Gavrilov, A. L. Glebov Metody logicheskogo i logiko-vremennogo analiza tsifrovyykh KMOP SBIS / A.L. Stempkovskiy. - Moscow: Nauka, 2007. - 220 p.
- [3] Gavrilov S.V., Glebov A.L., Lyalinskaya O.V., Solovyev R.A. Application of standard cell characterization results in statistical timing analysis // Problems of Perspective Microelectronic Systems Development - 2006. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2006. P. 29-35.
- [4] Gavrilov, S. V. Methods of accelerated characterization of VLSI cell libraries with prescribed accuracy control / S. V. Gavrilov, O. N. Gudkova, Y. B. Egorov // Proc. of universities. Electronics - 2010. - P. 51- 59.
- [5] Kalashnikov V.S., Semenov M.Y. Standard cell libraries content optimization // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2016. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2016. Part 2. P. 217-224.
- [6] Lyalinsky A.A. Web-based Characterization of Digital Libraries // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 2. P. 29-34.
- [7] Lyalinsky A.A. Generation of large sets of logical functions for digital integrated circuits CAD systems // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2016. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2016. Part 1. P. 9-15.
- [8] C. Wolf Yosys Manual // URL: [http://www.clifford.at/yosys/files/yosys\\_manual.pdf](http://www.clifford.at/yosys/files/yosys_manual.pdf) (Checking date: 25.08.2021).
- [9] Cadence Command Reference for Encounter RTL Compiler // URL: [https://www.csee.umbc.edu/~tinoosh/cmpe641/tutorials/rc/rc\\_commandref.pdf](https://www.csee.umbc.edu/~tinoosh/cmpe641/tutorials/rc/rc_commandref.pdf) (Checking date: 25.08.2021).
- [10] D. Shah, E. Hung, C. Wolf, S. Bazanski, D. Gisselquist and M. Milanovic, "Yosys+nextpnr: An Open-Source Framework from Verilog to Bitstream for Commercial FPGAs," 2019 IEEE 27th Annual International Symposium on Field-Programmable Custom Computing Machines (FCCM), 2019, pp. 1-4
- [11] Tiunov I.V., Lipatov I.A., Zheleznikov D.A. Development of Methods for Architecturally-oriented Resynthesis in the Computer-aided Design Flow for FPGAs // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018. Issue 1. P. 69-74.
- [12] ABC. A System for Sequential Synthesis and Verification // URL: <https://people.eecs.berkeley.edu/~alanmi/abc/> (Checking date: 25.08.2021)

# Моделирование токов утечки сегнетоэлектрических конденсаторных элементов интегральных схем

А.С. Сигов, Ю.В. Подгорный, К.А. Воротилов

МИРЭА – Российский технологический университет, г. Москва

sigov@mirea.ru

**Аннотация** — Рассмотрены вопросы моделирования токов утечки сегнетоэлектрических элементов интегральных схем. Предложена модель, адекватно описывающая вольт-амперные характеристики с учетом полевой миграции кислородных вакансий.

**Ключевые слова** — интегральная схема, сегнетоэлектрики, токи утечки, моделирование.

## I. ВВЕДЕНИЕ

Интеграция сегнетоэлектриков в технологии микро- и нано- электроники открыла, возможность создания новых типов устройств приема и обработки информации. Среди важнейших из них, следует назвать энергонезависимые сегнетоэлектрические запоминающие устройства (СЗУ), различные виды пьезоэлектрических микро-электро-механических систем (МЭМС), датчиков, пьезоэлектрические преобразователи и пр. [1, 2]. Особый интерес в технологии микроэлектроники вызывают СЗУ, т.к. данный тип памяти обеспечивает высокие скорости записи/считывания и энергонезависимое хранение информации. В настоящее время рынок СЗУ составляет около 100 млн. долларов США ежегодно. Коммерческие СЗУ производятся с использованием конденсаторов на основе цирконата-титаната свинца (PZT) по 130 нм процессу [3]. Дальнейшему скейлингу препятствуют технологические сложности 3D интеграции. Многие проблемы интеграции можно было бы решить путем использования оксида гафния, выращенного методом атомно-слоевого осаждения, однако нестабильность данного элемента (wake-up эффект, усталость, imprint-запечатление) пока не позволили создать коммерческие устройства [4]. Вместе с этим появляются новые подходы, связанные с мультибитовым принципом записи в ячейках PZT [5], комбинации слоев сегнетоэлектрик-пьезорезистор (пьезотранзистор) [6].

Так или иначе, для дальнейшего продвижения в области создания устройств памяти и прочих сегнетоэлектрических интегрированных устройств критически важным становится понимание фундаментальных процессов, лежащих в основе работы данных устройств. Определение физических механизмов проводимости дает возможность более глубокого понимания процессов переключения поляризации в сегнетоэлектриках, позволяет получить

данные о пространственных зарядах в объеме и на границах раздела, важные для анализа работы СЗУ и подобных интегрированных сегнетоэлектрических устройств. Информация о токах утечки важна для понимания вопросов, связанных с такими характеристиками надежности устройств как «запечатление» (imprint), усталость, релаксация поляризации, деградация и электрический пробой [7]. Кроме того, фундаментальное понимание физики этих процессов необходимо для совершенствования технологии изготовления тонкопленочных сегнетоэлектрических гетероструктур. Токи-процессы низкочастотной релаксации, обусловлены перемещением заряженных дефектов, в основном кислородных вакансий, зарядом/разрядом ловушек в запрещенной зоне и другими возможными механизмами. Ток низкочастотной релаксации неизбежно осложняет измерение стационарного тока утечки, т.к. после подачи на структуру испытательного напряжения требуется продолжительное время (десятки минут) для завершения переходного процесса, обусловленного релаксацией. При этом необходимо иметь в виду, что при длительном воздействии испытательного напряжения может начаться деградация кристаллической структуры пленки, сопровождающаяся увеличением тока с последующим электрическим пробоем. Для оптимизации процесса измерений необходимо разработать адекватную модель токов заряда/разряда сегнетоэлектрической структуры, одним из компонентов которой является и стационарный ток «утечки».

Традиционно механизмы стационарного тока утечки разделяются на две основные категории, определяемые границами раздела пленка-электрод и объемом пленки. К первой категории относится, прежде всего, полевая эмиссия на выпрямляющем контакте Шоттки, среди вторых - омические токи, токи, ограниченные пространственным зарядом, эмиссия Пула-Френкеля и другие. [8]. Следует отметить, что в одной сегнетоэлектрической структуре токи утечки могут определяться различными механизмами транспорта носителей заряда, а активность этих механизмов зависит, в первую очередь, от действующего электрического поля. Также среди существующих на сегодняшний день моделей проводимости, недостаточное внимание уделяется исследованию влияния на ток утечки двойного

электрического слоя на границе раздела сегнетоэлектрической пленки с электродами, называемого поляризацией электрода. Последнее может приводить к ошибочной идентификации результатов измерений.

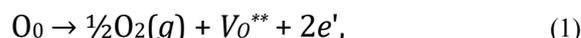
## II. ОБОСНОВАНИЕ ВЫБОРА МОДЕЛИРУЮЩЕЙ ФУНКЦИИ

Обычно при измерении тока утечки проводится предварительная поляризация структуры напряжением той же полярности в 2-3 раза превышающим коэрцитивное значение с целью исключения из результатов измерения компоненты тока, обусловленного изменением спонтанной поляризации сегнетоэлектрической пленки. В оксидных сегнетоэлектриках спонтанно образуются кислородные вакансии, осуществляющие компенсацию носителей дырок [16, 17]. Положительно заряженные кислородные вакансии движутся в направлении поля, т.е. от анода (+) к катоду (-) накапливаются вблизи интерфейса и при выключенном поле «замораживаются».

Для транспорта кислородных вакансий, если интерфейс металл/сегнетоэлектрик является блокирующим, т.е. отсутствует перенос вакансий  $VO^{**}$  между сегнетоэлектриком и электродами, общее количество вакансий в объеме не изменяется [18]. Из-за особенностей дефектной структуры концентрационная поляризация кислородных вакансий ведет к увеличению р-проводимости в анодной области и образованию катодной области с п-проводимостью [16]. В результате состояния с носителями п-типа реализуется локально в области накопления кислородных вакансий-доноров, то есть возле катода; противоположная область остается с проводимостью р-типа. Этот индуцированный п-р-переход, вызванный электрическим полем, объясняет наблюдаемую ВАХ полупроводникового диода с р-п переходом, включенного в проводящем направлении [16-18].

При изменении уровня напряжения, действующего на структуре, кислородные вакансии – подвижные положительные заряды перемещаются в электрическом поле образца до установления нового термодинамического равновесия [17]. В результате подобной поляризации образуется своего рода п-р-переход. Каждый раз при новой подаче на структуру напряжения той же полярности, что имеет место при измерении стационарного тока, этот переход оказывается включенным в проводящем направлении.

Кислородные вакансии в значительных концентрациях присутствуют в щелочноземельных титанатах, как в легированных, так и с акцепторным легированием. Они положительно заряжены по отношению к регулярной решетке и поэтому в постоянном электрическом поле перемещаются к катоду. Перед катодом кислородные вакансии накапливаются и, как следствие, компенсируются инжектированными из катода электронами. На аноде предполагается электродная реакция



которая ведет к инжекции дополнительных вакансий кислорода  $VO^{**}$ .

Как альтернатива формуле (1), заряд ионов кислорода может вызывать окисление металла электрода [16]. В обоих случаях керамика претерпевает химическое восстановление, которое приводит к росту п-проводящей катодной области на стороне анода и, таким образом, к увеличению электронной проводимости.

Таким образом, вышесказанное и вид полученных экспериментальных зависимостей стационарного тока в исследуемых сегнетоэлектрических структурах с тонкими пленками PZT различной толщины позволяет взять за основу в качестве моделирующей зависимости ВАХ полупроводникового диода с р-п-переходом, включенного в проводящем направлении относительно внешнего напряжения:

$$V(I) = \eta \phi_T \ln \left( \frac{I}{I_0} + 1 \right) + r_b \cdot I, \quad (2)$$

где  $\phi_T$  – температурный потенциал,

$\eta$  – фактор неидеальности,

$I_0$  – тепловой ток (ток насыщения),

$r_b$  – сопротивление «базы» – объема пленки PZT при относительно низкой напряженности электрического поля.

## III. РАЗРАБОТКА НОВОЙ УНИВЕРСАЛЬНОЙ МОДЕЛИ СТАЦИОНАРНОГО ТОКА УТЕЧКИ КОНДЕНСАТОРНЫХ СЕГНЕТОЭЛЕКТРИЧЕСКИХ СТРУКТУР

Для моделирования тока через сегнетоэлектрическую структуру в проводящем направлении предлагается модификация уравнения (2) в виде:

$$V(I) = \phi_T \cdot \ln \left( \frac{I}{I_0} + 1 \right) + k_b \cdot I^n, \quad (3)$$

где  $n$  – показатель степени, учитывающий нелинейность зависимости тока от напряжения, падающего на объеме сегнетоэлектрической пленки, например, ток ОПЗ, эмиссия Пула-Френкеля и т.д. при действии больших напряженностей электрического поля,  $k_b$  – коэффициент аппроксимации. При  $n = 1$  уравнение (2) идентично исходному уравнению (1)  $k_b = R_b$ .

В модифицированной зависимости (2) исключен коэффициент неидеальности  $\eta$ , так как параметр  $\eta \phi_T$  характеризует непосредственно р-п переход, что в рассматриваемом случае индуцированного р-п перехода в объеме сегнетоэлектрической пленки неуместно.

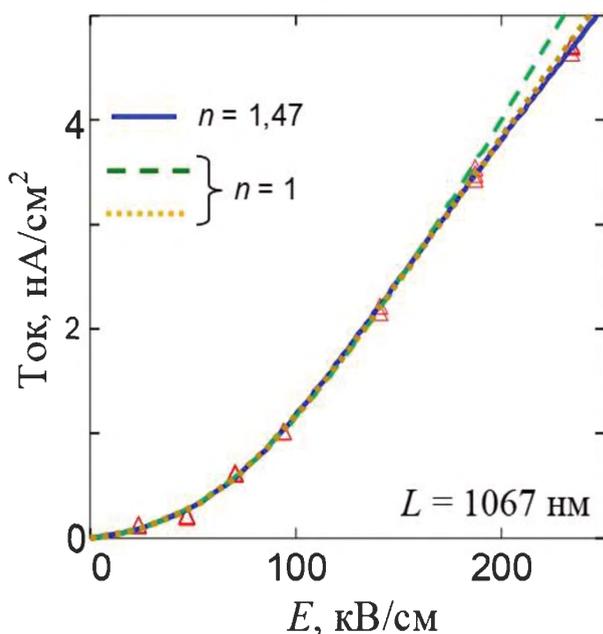
Нелинейная зависимость тока, протекающего через объём сегнетоэлектрической пленки, от напряжения обусловлена действием таких обычно рассматриваемых механизмов транспорта как эмиссия Пула-Френкеля, ток ОПЗ или прыжковая проводимость [19-22].

Определение параметров универсальной модели с использованием экспериментальных данных выполнялось в различных диапазонах действующего поля. Аппроксимация выполнялась как в координатах ток-напряжение, так и поле  $E$  – плотность тока  $J$  с использованием метода нелинейной регрессии:

$$E(J) = \Phi_T \cdot \ln\left(\frac{J}{J_0} + 1\right) + k_b \cdot J^n \quad (4)$$

Результаты аппроксимации экспериментальных функций показали, что учет нелинейной зависимости сопротивления объема пленки PZT введением в моделирующую функцию степенного показателя  $n$  обеспечивает наилучшую аппроксимацию во всем диапазоне измеряемых значений, о чем свидетельствуют более высокие значения коэффициента корреляции и более низкие значения среднего квадратического отклонения СКО.

Аппроксимация экспериментальных  $J(E)$  зависимостей ВАХ полупроводникового диода (уравнение 1) дает удовлетворительные результаты только в области малых полей (не превышающих коэрцитивного поля). Тем не менее, значения параметров качества аппроксимации (среднего квадратического отклонения СКО и коэффициента корреляции) при учете нелинейности сопротивления объема сегнетоэлектрической пленки (базы) оказываются неизменно лучше.

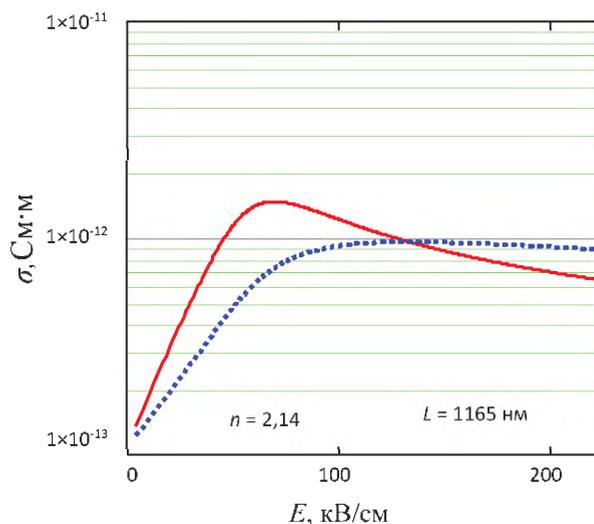


**Рис. 1.** Зависимости, моделирующие стационарный ток утечки структуры Pt/PZT/Hg. Толщина пленки PZT 1067 нм. Отрицательная полярность испытательного напряжения на верхнем электроде. Параметр нелинейности 1 и 1,47

На рис. 1 показаны зависимости, моделирующие в соответствии с уравнением (3) стационарный ток утечки структуры Pt/PZT/Hg с пленкой PZT толщиной 1067 нм при отрицательной полярности испытательного напряжения на верхнем электроде при значениях параметра нелинейности 1 и 1,47.

Влияние встроенного поля объемного некомпенсированного заряда инжектированных неравновесных носителей, направленного навстречу действующему полю, оказывается более существенным. Это влияние становится заметным при больших уровнях инжекции, т.е. с увеличением внешнего напряжения на структуре. Таким образом, действует отрицательная обратная связь: поле инжектированного заряда, направленное навстречу действующему полю, снижает эффективность действия внешнего поля. Как следствие с увеличением напряженности электрического поля снижается крутизна  $J(E)$  зависимости.

На рис. 2 показаны зависимости дифференциальной (сплошная красная) и интегральной (синяя пунктирная) проводимости объема пленки PZT от действующего в структуре поля с пленкой ЦТС толщиной 1165 нм с коэффициентом нелинейности  $n = 2,14$ . Определенное значение дифференциальной проводимости составляет  $1,48 \cdot 10^{-12}$  при  $E \approx 60$  кВ/см.



**Рис. 2.** Зависимости дифференциальной (сплошная красная) и интегральной (синяя пунктирная) проводимости объема пленки ЦТС от действующего поля. Толщина пленки PZT 1165 нм. Коэффициент нелинейности  $n = 2,14$

На рис. 3 представлены зависимости интегральной (красная сплошная) и дифференциальной (синяя пунктирная) проводимости объема пленки PZT от действующего на структуре поля с пленкой PZT толщиной 1067 нм при коэффициенте нелинейности  $n = 1,47$ . Максимальное значение дифференциальной проводимости составляет  $2,71 \cdot 10^{-12}$  См при  $E = 153,6$  кВ/см.

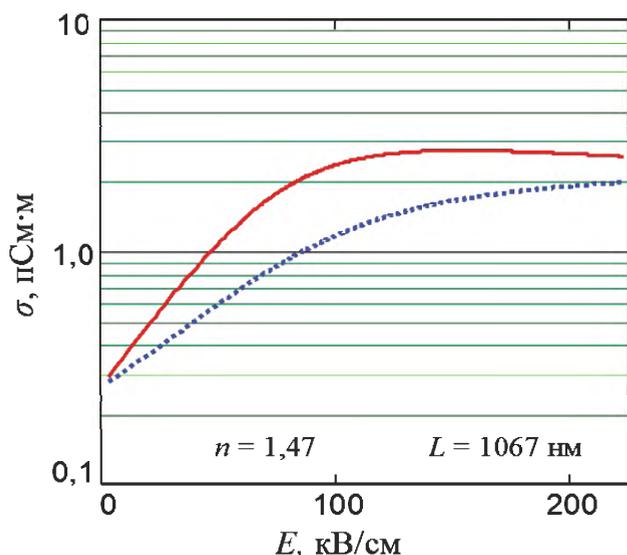


Рис. 3. Зависимости интегральной (красная сплошная) и дифференциальной (синяя пунктирная) проводимости объема пленки PZT от действующего поля. Толщина пленки PZT 1067 нм. Коэффициент нелинейности  $n = 1,47$

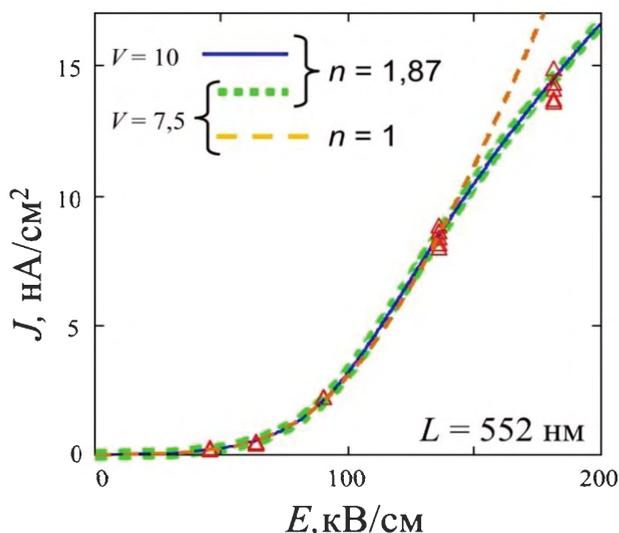


Рис. 4. Зависимости, моделирующие стационарный ток утечки структуры Pt/PZT/Hg. Толщина пленки PZT 552 нм. Отрицательная полярность испытательного напряжения на верхнем электроде при значениях параметра нелинейности 1 и 1,87. Пунктиром показаны моделирующие зависимости, параметры которых определялись по результатам измерения стационарного тока утечки в диапазоне до 7,5 В при заданных значениях коэффициента нелинейности

На рис. 4 показаны моделирующие  $J(E)$  зависимости для структуры с пленкой ЦТС толщиной 552 нм. Параметры аппроксимирующей кривой с учетом нелинейной зависимости сопротивления

(проводимости) от значения протекающего тока согласно уравнениям (2) и (3) определялись во всем диапазоне экспериментальных значений напряжения, т.е. до 10 В, при этом параметр нелинейности  $n$  оказывается равным 1,87.

Для сопоставления определялись параметры аппроксимирующей кривой в диапазоне до 7,5 В при заданных значениях параметра нелинейности  $n = 1$  и  $n = 1,87$ . Значения основных параметров кривых моделирования показаны соответствующими зависимостями (синяя сплошная и штриховая коричневая линии соответственно).

#### IV. ВЫВОДЫ

Таким образом, разработана универсальная модель стационарного тока утечки сегнетоэлектрических конденсаторных структур в виде модифицированной ВАХ полупроводникового диода с p-n-переходом, учитывающей нелинейность зависимости объемного сопротивления сегнетоэлектрической пленки от уровня инжекции, определяемого величиной протекающего тока. Адекватность модели успешно проверена моделированием стационарного тока, протекающего через конденсаторные структуры с сегнетоэлектрическими пленками PZT различной толщины. Разработанная модель может быть использована для повышения рабочих параметров и надежности при проектировании и разработке интегральных схем с сегнетоэлектрическими конденсаторами, в том числе сегнетоэлектрических запоминающих устройств, МЭМС и др.

#### ПОДДЕРЖКА

Работа выполнена при финансовой поддержке РФФИ № 19-29-03058, а также Министерства науки и высшего образования РФ (0706-2020-0022).

#### ЛИТЕРАТУРА

- [1] Vorotilov K.A., Sigov A.S. Ferroelectric memory // *Physics of the Solid State*. 2012. V. 54 (5). P. 894-899.
- [2] Izyumskaya N. et al. Processing, structure, properties, and applications of PZT thin films // *Critical Reviews in Solid State and Materials Sciences*. 2007. V. 32 (3-4). P. 111-202.
- [3] Schumacher M., Dietz G. W., Waser R. Dielectric relaxation of perovskite type oxide thin films // *Integr. Ferroelectr.* 1995. V. 10. P. 231-245.
- [4] Grimley E.D. et al. Structural Changes Underlying Field-Cycling Phenomena in Ferroelectric HfO<sub>2</sub> Thin Films // *Advanced Electronic Materials*. 2016. V. 2. № 9. P. 1600173.
- [5] Park J.H. et al. Ultimate multibit 1T-FeRAM with selectively nucleated grown single-grain PbZr<sub>0.52</sub>Ti<sub>0.48</sub>O<sub>3</sub> for very-large-scale-integrated memory // *J. Appl. Phys.* 2016. V. 49. P. 124108.
- [6] Chang J.B. et al. First realization of the piezoelectronic stress-based transduction device // *Nanotechnology*. 2015. V. 26. № 37. P. 375201.
- [7] Waser R. *Science and Technology of Electroceramic Thin Films (NATO ASI series, v. 284)*. Dordrecht: Kluwer, 1995. 223 p.
- [8] Sigov A., Podgorny Yu., Vorotilov K., Vishnevskiy A., Leakage currents in ferroelectric thin films // *Phase Transitions*. 2013. V. 86. № 11. P. 1141-1151.

- [9] Podgorny Y., Vorotilov K., Sigov A. Negative differential conductivity in thin ferroelectric films // Appl. Phys. Lett. – 2014. V. 105. P. 182904.
- [10] Kotova N.M., Vorotilov K.A., Seregin D.S., Sigov A.S. Role of precursors in the formation of lead zirconatetitanate thin films // Inorganic Materials. 2014. V. 50. № 6. P. 612-616.
- [11] Podgorny Yu.V., Antonovich A.N., Vorotilov K.A., Sigov A.S. Discharge currents in dense and porous PZT films // Ferroelectrics. 2019. V. 544 (1), P. 82-87.
- [12] Podgorny Yu.V., Vorotilov K.A., Sigov A.S. Determination of the Steady State Leakage Current in Structures with Ferroelectric Ceramic Films // Physics of the Solid State. V. 60 (3). P. 433-436.
- [13] Souza R.A.D., Metlenko V., Park D., Weirich T.E. Behavior of oxygen vacancies in single-crystal SrTiO<sub>3</sub>: Equilibrium distribution and diffusion kinetics // Physical Review. 2011. V. 85. P. 174109.
- [14] Holzlechner G., Kastner D., Slouka C., Hutte H., Fleig J. Oxygen vacancy redistribution in PbZr<sub>x</sub>Ti<sub>1-x</sub>O<sub>3</sub> (PZT) under the influence of an electric field // Solid State Ionics. 2014. V. 262. P. 625-629.
- [15] Angadi M, Auciello O, Krauss AR, Gundel HW. The role of electrode material and polarization fatigue on electron emission from ferroelectric Pb(Zr<sub>x</sub>Ti<sub>1-x</sub>)O<sub>3</sub> cathodes // Appl. Phys. Lett. 2000. V. 77. P. 2659.
- [16] Baiatu T., Waser R., Hardtl K.-H. DC Electrical Degradation of Perovskite-Type Titanates: III, A Model of the Mechanism // J. Am. Ceram. Soc. 1990. V. 73. P. 1663-1673.
- [17] Yang C.H. et al. Electric modulation of conduction in multiferroic Ca-doped BiFeO<sub>3</sub> films // Nature Mater. 2009. V. 8. P. 485-493.
- [18] Cao Y., Shen J., Randall C.A., Chen L.Q., Phase-field modeling of switchable diode-like current-voltage characteristics in ferroelectric BaTiO<sub>3</sub> // App. Phys. Lett. 2014. V. 104. P. 182905-5.
- [19] Zafar S. et al. The electronic conduction mechanism in barium strontium titanate thin films Applied Physics Letters. 1998. V. 73. № 24. P. 3533-3535.
- [20] Simmons J.G. Electronic conduction through thin insulating films in Handbook of Thin Film Technology / Eds. L. Maissel and R. Glang, chapter 14. New York: McGraw-Hill, 1970.
- [21] Smith R.W., Rose A. Space-Charge-Limited Currents in Single Crystals of Cadmium Sulfide // Phys. Rev. 1955. V. 97. P. 1538.
- [22] Chiu F.-C. A Review on Conduction Mechanisms in Dielectric Films // Advances in Materials Science and Engineering. 2014. V. 2014. P. 578168.

## Simulation of Leakage Currents of Ferroelectric Capacitors in Integrated Circuits

A.S. Sigov, Yu.V. Podgorny, K.A. Vorotilov

MIREA - Russian Technological University, Moscow, sigov@mirea.ru

**Abstract** — Thin ferroelectric films demonstrate unique physical properties, including spontaneous polarization, high permittivity, piezo- and pyroelectric activity, etc. For this reason, they are used and explored for applications in different electronic devices, including ferroelectric random access memory (FRAM), piezoelectric microelectromechanical systems, dynamic random access memory (DRAM), energy harvesting devices, etc. Leakage currents are a very important issue that should be taken into account in construction and operation of ferroelectric devices. In addition, leakage current is a sensitive diagnostic tool for monitoring material properties, such as defects, interfaces, and so on, that affect device performance and reliability. In this paper we present a new universal model of the steady-state leakage current of ferroelectric capacitor structures. It is based on modified equation for the leakage current of semiconductor diode with p-n junction, taking into account nonlinearity of the dependence of volume resistance of ferroelectric film on the injection level determined by the value of the flowing current. P-n junction is formed due to migration of oxygen vacancies and their accumulation at the metal-ferroelectric interface. When the level of voltage acting on the structure changes, oxygen vacancies – mobile positive charges – move in the electric field until a new thermodynamic equilibrium is established. The adequacy of the model has been successfully verified by simulating steady-state current flowing through capacitor structures with ferroelectric PZT films of various thicknesses. The developed model can be used

to improve operating parameters and reliability for design and development of integrated circuits with ferroelectric capacitors, including ferroelectric memory devices, MEMS, etc.

**Keywords** — integrated circuit, ferroelectrics, leakage currents, simulation.

### REFERENCES

- [1] Vorotilov K.A., Sigov A.S. Ferroelectric memory // Physics of the Solid State. 2012. V. 54 (5). P. 894-899.
- [2] Izyumskaya N. et al. Processing, structure, properties, and applications of PZT thin films // Critical Reviews in Solid State and Materials Sciences. 2007. V. 32 (3-4). P. 111-202.
- [3] Schumacher M., Dietz G. W., Waser R. Dielectric relaxation of perovskite type oxide thin films // Integr. Ferroelectr. 1995. V. 10. P. 231-245.
- [4] Grimley E.D. et al. Structural Changes Underlying Field-Cycling Phenomena in Ferroelectric HfO<sub>2</sub> Thin Films // Advanced Electronic Materials. 2016. V. 2. № 9. P. 1600173.
- [5] Park J.H. et al. Ultimate multibit 1T-FeRAM with selectively nucleated grown single-grain PbZr<sub>0.52</sub>Ti<sub>0.48</sub>O<sub>3</sub> for very-large-scale-integrated memory // J. Appl. Phys. 2016. V. 49. P. 124108.
- [6] Chang J.B. et al. First realization of the piezoelectronic stress-based transduction device // Nanotechnology. 2015. V. 26. № 37. P. 375201.

- [7] Waser R. Science and Technology of Electroceramic Thin Films (NATO ASI series, v. 284). Dordrecht: Kluwer, 1995. 223 p.
- [8] Sigov A., Podgorny Yu., Vorotilov K., Vishnevskiy A., Leakage currents in ferroelectric thin films // Phase Transitions. 2013. V. 86. № 11. P. 1141-1151.
- [9] Podgorny Y., Vorotilov K., Sigov A. Negative differential conductivity in thin ferroelectric films // Appl. Phys. Lett. – 2014. V. 105. P. 182904.
- [10] Kotova N.M., Vorotilov K.A., Seregin D.S., Sigov A.S. Role of precursors in the formation of lead zirconatetitanate thin films // Inorganic Materials. 2014. V. 50. № 6. P. 612-616.
- [11] Podgorny Yu.V., Antonovich A.N., Vorotilov K.A., Sigov A.S. Discharge currents in dense and porous PZT films // Ferroelectrics. 2019. V. 544 (1), P. 82-87.
- [12] Podgorny Yu.V., Vorotilov K.A., Sigov A.S. Determination of the Steady State Leakage Current in Structures with Ferroelectric Ceramic Films // Physics of the Solid State. V. 60 (3). P. 433-436.
- [13] Souza R.A.D., Metlenko V., Park D., Weirich T.E. Behavior of oxygen vacancies in single-crystal SrTiO<sub>3</sub>: Equilibrium distribution and diffusion kinetics // Physical Review. 2011. V. 85. P. 174109.
- [14] Holzlechner G., Kastner D., Slouka C., Hutte H., Fleig J. Oxygen vacancy redistribution in PbZr<sub>x</sub>Ti<sub>1-x</sub>O<sub>3</sub> (PZT) under the influence of an electric field // Solid State Ionics. 2014. V. 262. P. 625-629.
- [15] Angadi M, Auciello O, Krauss AR, Gundel HW. The role of electrode material and polarization fatigue on electron emission from ferroelectric Pb(Zr<sub>x</sub>Ti<sub>1-x</sub>)O<sub>3</sub> cathodes // Appl. Phys. Lett. 2000. V. 77. P. 2659.
- [16] Baiatu T., Waser R., Hardtl K.-H. DC Electrical Degradation of Perovskite-Type Titanates: III, A Model of the Mechanism // J. Am. Ceram. Soc. 1990. V. 73. P. 1663-1673.
- [17] Yang C.H. et al. Electric modulation of conduction in multiferroic Ca-doped BiFeO<sub>3</sub> films // Nature Mater. 2009. V. 8. P. 485-493.
- [18] Cao Y., Shen J., Randall C.A., Chen L.Q., Phase-field modeling of switchable diode-like current-voltage characteristics in ferroelectric BaTiO<sub>3</sub> // App. Phys. Lett. 2014. V. 104. P. 182905-5.
- [19] Zafar S. et al. The electronic conduction mechanism in barium strontium titanate thin films Applied Physics Letters. 1998. V. 73. № 24. P. 3533-3535.
- [20] Simmons J.G. Electronic conduction through thin insulating films in Handbook of Thin Film Technology / Eds. L. Maissel and R. Glang, chapter 14. New York: McGraw-Hill, 1970.
- [21] Smith R.W., Rose A. Space-Charge-Limited Currents in Single Crystals of Cadmium Sulfide // Phys. Rev. 1955. V. 97. P. 1538.
- [22] Chiu F.-C. A Review on Conduction Mechanisms in Dielectric Films // Advances in Materials Science and Engineering. 2014. V. 2014. P. 578168.

# Имитационное моделирование работы алмазного детектора ионизирующих излучений

А.А. Алтухов, К.В. Захарченко, В.А. Колюбин

ООО «Производственно-технологический центр «УралАлмазИнвест»,  
г. Москва, nanophys@mail.ru

**Аннотация** — Представлена физико-математическая модель алмазного детектора ионизирующих излучений. Экспериментально определены параметры модели, необходимые для расчёта выходного сигнала детектора. Выполнено имитационное моделирование выходного сигнала алмазного детектора при воздействии изотропных потоков электронов и протонов.

**Ключевые слова** — алмазный детектор, ионизирующее излучение, математическое моделирование, электроны, протоны.

## I. ВВЕДЕНИЕ

На сегодняшний день отказы бортовой радиоэлектронной аппаратуры космических аппаратов в значительной степени обусловлены дозовыми и одиночными эффектами, вызываемыми космическим излучением. Современные программные продукты позволяют с высокой точностью рассчитать локальные условия функционирования бортовой радиоэлектронной аппаратуры и оценить вероятность возникновения радиационно обусловленных отказов [1], однако для расчёта необходим мониторинг радиационной обстановки снаружи космического аппарата. Алмазные детекторы ионизирующих излучений обладают высокой радиационной стойкостью [2] и могут использоваться для работы на внешней поверхности космического аппарата без дополнительной защиты. Это определяет перспективность использования алмазных детекторов для мониторинга космических излучений в задачах обеспечения радиационной безопасности космических полётов.

Задача восстановления спектров космических излучений по выходному сигналу детектора сводится к решению математически переопределённой системы уравнений. Один из эффективных методов решения подобных систем основан на использовании нейронных сетей [2]. Обучение нейронных сетей требует набора максимально полных массивов информации о соответствии входных и выходных сигналов. Входными сигналами алмазного детектора являются подлежащие восстановлению спектры космических излучений. В связи с отсутствием калиброванных источников космического излучения, а также из-за сильной вариативности спектров космических частиц в качестве входных данных используются расчётные спектры для различных уровней солнечной активности и различных орбит космических аппаратов. При таком подходе для

определения соответствующих выходных сигналов алмазного детектора требуется физико-математическая модель, описывающая преобразование информации о космическом излучении в различных узлах детектора.

В данной работе разработана физико-математическая модель алмазного детектора, позволяющая рассчитать параметры его выходного сигнала по спектрам регистрируемых ионизирующих излучений. Экспериментально определены подгоночные параметры модели. Выполнено имитационное моделирование выходного сигнала детектора при воздействии потоков космических частиц для различных орбит при разных уровнях солнечной активности.

## II. ФИЗИКО-МАТЕМАТИЧЕСКАЯ МОДЕЛЬ АЛМАЗНОГО ДЕТЕКТОРА

### A. Принцип работы алмазного детектора

Функциональная схема алмазного детектора ионизирующих излучений показана на рис. 1.

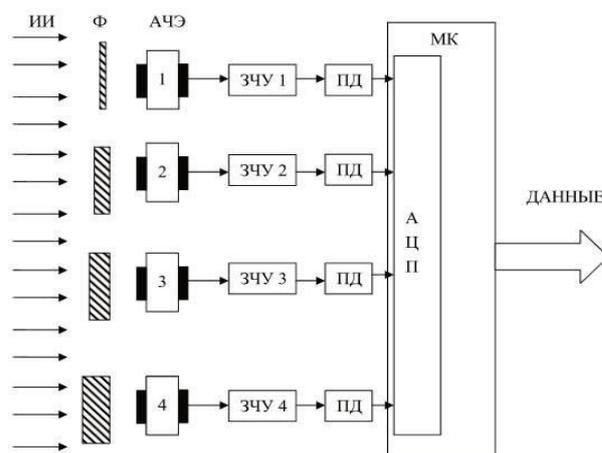


Рис. 1. Функциональная схема алмазного детектора ионизирующих излучений

Ионизирующее излучение (ИИ) после прохождения фильтров (Ф) регистрируется в алмазном чувствительном элементе (АЧЭ). Под действием ионизирующей частицы в АЧЭ возникают свободные носители заряда, и во внешней цепи протекает импульс тока. Суммарный заряд  $Q$ , прошедший через внешнюю цепь,

пропорционален энергии  $W$ , переданной ионизирующей частицей алмазному чувствительному элементу:

$$Q = e \cdot \frac{W}{W_0} \cdot CCE, \quad (1)$$

где  $e$  – элементарный заряд;  $W_0$  – средняя энергия, необходимая для образования электронно-дырочной пары под действием ионизирующего излучения, для алмаза  $W_0 = 0.0135$  МэВ;  $CCE$  – эффективность собирания заряда АЧЭ.

Выходной сигнал АЧЭ поступает на зарядочувствительный усилитель (ЗЧУ), где преобразуется в импульс напряжения, амплитуда которого пропорциональна заряду  $Q$ . Выходной сигнал ЗЧУ подаётся на пиковый детектор (ПД), после чего преобразуется с помощью АЦП в цифровые коды амплитуды и подаётся в микроконтроллер (МК) для обработки. Таким образом, выходной сигнал алмазного детектора представляет собой спектр амплитуд напряжения, пропорциональных энергии, переданной ионизирующей частицей алмазному чувствительному элементу.

Каналы регистрации алмазного детектора отличаются друг от друга материалом и толщиной входных фильтров. Фильтры служат для смещения спектров энерговыделения ионизирующих частиц в алмазе (предварительной селекции падающих ионизирующих частиц по энергии).

#### *В. Модель преобразования сигнала в алмазном детекторе*

Рассмотрим формирование выходного сигнала алмазного детектора при воздействии моноэнергетических частиц одного вида. В силу стохастического характера взаимодействия ионизирующего излучения с твёрдым телом энергия  $W$ , переданная алмазному чувствительному элементу, будет случайной величиной. Пусть  $g(W, E)$  – плотность распределения энергии, переданной АЧЭ попавшей в него ионизирующей частицей с кинетической энергией  $E$ . Тогда, с учётом (1), плотность распределения выходного заряда  $h(Q, E)$  можно рассчитать по формуле:

$$h(Q, E) = g\left(\frac{W_0 \cdot Q}{e \cdot CCE}, E\right) \cdot \frac{W_0}{e \cdot CCE}. \quad (2)$$

В предположении о прямой пропорциональности между амплитудой выходного напряжения ЗЧУ  $U$  и зарядом  $Q$ , плотность распределения амплитуд  $A(U, E)$  рассчитывается по формуле:

$$A(U, E) = h(C_{eff} \cdot U, E) \cdot C_{eff}, \quad (3)$$

где  $C_{eff}$  – эффективная ёмкость ЗЧУ:

$$U = \frac{Q}{C_{eff}}. \quad (4)$$

При воздействии ионизирующего излучения одного вида с энергетическим спектром  $f(E)$  (МэВ<sup>-1</sup>·см<sup>-2</sup>·с<sup>-1</sup>) среднее количество отсчётов в спектре выходного

сигнала алмазного детектора  $dN(U)$  будет определяться выражением:

$$dN(U) = t \cdot dU \cdot \int_0^{\infty} f(E) \sigma(E) A(U, E) dE, \quad (5)$$

где  $t$  – длительность регистрации ИИ;  $dU$  – спектральный интервал выходного сигнала;  $\sigma(E)$  – эффективное сечение регистрации алмазным чувствительным элементом ионизирующего излучения с энергией  $E$ . Эффективное сечение учитывает взаимное расположение АЧЭ и других составных частей детектора, в первую очередь входных фильтров и компонентов корпуса.

Объединяя выражения (2) – (5), получаем

$$dN(U) = t \cdot dU \cdot \int_0^{\infty} f(E) B(U, E) dE, \quad (6)$$

где  $B(U, E)$  – функция, зависящая от параметров алмазного детектора и не зависящая от спектра регистрируемых ионизирующих частиц:

$$B(U, E) = \sigma(E) \cdot g\left(\frac{W_0 C_{eff} U}{e \cdot CCE}, E\right) \cdot \frac{W_0 C_{eff}}{e \cdot CCE}. \quad (7)$$

Выражение (6) можно рассматривать как интегральное уравнение относительно функции  $f(E)$ , для решения которого необходимо знать ядро уравнения  $B(U, E)$ .

#### *С. Методы определения параметров модели*

Для нахождения функции  $B(U, E)$  необходимо вычислить следующие параметры модели:

- 1) зависимость эффективного сечения регистрации ионизирующих частиц алмазным чувствительным элементом от кинетической энергии частиц  $\sigma(E)$ ;
- 2) плотности распределения энергии, переданной АЧЭ моноэнергетичным ионизирующим излучением  $g(W, E)$ ;
- 3) эффективность собирания заряда алмазного чувствительного элемента  $CCE$ ;
- 4) эффективную ёмкость зарядочувствительного усилителя  $C_{eff}$ .

Параметры модели, подлежащие определению, вычисляются расчётными и экспериментальными методами. Движение ионизирующих частиц и передача энергии алмазному чувствительному элементу моделируется методом Монте-Карло в среде Geant4. Связь выходного сигнала алмазного детектора и энергии, переданной АЧЭ, устанавливается путём анализа спектров выходного сигнала ЗЧУ, экспериментально полученных при воздействии моноэнергетичных ионизирующих излучений различных видов.

Моделирование в среде Geant4 проводится следующим образом. Модель алмазного детектора помещается внутрь полусферы, с поверхности которой вылетают моноэнергетичные ионизирующие частицы с кинетической энергией  $E_0$ . Задаётся общее количество первичных частиц  $N_0(E_0)$  и определяется спектр энергии,

переданной АЧЭ  $dN(W, E_0)/dW$ . Потоки частиц считаются однородными и изотропными:

$$f(E) = \frac{N_0(E_0)}{S \cdot t} \cdot \delta(E - E_0), \quad (8)$$

где  $\delta(x)$  – дельта-функция Дирака,  $S$  – площадь полушария. Тогда, аналогично (5), получаем формулу для спектра переданной энергии  $dN(W, E_0)/dW$ :

$$\frac{dN(W, E_0)}{dW} = \frac{N_0(E_0)}{S} \sigma(E_0) g(W, E_0). \quad (9)$$

Таким образом, моделирование взаимодействия потоков моноэнергетических ионизирующих частиц с алмазным чувствительным элементом позволяет определить произведение  $\sigma(E_0) \cdot g(W, E_0)$ . Связь между энергией  $W$ , переданной алмазному чувствительному элементу ионизирующей частицей, и амплитудой выходного напряжения ЗЧУ  $U$  выражается формулой:

$$U = \frac{e \cdot CCE}{W_0 \cdot C_{eff}} \cdot W. \quad (10)$$

Измерение эффективности сбора заряда алмазного чувствительного элемента  $CCE$  представляет достаточно сложную задачу. В связи с этим проводилось экспериментальная калибровка спектров выходного сигнала алмазного детектора по энергии.

Калибровка проводилась путём измерения спектров выходного сигнала ЗЧУ алмазного детектора при воздействии нейтронного излучения D-T генератора (энергия нейтронов 14,1 МэВ). Спектры измерялись при помощи процессора импульсных сигналов GreenStar. Энерговыведение нейтронов в алмазе хорошо изучено [3, 4], что даёт возможность идентифицировать пики экспериментальных спектров и определить значения поглощённой энергии. Экспериментально полученный спектр выходного сигнала ЗЧУ показан на рис. 2. На рисунке стрелкой показан высокоэнергетичный пик, соответствующий реакции  $^{12}\text{C}(n, \alpha)^9\text{Be}$  (энерговыведение в алмазе 8,4 МэВ). Положение данного пика позволяет откалибровать шкалу процессора GreenStar в единицах энергии, поглощённой АЧЭ.

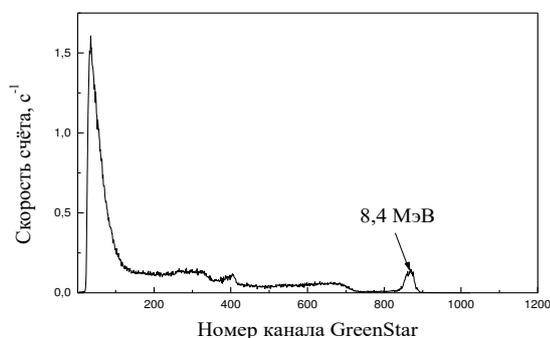


Рис. 2. Спектр энерговыведения нейтронов в АЧЭ

Сравнение спектров выходного сигнала алмазного детектора и спектров сигнала ЗЧУ, зарегистрированных

с помощью GreenStar, позволяет откалибровать спектры алмазного детектора в единицах поглощённой энергии. Также возможно проведение калибровки с использованием электронного и протонного излучения.

#### D. Спектры энерговыведения электронов и протонов в АЧЭ

На рис. 3 и 4 приведены спектры энерговыведения электронов и протонов, рассчитанные для АЧЭ первого канала регистрации в среде Geant4.

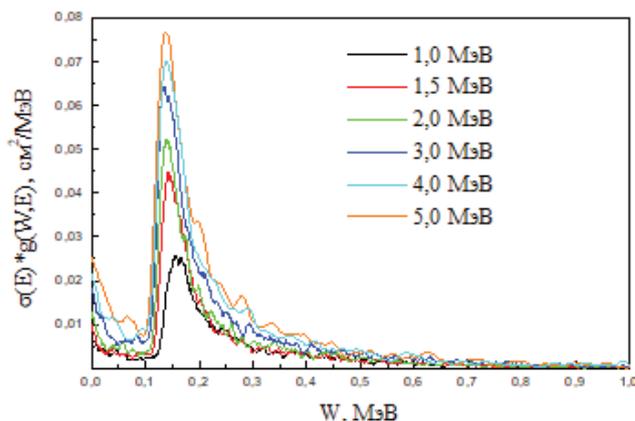


Рис. 3. Спектры энерговыведения электронов с различными исходными энергиями в АЧЭ первого канала регистрации алмазного детектора.

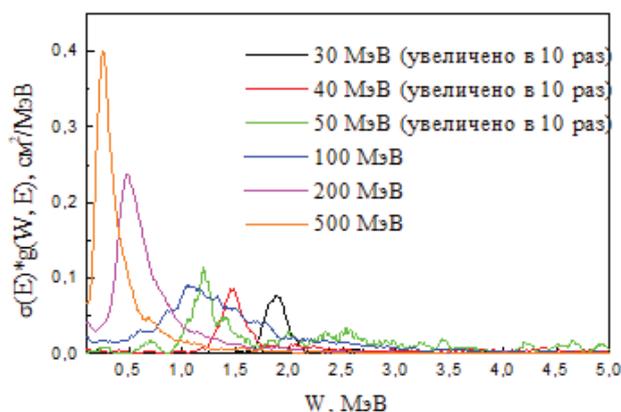


Рис. 4. Спектры энерговыведения протонов с различными исходными энергиями в АЧЭ первого канала регистрации алмазного детектора.

Рассмотрим основные особенности полученных спектров энерговыведения. Во-первых, спектры электронов и протонов существенно различаются по энерговыведению. Энерговыведение протонов превышает энерговыведение электронов в три – пять раз. Это позволяет эффективно разделять вклад протонов и электронов в выходной сигнал алмазного детектора. Во-вторых, положения максимумов энерговыведения для протонов сильно зависят от их энергии. Это упрощает процедуру восстановления спектров протонов. Для электронов форма спектров энерговыведения практически не зависит от исходной энергии.

### III. ИМИТАЦИОННОЕ МОДЕЛИРОВАНИЕ РАБОТЫ АЛМАЗНОГО ДЕТЕКТОРА

Цель имитационного моделирования работы алмазного детектора – получение совокупности выходных сигналов детектора при воздействии космических излучений различного спектрального состава. Полученные результаты будут использованы при обучении нейронных сетей для восстановления спектров регистрируемых детектором космических излучений.

#### A. Спектры космических излучений, используемые при имитационном моделировании

В данной работе проводилось имитационное моделирование работы алмазного детектора при воздействии электронов и протонов естественных радиационных поясов Земли (ЕРПЗ), а также протонов солнечных космических лучей (СКЛ). В качестве исходных данных для моделирования использовались спектры из открытых источников [5]-[6]. Спектры электронов и протонов ЕРПЗ аппроксимировались степенными функциями кинетической энергии:

$$f_{e,p}^{ЕРПЗ}(E) = C_{e,p} \cdot E^{-\alpha_{e,p}}, \quad (11)$$

где множители  $C_{e,p}$  определялись из условия нормировки спектров на интегральную плотность потока  $1 \text{ см}^2 \cdot \text{с}^{-1}$ . Показатели степени принимали значения от минус 5 до минус 1.

Спектры протонов СКЛ задавались формулой:

$$f_p^{СКЛ}(E) = D_p \cdot \left( \frac{p}{p_0} \right)^{-\gamma} \cdot \frac{1}{\beta}, \quad (12)$$

где  $p$  – импульс протона, МэВ/с:

$$p = \frac{1}{c} \sqrt{E \cdot (2E_0 + E)}; \quad (13)$$

$$\beta = \frac{\sqrt{E \cdot (2E_0 + E)}}{E_0 + E}; \quad (14)$$

$c$  – скорость света,  $E_0$  – энергия покоя протона,  $p_0$  – характеристический импульс,  $p_0 = 239 \text{ МэВ/с}$ ;  $D_p$  – нормировочный множитель;

$$\gamma = \gamma_0 \cdot \left( \frac{E}{E_0} \right)^\delta, \quad (15)$$

где  $\gamma_0$  может принимать значения от минус 6,8 до минус 3,4,  $\delta$  может принимать значения от 0,06 до 0,20.

Спектры космических излучений, использованные при моделировании, приведены на рис. 5, 6, 7.

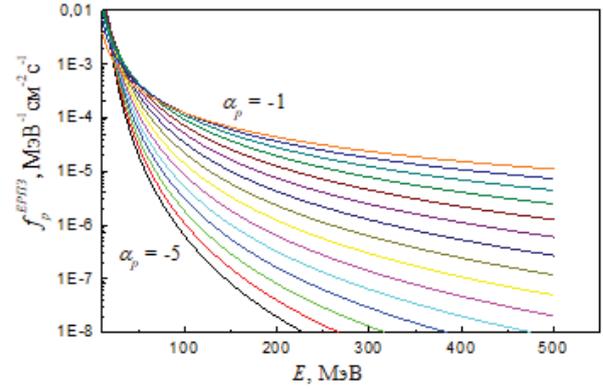


Рис. 5. Спектры электронов ЕРПЗ

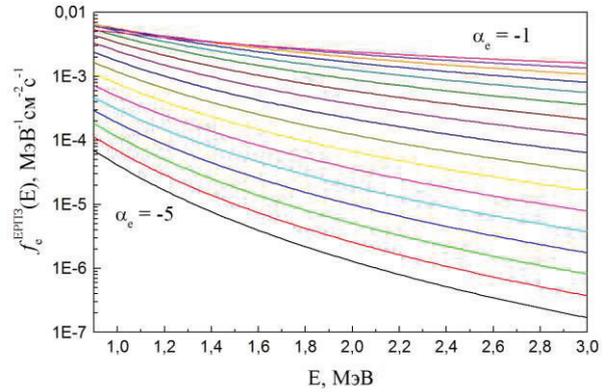


Рис. 6. Спектры протонов ЕРПЗ

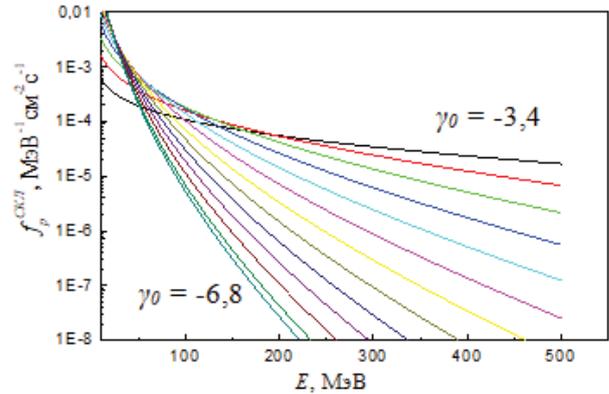


Рис. 7. Спектры протонов СКЛ

#### B. Выходной сигнал алмазного детектора

При имитационном моделировании работы алмазного детектора рассчитывались спектры выходного сигнала в единицах энергии, переданной алмазному детектору. Расчёт проводился аналогично расчёту по формуле (5):

$$\frac{dN(W)}{dWdt} = \int_{E_{\min}}^{E_{\max}} f(E) \sigma(E) g(W, E) dE, \quad (16)$$

где  $E_{\min}$  и  $E_{\max}$  – минимальная и максимальная энергия регистрируемых ионизирующих частиц.

Результаты моделирования выходного сигнала алмазного детектора при воздействии электронов ЕРПЗ приведены на рис. 8.

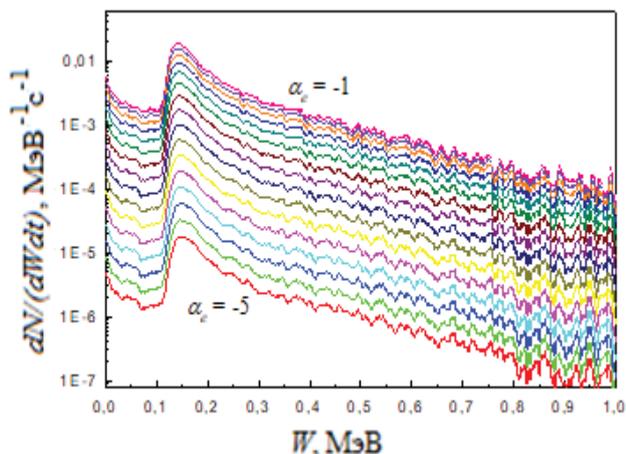


Рис. 8. Спектры выходного сигнала алмазного детектора при воздействии электронов ЕРПЗ

Из рис. 8 видно, что форма спектров выходного сигнала алмазного детектора практически не изменяется при изменении жёсткости энергетических спектров электронов ЕРПЗ – меняется только амплитуда спектров. Это означает, что с помощью одного канала регистрации невозможно восстановить исходный энергетический спектр электронов. Для корректного восстановления спектров космического излучения в алмазном детекторе используется четыре канала регистрации, отличающихся толщиной входных фильтров. Входные фильтры отсекают низкоэнергичное космическое излучение, осуществляя физическое разделение частиц по энергии.

На рис. 9 и 10 приведены спектры выходного сигнала алмазного детектора при воздействии протонов ЕРПЗ и СКЛ. Следует отметить две важные особенности полученных спектров:

- 1) энергия, передаваемая протонами алмазному чувствительному элементу, в три – четыре раза выше, чем энергия, передаваемая электронами (в среднем по спектрам);
- 2) спектры выходного сигнала алмазного детектора сильно различаются при изменении жёсткости энергетического спектра протонов. Высокоэнергичные протоны дают сигнал с меньшей амплитудой, чем низкоэнергичные.

Указанные особенности позволяют эффектно разделить выходные сигналы, полученные при воздействии электронов и протонов, а также получить информацию о форме энергетического спектра протонов. Тем не менее, для повышения точности при восстановлении спектров будут использованы сигналы четырёх каналов регистрации.

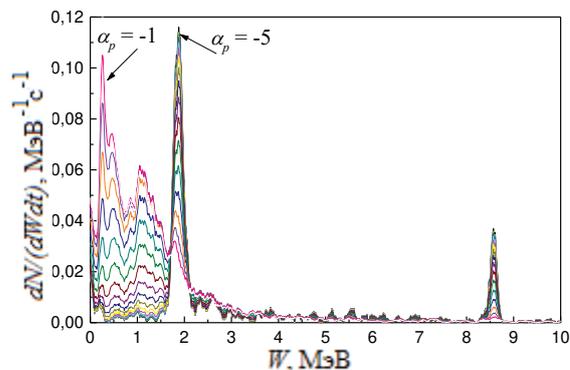


Рис. 9. Спектры выходного сигнала алмазного детектора при воздействии протонов ЕРПЗ

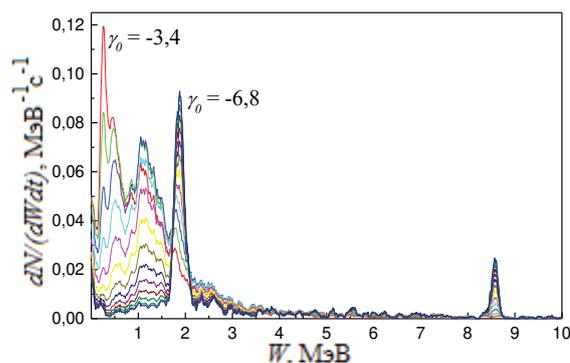


Рис. 10. Спектры выходного сигнала алмазного детектора при воздействии протонов СКЛ

#### IV. ЗАКЛЮЧЕНИЕ

В данной работе представлена физико-математическая модель алмазного детектора ионизирующих излучений, экспериментально определены её параметры. Проведено имитационное моделирование работы алмазного детектора, рассчитаны спектры выходного сигнала при воздействии электронов и протонов ЕРПЗ, а также протонов СКЛ. Показано, что анализ выходного сигнала алмазного детектора позволяет разделить вклад электронов и протонов, а также вклад протонов высоких и низких энергий. Для восстановления энергетических спектров электронов необходимо использование нескольких каналов регистрации. Полученные результаты будут использованы при обучении нейронных сетей для решения задач восстановления спектров регистрируемых космических излучений.

#### ПОДДЕРЖКА

Работа выполнена при частичной поддержке ФГБУ «Фонд содействия развитию малых форм предприятий в научно-технической сфере» (Фонд содействия инновациям), проект № 61893.

## ЛИТЕРАТУРА

- [1] Анашин В.С., Григорьева С.Б., Козюкова О.С., Ляхов И.А., Протопопов Г.А. Анализ современного программного обеспечения для оценки локальных условий функционирования СБИС на борту космических аппаратов в части ионизирующих излучений космического пространства // Проблемы разработки перспективных микро- и нанoeлектронных систем – 2014. Сб. трудов / под общ. ред. академика РАН А.Л. Стемпковского. М.: ИППМ РАН, 2014. Ч. 3. С. 189–192.
- [2] Kania D.R., Landstrass M.I., Plano M.A., Pan L.S., Han S. Diamond radiation detectors// Diamond and Related Materials. 1993. V. 2. P. 1012–1019.
- [3] Истратов А.Ю., Захарченко К.В., Каперко А.Ф., Колубин В.А., Кулагин В.П., Курочкин Р.И. Применение нейросетевого подхода к измерениям потоков космического излучения // Измерительная техника. 2016. №3. С. 49–54.
- [4] Shimaoka T., Kaneko J.H., Ochiai K., Tsubota M., Shimmyo H., Chayahara A., Umezawa H., Watanabe H., Shikata Sh., Isobe M., Osakabe M. A diamond 14 MeV neutron energy spectrometer with high energy resolution // Rev. Sci. Instrum. 2016. V. 87. P. 023503.
- [5] Алтухов А.А., Захарченко К.В., Ибрагимов Р.Ф., Колубин В.А., Львов С.А., Тюрин Е.М. Калибровка энергетической шкалы блока регистрации космических частиц на основе алмазных чувствительных элементов с использованием нейтронного излучения // Сб. трудов 22 Всероссийской научно-технической конференции «Радиационная стойкость электронных систем» - «Стойкость 2019». 2019. С. 79–80.
- [6] Безродных И.П., Тютнев А.П., Семёнов В.Т. Радиационные эффекты в космосе. Ч. 1. Радиация в околоземном космическом пространстве. М.: ОАО «Корпорация ВНИИЭМ», 2014. 106 с.
- [7] URL: <http://swx.sinp.msu.ru/models/index.php?gem=1> (дата обращения: 30.08.2021)

# Simulation of the Operation of a Diamond Detector of Ionizing Radiation

A.A. Altukhov, K.V. Zakharchenko, V.A. Kolyubin

Industrial Technological Center “UralAlmazInvest”, Ltd, nanophys@mail.ru

**Abstract – Purpose.** Diamond ionizing radiation detectors are highly resistant to radiation and might be used on the outer surface of the spacecraft. This determines the prospects for their application as space radiation monitors. To recover the spectra of cosmic radiation from the output of the detector, a mathematical model has been developed that describes the transformation of information in a diamond detector.

**Methods.** The output of the detector is the spectrum of signal amplitude which is proportional to the energy transferred to diamond sensitive element by ionizing radiation. The proportionality coefficient is determined experimentally analyzing the detector output under action of neutron radiation. So the simulation of the detector output means the simulation of transferred energy spectra. We use Geant4 simulation to obtain these spectra for electron and proton radiation. Simulation of the detector output has been carried out using the spectra of space radiation approximated by power functions.

**Results and discussion.** The spectra of energy transferred to diamond sensitive element have been obtained. The energy transferred by the electrons is from 3 to 10 times less than that transferred by protons so the signals of electrons and protons are distinguished easily. The output spectra of the detector under action of hard and soft electrons are similar so additional registration channels are required. The output of detector under action of hard proton radiation differs from that for soft proton radiation so the initial energy spectra might be recovered. The data obtained are to be used in neural network learning for processing the detector output.

**Keywords —** diamond detector, ionizing radiation, mathematical modeling, electrons, protons.

## REFERENCES

- [1] Anashin V.S., Grigoryeva S.B., Kozyukova O.S., Lyakhov I.A., Protopopov G.A. Recent software for VLSI operating in space radiation environment estimation analysis // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2014. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2014. Part 3. P. 189–192. (in Russian).
- [2] Kania D.R., Landstrass M.I., Plano M.A., Pan L.S., Han S. Diamond radiation detectors// Diamond and Related Materials. 1993, no. 2, pp. 1012–1019.
- [3] Istratov A.Yu., Zakharchenko K.V., Kaperko A.F., Kolyubin V.A., Kulagin V.P., Kurochkin R.I. Application of a neural network approach to measurements of cosmic ray fluxes // Measurement techniques. 2016, vol. 59, no. 3, pp. 293–302.
- [4] Shimaoka T., Kaneko J.H., Ochiai K., Tsubota M., Shimmyo H., Chayahara A., Umezawa H., Watanabe H., Shikata Sh., Isobe M., Osakabe M. A diamond 14 MeV neutron energy spectrometer with high energy resolution // Rev. Sci. Instrum. 2016, vol. 87, p. 023503.
- [5] Altukhov A.A., Zakharchenko K.V., Ibragimov R.F., Kolyubin V.A., L'vov S.A., Tyurin E.M. Calibration of energy scale of the instrumentation of cosmic particles registration based on diamond sensitive elements using neutron radiation // Sb. trudov 22 Vserossiiskoi nauchno-tekhnicheskoi konferentsii «Radiatsionnaya stoikost; radioelektronnykh sistem» - «Stoikost' 2019». – Proc. 22th All-Russian scientific and technical conference «Radiation stability of radioelectronic systems» - «Stability 2019». Lytkarino, 2019, pp. 79–80. (in Russian).
- [6] Bezrodnyh I.P., Tyutnev A.P., Semyonov V.T. Radiatsionnye effecty v kosmose. CH 1. Radiatsiya v okolozemnom kosmicheskom prostranstve – Radiation effects in the space. Part 1. Radiation in near-Earth space environment. M.: ОАО «VNIIEEM corporation» Publ., 2014. 106 p. (in Russian)
- [7] URL: <http://swx.sinp.msu.ru/models/index.php?gem=1> (access date: 30.08.2021)

# Алгоритм логического синтеза сбоеустойчивых схем в технологическом базисе

Тельпухов Д.В., Надоленко В.В.

Институт проблем проектирования в микроэлектронике РАН, г. Москва, [nofrost@inbox.ru](mailto:nofrost@inbox.ru)

**Аннотация** — Данная работа посвящена разработке алгоритма синтеза комбинационных логических схем в заданном технологическом базисе с оптимизацией по параметру сбоеустойчивости. Входными данными для алгоритма являются схема в формате AIG и библиотека элементов, выходными — синтезированное Verilog описание схемы. В качестве показателя надежности предлагается использовать одну из нескольких метрик различной степени точности, учитывающих вероятность логического маскирования. В основе предложенного алгоритма лежит классический алгоритм покрытия дерева, адаптированный под оптимизацию предложенных метрик сбоеустойчивости. Учет возможных путей распространения сигналов по схеме для различных покрытий дерева позволяет быстро и точно оценивать целевую функцию, что является ключевым фактором работоспособности алгоритма. Тестирование проводилось на схемах из набора ISCAS'85. AIG для данных схем были получены при помощи инструмента ABC. Также была протестирована эффективность алгоритма сбоеустойчивого ресинтеза на схемах, полученных в ходе данного исследования.

**Ключевые слова** — случайные сбои, покрытие дерева, логический синтез, ресинтез, сбоеустойчивость, наблюдаемость, ODC.

## I. ВВЕДЕНИЕ

Известно, что поток высокоэнергетических частиц (в основном протонов) способен вызывать различные эффекты в электронных устройствах, приводящие к временным сбоям в их работе [1]. Данные эффекты особенно опасны для оборудования, работающего в условиях интенсивного радиационного облучения: в космических аппаратах, некоторых медицинских устройствах, на атомных электростанциях и т.д. Все эти области требуют разработки радиационно-стойкой электроники.

Традиционные подходы к обеспечению радиационной стойкости включают в себя различные методы на системном уровне [2][3], использование специальных библиотек элементов [4][5], добавление схем функционального контроля [6] и усиление различных механизмов маскирования ошибок [7]. Последнее, как правило, подразумевает внесение локальных изменений в структуру схемы - например, кратное резервирование участков схемы или итеративный ресинтез [8]. Эффективность подобных изменений зависит от начальной структуры.

В данной статье предложен алгоритм логического синтеза комбинационных схем в заданном

технологическом базисе, выполняющий оптимизацию по критерию сбоеустойчивости. В главе 2 описан общий подход к логическому синтезу и выполнен обзор существующих работ по теме сбоеустойчивого синтеза. В главе 3 приведены возможные метрики сбоеустойчивости и способ их применения в процессе логического синтеза. Глава 4 содержит предложенный алгоритм и его отличия от существующего аналога. В главе 5 представлены результаты экспериментов, рассмотрена эффективность алгоритма как отдельно, так и в связке с последующим ресинтезом [8]. Глава 6 заключает статью.

## II. ЛОГИЧЕСКИЙ СИНТЕЗ

Логический синтез выполняется над высокоуровневым поведенческим описанием устройства. В результате получается нетлист логической схемы – список логических элементов и их соединений. Процесс синтеза состоит из двух этапов [9]. Сначала исходное описание представляется в виде абстрактного ориентированного графа, где узлами являются логические функции, а направление ребер противоположно порядку вычислений. Как правило, на данном этапе используется ограниченное множество операций, позволяющее производить оптимизационные преобразования над графом. Например, все функции могут быть представлены в ДНФ. Также используются AIG (And-Inverter Graph) и другие подобные структуры. Второй этап представляет собой покрытие полученного графа логическими элементами из заданной технологической библиотеки. Участки графа последовательно заменяются элементами с соответствующими функциями (см. рис. 1). Процесс завершается, когда граф не содержит абстрактных узлов, т.е. полностью состоит из библиотечных элементов.

Корректная оценка маскирующих свойств будущей логической схемы на первом этапе не представляется возможной, поскольку не определены границы элементов, т.е. не известно, какие литералы в функциях будут связаны с реальным физическим сигналом, подверженным сбоям. Установление этих связей происходит на втором этапе и влияет на вероятность маскирования случайных сбоев в схеме. Таким образом, для повышения сбоеустойчивости схемы при логическом синтезе необходимо обратиться к алгоритмам покрытия.

В общем случае задача оптимального покрытия относится к классу NP. Однако существует линейный оптимальный алгоритм покрытия для древовидных графов, поэтому распространенным приемом является разбиение произвольного графа на деревья. Узлы с количеством входящих ребер 2 и более, а также реализующие непосредственно функцию одного из первичных выходов схемы, становятся корнями деревьев. Входящие ребра для них удаляются, и таким образом граф приобретает форму леса (см. рис. 2). Затем для каждого дерева применяется алгоритм покрытия, удаленные ребра возвращаются и соединяют получившиеся фрагменты схемы.

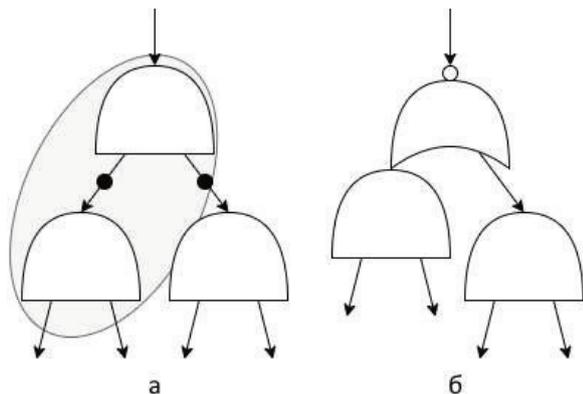


Рис. 1. Пример замены участка AIG библиотечным элементом: а) исходный фрагмент AIG; б) тот же фрагмент с элементом AOI21

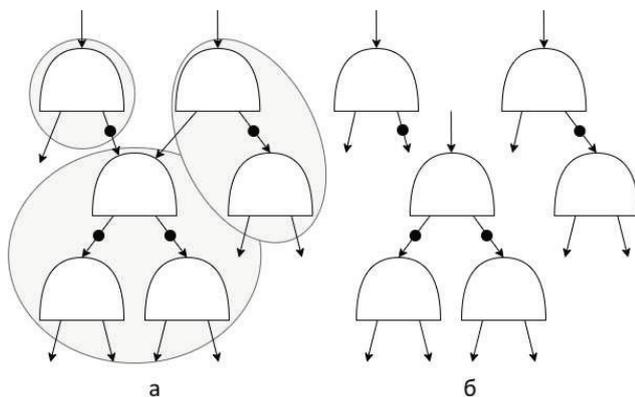


Рис. 2. Пример разбиения AIG на деревья: а) исходный фрагмент AIG; б) разбиение на древовидные участки

$V =$  tree vertices  
 sort  $V$  topologically from leafs to top  
 set leaf costs to 0

```

for each  $v_i$  in  $V$ :
  min cost = +inf
  for each match  $m_k$  at  $v_i$ :
    match cost = cell cost + sum of input costs
    if match cost < min cost:
      min cost = match cost
      remember  $m_k$  and match cost for  $v_i$ 
  
```

Рис. 3. Алгоритм оптимального покрытия дерева

На рис. 3 приведен алгоритм покрытия дерева (блоки циклов и условий обозначены отступами, как в языке python). Для каждого узла производится перебор подходящих элементов и вычисляются значения целевой функции, наилучший вариант запоминается. При этом учитывается также стоимость входного конуса каждого элемента, которая всегда известна за счет обхода узлов в топологическом порядке от листьев к корню. Важно отметить, что функции логических элементов также должны быть представлены в виде деревьев в соответствующем базисе для их совмещения с узлами дерева-цели. Например, при покрытии AIG невозможно использовать элемент хог, поскольку он не представим в виде дерева в базисе операций and и inv. Имеется ограничение и для целевых функций: необходимо свойство аддитивности, т.е. каждый отдельный элемент должен вносить свой вклад, не зависящий от других элементов. Примером такой функции является суммарная площадь элементов. В [10] также представлена модификация алгоритма для оптимизации по задержке на критическом пути, позволяющая учитывать зависимость вклада элемента от емкостной нагрузки на его выходе. В [11] было предложено применение алгоритма покрытия дерева с оптимизацией по критерию сбоеустойчивости.

Данное исследование также опирается на идею покрытия деревьев, однако имеет несколько существенных отличий от [11]. Для оценки сбоеустойчивости предлагается использовать одну из трех целевых функций в зависимости от имеющихся входных данных. При определении стоимости элемента учитываются маскирующие свойства его выходного конуса вплоть до первичных выходов схемы, что позволяет дать более точную оценку. И наконец, рассматривается проблема возможного наличия у деревьев одновременно прямого и инверсного выходов и предлагается гибкое решение.

### III. ОЦЕНКА СБОЕУСТОЙЧИВОСТИ

Сбоеустойчивость в широком смысле означает стойкость устройства к внешним воздействиям и достигается различными методами на различных уровнях проектирования, как было упомянуто в главе 1. Данное исследование сосредоточено на структурной оптимизации комбинационной логики, поэтому здесь под сбоеустойчивостью схемы понимается ее способность корректно функционировать при возникновении случайных сбоев – инверсий сигнала на каких-либо узлах. Такие сбои имеют практическое значение в том случае, когда они изменяют состояние элементов памяти, однако этому мешают логическое, электрическое и временное маскирование. Вероятности срабатывания различных механизмов маскирования имеют слабую корреляцию и потому могут оцениваться отдельно [7]. В то же время логическое маскирование подвержено наибольшему влиянию со стороны структуры, поэтому представленные метрики сбоеустойчивости сосредоточены на нем.

Вероятность логического маскирования характеризуется наблюдаемостью элемента, на котором произошел сбой:

$$P_{LM}(G_i) = 1 - O(G_i), \quad (1)$$

где  $P_{LM}$  – вероятность логического маскирования,

$O$  – наблюдаемость,

$G_i$  –  $i$ -ый элемент схемы.

Формула (1) следует из определения: наблюдаемость элемента – это вероятность того, что изменение состояния данного элемента в случайный момент приведет к изменению состояния выходов схемы. При некоторой малой вероятности сбоя  $\varepsilon$  на каждом элементе схемы и в предположении отсутствия многократных сбоев получим:

$$P_{LM} = 1 - \varepsilon \sum_i O(G_i) \quad (2)$$

В отсутствие какой-либо технологической информации об элементах библиотеки для оценки надежности логической схемы может быть использован коэффициент чувствительности (sensitivity factor) [12]:

$$SF = \sum_i O(G_i) \quad (3)$$

Как видно из формулы (2), минимизация коэффициента чувствительности увеличивает вероятность логического маскирования, делая схему более надежной.

Информация о площадях библиотечных ячеек позволяет применить немного более точную метрику – чувствительную площадь (sensitive area):

$$SA = \sum_i A(G_i) * O(G_i), \quad (4)$$

где  $A$  – площадь элемента.

Наиболее точной на данный момент метрикой, совместимой с предложенным алгоритмом, является эффективная чувствительная площадь [13]:

$$ESA = \sum_i [A(G_i) \sum_j O(G_i|V_j) * P(V_j)], \quad (5)$$

где  $V_j$  –  $j$ -ый входной вектор элемента  $G_i$ ,  $P(V_j)$  – его вероятность, получаемая при характеристике.

Метрика (5) требует не только технологической информации о библиотечных ячейках, но и их предварительной характеристики на предмет устойчивости к дестабилизирующим воздействиям. В [13] показано, что метрики (3), (4) и (5) имеют высокий коэффициент корреляции, поэтому при отсутствии необходимых данных или ресурсов допустимо использовать менее точные формулы.

Основной задачей при оценке сбоеустойчивости по метрикам (3)-(5) становится вычисление наблюдаемостей элементов. Для ее выполнения в данном исследовании использовалось бит-параллельное Монте-Карло моделирование и симуляция инверсной ошибки [14]. Моделирование инверсной ошибки может быть выполнено для AIG так же, как и для схемы на основе логических элементов.

Особенность AIG заключается в том, что для каждого узла существует его инверсная пара. В графе логической схемы, полученном после покрытия, узлы для прямого и инверсного сигнала могут существовать одновременно. Для определения наблюдаемостей обоих узлов необходимо распространить инверсную ошибку через их выходные конусы. Однако алгоритм покрытия на любом этапе может использовать инверсный узел вместо прямого (или наоборот) и тем самым поменять пути распространения сигнала в схеме. Данная проблема не возникает для узлов в древовидных участках AIG, поскольку каждому из них может соответствовать только один узел в выходном нетлисте, и его выходной конус не зависит от полярности. Поэтому покрытие отдельного дерева можно выполнять в прямом топологическом порядке, а обход деревьев в схеме – только в обратном.

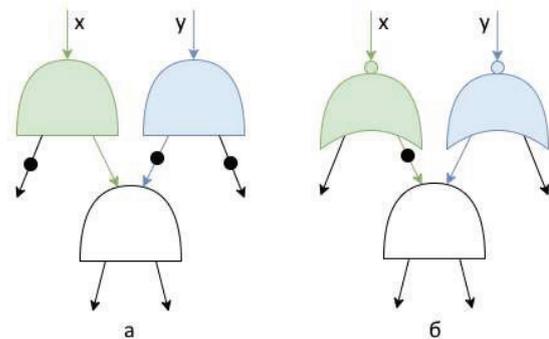


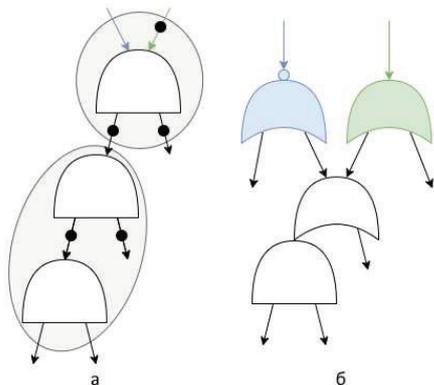
Рис. 4. Влияние покрытия на пути распространения сигнала: а) исходный фрагмент AIG, прямой сигнал идет по пути x, инвертированный – по пути y; б) частичное покрытие элементами NOR2, пути прямого и инверсного сигнала поменялись

#### IV. АЛГОРИТМ ПОКРЫТИЯ

Двойственность узлов AIG приводит также к невозможности напрямую применять алгоритм с рис. 3, поскольку один корень дерева AIG после покрытия может превратиться в два узла. Тогда соответствующая подсхема деревом являться не будет. Простым решением было бы выполнять покрытие только для одного выхода, получая второй с помощью инвертора. Однако в таком случае сбой в любом элементе дерева может распространяться через оба его выхода. С точки зрения сбоеустойчивости такое решение с высокой вероятностью не оптимально. Возможен и противоположный подход: выполнить полное покрытие для прямого и инверсного выходов и включить в схему оба дерева. Наблюдаемость отдельных элементов таким образом сводится к минимуму, но их удвоенное количество может негативно отразиться на чувствительности схемы к сбоям. Такое использование дополнительной площади избыточно и неэффективно.

Предлагаемое решение проблемы заключается в условном разбиении целевого AIG на общую и отдельную части (рис. 5). Отдельная часть – поддерево, корень которого совпадает с корнем целевого AIG. Для нее выполняются два покрытия,

реализующие прямую и инверсную функции. Общая часть содержит оставшиеся узлы целевого AIG и покрывается один раз. Одна из частей может отсутствовать, и тогда реализуется один из описанных выше крайних случаев – полное объединение или разделение покрытий.



**Рис. 5. Пример покрытия дерева AIG с учетом прямого и инверсного выхода: а) исходный фрагмент AIG; б) покрытие с общей частью и индивидуальными частями для выходов**

Более широкое поле поиска дает доступ к лучшим решениям, но в то же время усложняет саму задачу оптимизации. Количество подобных разбиений дерева растет экспоненциально с увеличением его размера, делая полный перебор непрактичным. На рис. 6 представлен эвристический итеративный алгоритм, сочетающий покрытие дерева с поиском разбиения. На подготовительном этапе вычисляются наблюдаемости всех узлов целевого дерева. В зависимости от покрытия сигнал с каждого узла может распространяться через прямой и/или инверсный выход, поэтому существует три возможных значения наблюдаемости. Для корня дерева эти значения вычисляются с помощью моделирования инверсной ошибки, а для остальных узлов – методом обратного распространения, что позволяет ускорить работу алгоритма, не теряя точности. Более подробно этот метод раскрывается в [8], где он применяется на участках логической схемы. В основном цикле поочередно выполняется покрытие для прямого и инверсного выходов. При этом сохраняется информация о «противоположном» покрытии. Его узлы изначально считаются общими, и стоимость их использования приравнивается к 0. Стоимость добавления к покрытию новых узлов рассчитывается так же, как в базовом алгоритме (рис. 3). Нововведением является стоимость разделения. Этот показатель рассчитывается для неиспользованных узлов «противоположного» покрытия. Данные узлы перестают быть общими, их наблюдаемость меняется, а вместе с ней меняется и стоимость соответствующих элементов покрытия. Именно стоимость разделения позволяет алгоритму находить оптимальную общую часть. Однако решение оптимально только для заданного «противоположного» покрытия, которое в общем случае не содержит все узлы исходного дерева и

потому сокращает поле поиска. Для рассмотрения большего количества вариантов алгоритм выполняется итеративно, пока он вносит в покрытие какие-либо изменения.

```
V = tree vertices
sort V topologically from top to leafs
t = tree top
t* = ~t
```

```
for each vi in V:
  compute O(vi | vi -> t)
  compute O(vi | vi -> t*)
  compute O(vi | vi -> t, t*)
```

```
sort V topologically from leafs to top
```

```
C = ∅
C* = ∅
```

```
repeat
```

```
  swap C, C*
```

```
  swap t, t*
```

```
  C0 = C
```

```
  clear C
```

```
  for each vi in V set cost to +inf
```

```
  set leaf costs to 0
```

```
  for each vi in C* set cost to 0
```

```
  for each vi in V \ t*:
```

```
    for each match mk at vi:
```

```
      separation cost = 0
```

```
      for each vj covered by mk:
```

```
        if vj in C*:
```

```
          separation cost += (vj cell cost | vj -> t*) -
                             (vj cell cost | vj -> t, t*)
```

```
      match cost = (vi cell cost | vi -> t) +
```

```
                  sum of input costs +
```

```
                  separation cost
```

```
      if match cost < vi cost:
```

```
        remember mk and match cost for vi
```

```
        add vi to C
```

```
until C = C0
```

**Рис. 6. Алгоритм покрытия дерева AIG для прямого и инверсного выхода**

## V. ЭКСПЕРИМЕНТАЛЬНЫЕ РЕЗУЛЬТАТЫ

Предложенный алгоритм был протестирован на схемах из набора ISCAS'85 и технологической библиотеке Nangate Open Cell Library 45 nm без элементов, не представимых в виде деревьев AIG (xor и mux). Первый этап синтеза и создание AIG были выполнены с помощью программы ABC. Результаты работы алгоритма сравнивались с результатами команды map в ABC [15]. Однако особый интерес представляет другое сравнение. Идея разбиения исходного AIG на деревья сама по себе существенно ограничивает множество решений и отдаляет возможный результат от оптимального. Главная ценность предложенного алгоритма заключается в способности обеспечить лучшее начальное приближение для итеративной оптимизации на логическом уровне. Поэтому ко всем схемам также был применен алгоритм ресинтеза на основе локальных замен [8]. В качестве метрики сбоеустойчивости был

выбран коэффициент чувствительности (3) как не требующий дополнительной технологической информации. В таблице 1 представлены значения коэффициента чувствительности схем с применением предложенного алгоритма покрытия (reliable map) и

стандартного (ABC map), до и после ресинтеза. Некоторые схемы пропущены ввиду того, что слишком малый размер древовидных участков в них не позволяет увидеть какую-либо разницу между алгоритмами покрытия.

Таблица 1

*Коэффициент чувствительности некоторых схем из набора ISCAS'85 после применения различных алгоритмов покрытия и ресинтеза.*

Схема	До ресинтеза			После ресинтеза		
	ABC map	Reliable map	$\Delta$ , %	ABC map	Reliable map	$\Delta$ , %
c1908	181.58	157.88	-13.05	134.07	106.84	-20.31
c3540	270.23	231.49	-14.34	211.14	196.29	-7.04
c5315	512.51	472.11	-7.88	404.95	403.61	-0.33
c6288	1870.16	1586.53	-15.17	1837.84	1406.57	-23.47
c7552	713.93	581.86	-18.50	599.00	520.71	-13.07
c880	115.37	108.63	-5.84	84.66	83.14	-1.79

Как видно из таблицы 1, во многих случаях эффект от оптимизации по сбоеустойчивости на этапе покрытия сохраняется и после итеративного ресинтеза. Таким образом, подтверждается предположение, что для ресинтеза имеет значение в том числе и надежность исходной схемы. Также стоит отметить, что при ресинтезе выполнялось 600 попыток локальных замен. Для схем размером от сотен до нескольких тысяч элементов этого достаточно, чтобы приблизиться к локальному минимуму коэффициента чувствительности, т.е. большее число замен не оказало бы существенного влияния на представленные результаты.

Однако оригинальные схемы из набора ISCAS'85 содержат значительную функционально избыточную часть, не способствующую логическому маскированию. Сокращения избыточности уже достаточно для повышения их сбоеустойчивости. Поэтому для получения более показательных результатов были проведены еще два эксперимента. Их отличие состоит в том, что к исходным схемам на этапе синтеза в ABC применялись скрипты resyn2rs и compress2rs [16]. Как видно из таблиц 2 и 3, коэффициент чувствительности исходных схем действительно уменьшился, однако преимущество сбоеустойчивого покрытия также сохранилось.

Таблица 2

*Коэффициент чувствительности некоторых схем из набора ISCAS'85, синтезированных скриптом resyn2rs, после применения различных алгоритмов покрытия и ресинтеза.*

Схема	До ресинтеза			После ресинтеза		
	ABC map	Reliable map	$\Delta$ , %	ABC map	Reliable map	$\Delta$ , %
c1355	143.37	138.49	-3.40	128.03	112.69	-11.98
c1908	164.96	158.62	-3.84	137.01	102.13	-25.46
c3540	241.82	219.85	-9.09	212.39	191.22	-9.97
c499	142.85	139.62	-2.26	129.48	114.76	-11.37
c5315	469.69	412.83	-12.11	353.40	359.40	1.70
c7552	576.11	487.83	-15.32	483.67	446.30	-7.73
c880	126.37	113.21	-10.41	86.39	83.40	-3.47

Коэффициент чувствительности некоторых схем из набора ISCAS'85, синтезированных скриптом compress2rs, после применения различных алгоритмов покрытия и ресинтеза.

Схема	До ресинтеза			После ресинтеза		
	ABC map	Reliable map	$\Delta$ , %	ABC map	Reliable map	$\Delta$ , %
c1355	145.03	138.85	-4.26	121.51	108.68	-10.56
c1908	176.50	159.50	-9.63	126.99	104.20	-17.94
c3540	235.06	217.10	-7.64	203.21	186.34	-8.30
c499	140.57	138.10	-1.76	124.70	115.88	-7.07
c5315	477.87	414.14	-13.34	392.08	377.36	-3.76
c7552	563.82	477.81	-15.25	457.28	439.16	-3.96
c880	129.72	113.30	-12.66	82.91	82.77	-0.17

## VI. ЗАКЛЮЧЕНИЕ

Предложенный алгоритм позволяет усилить логическое маскирование в комбинационных схемах на этапе синтеза. Основным его преимуществом является предоставление лучшей исходной схемы для итеративных алгоритмов ресинтеза логических схем, целевая функция которых связана со сбоеустойчивостью. Главный же недостаток – невозможность применять элементы хог и мих – отчасти компенсируется последующим ресинтезом, не имеющим подобных ограничений. Полное устранение данного недостатка является наиболее перспективным направлением развития темы. Также возможно обобщение алгоритма покрытия на произвольные схемы с несколькими выходами, не связанными отношением инверсии.

Проект выполнен при финансовой поддержке гранта РФФИ №17-19-01645.

## ЛИТЕРАТУРА

- [1] Gaillard, Rémi. Single Event Effects: Mechanisms and Classification // *Soft Errors in Modern Electronic Systems*. 2010. P. 27-54.
- [2] Ivannikov A.D., Levchenko N.N., Okunev A.S., Stempkovsky A.L., Zmejev D.N. Dataflow Computing Model - Perspectives, Advantages and Implementation // *Proceedings of 2017 IEEE East-West Design and Test Symposium, EWDTS 2017*.
- [3] Левченко Н.Н., Окунев А.С., Стемповский А.Л. Использование модели вычислений с управлением потоком данных и реализующей ее архитектуры для систем эксафлопсного уровня производительности // *Проблемы разработки перспективных микро- и нанoeлектронных систем - 2012. Сборник трудов / под общ. ред. академика РАН А.Л. Стемповского. М.: ИППМ РАН, 2012. С. 459-462.*
- [4] G. Anelli et al. Radiation tolerant VLSI circuits in standard deep submicron CMOS technologies for the LHC experiments: practical design aspects // *IEEE Transactions on Nuclear Science*. Dec. 1999. Vol. 46. №6. P. 1690-1696.
- [5] Singh, Rahul Kumar. Silicon on Insulator Technology Review // *International Journal of Engineering Sciences & Emerging Technologies*. 2011. Vol. 1.
- [6] Гаврилов С.В., Гуоров С.И., Жукова Т.Д., Рухлов В.С., Рыжова Д.И., Тельпухов Д.В. Методы повышения сбоеустойчивости комбинационных ИМС на основе избыточного кодирования // В сборнике: *Прикладная математика и информатика. труды факультета ВМК МГУ имени М.В. Ломоносова. Москва, 2016. С. 93-102.*
- [7] B. Ghavami, M. Raji. Introduction: Soft Error Modeling // *Soft Error Reliability of VLSI Circuits: Analysis and Mitigation Techniques*. 2021. P. 1-7.
- [8] Надоленко В.В., Тельпухов Д.В., Битков Ю.В. Разработка маршрута ресинтеза комбинационных логических схем с целью повышения маскирующих свойств // *Проблемы разработки перспективных микро- и нанoeлектронных систем(МЭС)*. 2018. Вып. 1. С. 50-56.
- [9] Thomas, Donald E., Moorby, Philip R. Logic Synthesis // *The Verilog® Hardware Description Language*. 2002. P. 35-71.
- [10] Herve J. Touati. Performance-Oriented Technology Mapping. 1990.
- [11] Wo, Zhaojun & Koren, Israel. Technology mapping for reliability enhancement in logic synthesis. // *ISQED 2005*. P. 137-142.
- [12] Стемповский А.Л., Тельпухов Д.В., Соловьев Р.А., Мячиков М.В., Тельпухова Н.В. Разработка технологически-независимых метрик для оценки маскирующих свойств логических схем // *Вычислительные технологии*. 2016. Т. 21. № 2. С. 53-62
- [13] Stempkovskiy A.L., Telpukhov D.V., Solovyev R.A. and Nadolenko V.V. Increasing the Accuracy of Reliability-aware Resynthesis with Standard Cell Reliability Characterization // *2021 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (ElConRus)*. P. 2035-2039.
- [14] Стемповский А.Л., Тельпухов Д.В., Соловьев Р.А., Мячиков М.В. Методы повышения производительности вычислений при расчете метрик надежности комбинационных логических схем // *Вычислительные технологии*. 2016. Т. 21. № 6.
- [15] Berkeley Logic Synthesis and Verification Group, ABC: A System for Sequential Synthesis and Verification. <http://www.eecs.berkeley.edu/~alanmi/abc/>
- [16] A. Mishchenko, R. K. Brayton. Scalable logic synthesis using a simple circuit structure // *Proc. IWLS '06*. P. 15-22.

# Reliability-Driven Logic Synthesis Using Arbitrary Standard Cell Library

Telpukhov D.V., Nadolenko V.V.

Institute for Design Problems in Microelectronics of RAS, Moscow, nofrost@inbox.ru

**Abstract** — This paper presents logic synthesis algorithm with reliability optimization using arbitrary standard cell library. It takes a circuit in AIG format and cell library as input and returns synthesized Verilog netlist. Several reliability metrics to drive the algorithm are presented. These metrics take into account logical masking mechanism and differ by their precision levels. Presented algorithm is based on tree covering modified to optimize reliability characteristics. Tracking possible signal paths dynamically enables fast and precise goal function evaluation which is crucial for scalability. ISCAS'85 benchmark circuits were used for algorithm testing. AIGs for those circuits were generated via ABC tool. Finally, test circuits were used as input for resynthesis algorithm improving reliability. Experimental results show that modifying logic synthesis step favors resynthesis efficiency.

**Keywords** — SET, tree covering, logic synthesis, resynthesis, reliability, observability, ODC.

The project was carried out with the financial support of the Russian Science Foundation grant No. 17-19-01645.

## REFERENCES

- [1] Gaillard, Rémi. Single Event Effects: Mechanisms and Classification // Soft Errors in Modern Electronic Systems. 2010. P. 27-54.
- [2] Ivannikov A.D., Levchenko N.N., Okunev A.S., Stempkovsky A.L., Zmejev D.N. Dataflow Computing Model - Perspectives, Advantages and Implementation // Proceedings of 2017 IEEE East-West Design and Test Symposium, EWDTs 2017.
- [3] Levchenko N.N., Okunev A.S., Stempkovsky A.L. The usage of dataflow computing model and architecture realizing these for exaflops performance system // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2012. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2012. P. 459-462.
- [4] G. Anelli et al. Radiation tolerant VLSI circuits in standard deep submicron CMOS technologies for the LHC experiments: practical design aspects // IEEE Transactions on Nuclear Science. Dec. 1999. Vol. 46. №6. P. 1690-1696.
- [5] Singh, Rahul Kumar. Silicon on Insulator Technology Review // International Journal of Engineering Sciences & Emerging Technologies. 2011. Vol. 1.
- [6] Gavrilov S.V., Gurov S.I., Zhukova T.D., Rukhlov V.S., Ryzhova D.I., Telpukhov D.V. Metody povysheniya sboeustojchivosti kombinacionnyh IMS na osnove izbytochnogo kodirovaniya // In: PRIKLADNAYA MATEMATIKA I INFORMATIKA. trudy fakul'teta VMK MGU imeni M.V. Lomonosova. Moscow, 2016. P. 93-102.
- [7] B. Ghavami, M. Raji. Introduction: Soft Error Modeling // Soft Error Reliability of VLSI Circuits: Analysis and Mitigation Techniques. 2021. P. 1-7.
- [8] Nadolenko V.V., Telpukhov D.V., Bitkov U. Development of Resynthesis Flow for Improving Logical Masking Features of Combinational Circuits // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018. Issue 1. P. 50-56. doi:10.31114/2078-7707-2018-1-50-56
- [9] Thomas, Donald E., Moorby, Philip R. Logic Synthesis // The Verilog® Hardware Description Language. 2002. P. 35-71.
- [10] Herve J. Touati. Performance-Oriented Technology Mapping. 1990.
- [11] Wo, Zhaojun & Koren, Israel. Technology mapping for reliability enhancement in logic synthesis. // ISQED 2005. P. 137-142.
- [12] Stempkovskiy A.L., Telpukhov D.V., Solov'ev R.A., Myachikov M.V., Telpukhova N.V. Razrabotka tehnologicheskii-nezavisimyyh metrik dlja ochenki maskirujushhih svojstv logicheskikh shem // Vychislitel'nye tehnologii. 2016. Vol. 21. № 2. P. 53-62.
- [13] Stempkovskiy A.L., Telpukhov D.V., Solovyev R.A. and Nadolenko V.V. Increasing the Accuracy of Reliability-aware Resynthesis with Standard Cell Reliability Characterization // 2021 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (ElConRus). P. 2035-2039.
- [14] Stempkovskiy A.L., Telpukhov D.V., Solov'ev R.A., Myachikov M.V. Metody povysheniya proizvoditel'nosti vychislenij pri raschete metrik nadezhnosti kombinacionnyh logicheskikh shem // Vychislitel'nye tehnologii. 2016. Vol. 21. № 6.
- [15] Berkeley Logic Synthesis and Verification Group, ABC: A System for Sequential Synthesis and Verification. <http://www.eecs.berkeley.edu/~alanmi/abc/>
- [16] A. Mishchenko, R. K. Brayton. Scalable logic synthesis using a simple circuit structure // Proc. IWLS '06. P. 15-22.

# Алгоритм анализа структур с трехкратным модальным резервированием после отказов

А.В. Медведев, Т.Р. Газизов

Томский государственный университет систем управления и радиоэлектроники, г. Томск,  
medart20@rambler.ru

**Аннотация** — Рассматривается одновременное обеспечение функциональной безопасности и электромагнитной совместимости за счёт модального резервирования (МР). Представлен алгоритм для анализа структур с трехкратным МР после различных видов отказа. Он позволяет проводить моделирование, оценку и выбор оптимального порядка переключения таких цепей. Используя алгоритм, выполнено квазистатическое моделирование конкретной структуры с трехкратным МР. Определен оптимальный порядок переключения, обеспечивающий минимальное напряжение помехи. Разработанный алгоритм может быть использован для аналогичного анализа любых подобных структур с МР.

**Ключевые слова** — электромагнитная совместимость, надежность, функциональная безопасность, холодное резервирование, модальное резервирование, печатная плата, отказ, сверхкороткий импульс.

## I. ВВЕДЕНИЕ

При создании радиоэлектронной аппаратуры (РЭА) в космической и авиационной промышленности большое внимание уделяется надежности, от которой современные летательные аппараты (ЛА) полностью зависят. Обеспечение надежности РЭА, связанной с безопасностью ЛА – проблема функциональной безопасности, гарантирующей, что неожиданные условия, ошибки, сбои или отказы не вызовут потери ЛА [1].

Разработчикам давно известно о проблемах функциональной безопасности, связанных с ЭМС [2]–[3]. К сожалению, РЭА склонна к нарушениям функционирования, ошибкам в работе и даже повреждениям, когда она подвергается электромагнитным помехам, например, от радаров аэродромов, широкополосных радиопередатчиков, прямого удара молнии. Военные ЛА дополнительно подвергаются мощным воздействиям средств радиоэлектронной борьбы и соответствующих контрмер. Для космической РЭА мощным деструктивным фактором является электростатический разряд на кабельные системы и бортовую аппаратуру [4]. Особенно опасны для РЭА сверхкороткие импульсы (СКИ) из-за высокой проникающей способности, обусловленной малой длительностью воздействия, большой мощностью и широким спектром [5].

Классические экранирование, заземление, фильтрация от электромагнитных помех, сами по себе, не гарантируют экономическую целесообразность, из-за их затратности, и безопасность, из-за множества возможных вариаций электромагнитных помех, которые могут возникнуть за срок службы РЭА.

Резервирование, в частности холодное [6] – один из методов повышения надежности и функциональной безопасности. Его цель – обеспечение успешной работы РЭА даже при отказе одной или нескольких его частей. Это может быть наиболее рентабельным или, возможно, единственным решением, если требования к надежности выходят за рамки современного уровня техники. Однако за резервирование приходится расплачиваться увеличением сложности, стоимости, габаритов и массы РЭА, а также усложнением проверки аппаратуры и её обслуживания. Между тем, электромагнитные помехи могут быть систематическими или влиять на все резервированные элементы РЭА одновременно, тогда преимущества резервирования будут потеряны [7], [8].

В настоящее время важно разрабатывать надежные системы, изначально устойчивые к электромагнитным помехам [9]. В РЭС с резервированием, как надежность, так и обеспечение ЭМС, в части восприимчивости к электромагнитным излучениям, зависят от расположения резервируемых проводников относительно друг друга [10], [11]. Кроме этого, требуется защита РЭС от кондуктивных воздействий, что обычно достигается за счет включения помехозащитных устройств, увеличивающих массу, размеры и стоимость РЭС, но часто неприемлемо: например, в космических аппаратах, подводных лодках и при массовом производстве, соответственно. Однако, используя совместно модальную фильтрацию [12] и избыточность холодного резервирования, можно осуществить модальное резервирование (МР) для защиты от СКИ [13]. Это достигается за счет такого выполнения холодного резервирования, при котором резервируемая и резервные цепи используют эффект модальной фильтрации. При этом могут уменьшиться габариты резервируемых и резервных систем. Используя МР, можно добиться уменьшения восприимчивости рассматриваемых цепей к внешним кондуктивным воздействиям и уровня кондуктивных эмиссий от этих цепей.

Предварительные исследования структур с МР показали, что в случае выхода из строя резервируемой цепи, моделируемого либо коротким замыканием (КЗ), либо обрывом/холостым ходом (ХХ) на одном из концов, меняется максимальное напряжение на выходе цепи после переключения на резервную [14], [15]. Показано [16], что в структуре с трехкратным МР после последовательных отказов компонентов важен порядок переключения цепей, поскольку его выбором можно уменьшить напряжение помехи.

Однако, не рассматривался вопрос анализ структур с трехкратным МР после различных типов отказа на концах и вдоль проводника в произвольном месте. Между тем, возможность такого анализа сдерживается его сложностью, требующей соответствующих алгоритмов. Цель данной работы – привести алгоритм, позволяющий проводить моделирование, оценку и выбор оптимального порядка переключения цепей с трехкратным МР после различных отказов.

## II. ПОДГОТОВКА К МОДЕЛИРОВАНИЮ

### A. Подход к моделированию

Моделирование проводилось в системе TALGAT [17] без учета потерь в проводниках и диэлектриках. Оно основано на методе моментов и позволяет выполнить квазистатический анализ структур произвольной сложности. Алгоритм, реализованный в системе, позволяет вычислять матрицы (**L** и **C**) погонных параметров многопроводной линии передачи. Используя модифицированный метод узловых потенциалов в частотной области и быстрое преобразование Фурье, можно рассчитать временной отклик на воздействие произвольной формы.

Квазистатический анализ основан на допущении, что в структуре распространяется только поперечная электромагнитная волна, в отличие от электродинамического анализа, где учитываются все типы волн. Однако, сравнение результатов квазистатического и электродинамического моделирования для различных поперечных сечений фрагментов ПП с МР показывает, что результаты согласуются, а временные затраты на квазистатическое моделирование на 2–3 порядка меньше, чем на электродинамическое [18].

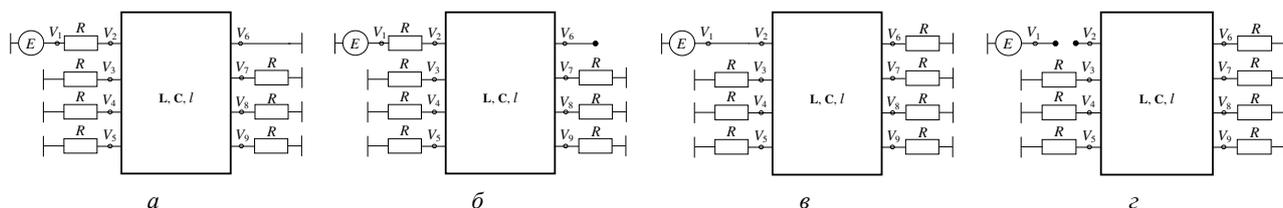


Рис. 2. Схемные модели: короткое замыкание на выходе (а), обрыв на выходе (б), короткое замыкание на входе (в), обрыв на входе (г) проводника

### B. Исследуемая структура

Поперечное сечение для моделирования, на примере структуры с 3-кратным МР с опорным проводником в виде боковых полигонов, представлено на рис 1а. Значения параметров взяты из [16]: толщина подложки  $h = 300$  мкм, относительная диэлектрическая проницаемость подложки  $\epsilon_{r1} = 4,5$ , а среды –  $\epsilon_{r2} = 1$ , толщина проводников  $t = 18$  мкм, ширина сигнального проводника  $w_1 = 500$  мкм, ширина опорного проводника  $w_2 = 1600$  мкм, расстояние между торцами сигнального и опорного проводников  $d = 1600$  мкм, расстояние между сигнальными проводниками  $s = 220$  мкм. На рис. 1б представлена принципиальная схема структуры с трехкратным МР в системе TALGAT. Номинал резисторов  $R$  (до отказов) 105 Ом.

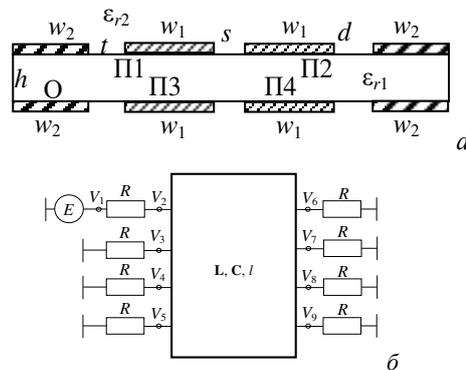


Рис. 1. Поперечное сечение (а) и принципиальная схема (б) структуры с трехкратным МР в системе TALGAT

### C. Схемные модели отказов

Здесь представлены схемные модели, имитирующие реальные отказы вдоль проводников линии передачи с трехкратным МР. Полагалось, что цепь без отказов, если граничные условия на концах проводников примерно соответствуют 105 Ом, а при отказе одного компонента системы на одном из концов цепи образуется КЗ или ХХ. Схемные модели, имитирующие отказы (КЗ, ХХ и их вариации) в начале и конце проводников, представлены на рис. 2. При отказе вдоль проводника в произвольном месте структура длиной  $l$  делится на два участка с длинами  $l_1$  и  $l_2$ . Схемные модели, имитирующие отказы вдоль проводника в произвольном месте, представлены на рис. 3.

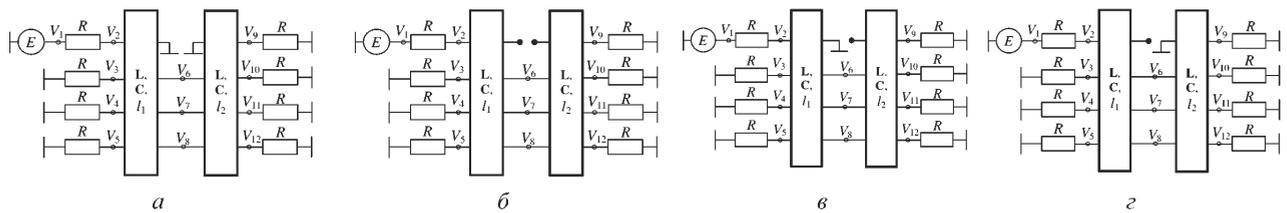


Рис. 3. Схемные модели с обрывом проводника: с замыканием концов на землю (а), без замыкания (б), с замыканием левого конца на землю (с), с замыканием правого конца на землю (д) на выходе первого и входе второго участков линии передачи

*D. Варианты выбора активного проводника после отказов*

На рис. 4 показаны варианты выбора активного проводника после последовательных отказов на одном из концов структуры с 3-кратным МР. На рис. 5 представлена эквивалентная схема, имитирующая последовательные отказы на одном из концов активного проводника для симметричных структур с 3-кратным МР. После отказа 1 возможно переключение на любой из трех свободных проводников, при этом, вариант переключения определяет поведение выходных характеристик. Так, после отказа 1 появляются 3 варианта переключения. После отказа 2, для каждого из трех вариантов остаются 2 варианта переключения, а после отказа 3 можно переключиться лишь на последний оставшийся проводник (рис. 4). Рассмотрим, для примера, вариант 1 после отказов (рис. 4., крайний «путь» слева): после отказа 1 на одном из концов активного проводника П1 происходит переключение на проводник П2 и выходные

характеристики изменятся; после отказа 2 можно переключиться либо на П3 (вариант 1.1) либо на П4 (вариант 1.2). Однако из рис. 1а следует, что характеристики для этих вариантов будут одинаковы (поскольку 2 оставшихся проводника расположены на одном проводящем слое структуры). После отказа 3 для вариантов 1.1 и 1.2 можно переключиться либо на П4 либо на П3, соответственно, но выходные характеристики в данном случае также будут одинаковы. Таким образом, существуют три варианта переключения после отказов, а отказ 3 не влияет на порядок переключения (рис. 5) в случае симметричных структур. На рис. 5 показано, что активным проводником в каждом случае (до и после отказов) является П1, а каждый отказавший проводник был активным проводником до отказа, что также справедливо для всех симметричных структур. Таким образом, эквивалентная схема, представленная на рис. 5, справедлива для всех симметричных структур с 3-кратным МР.

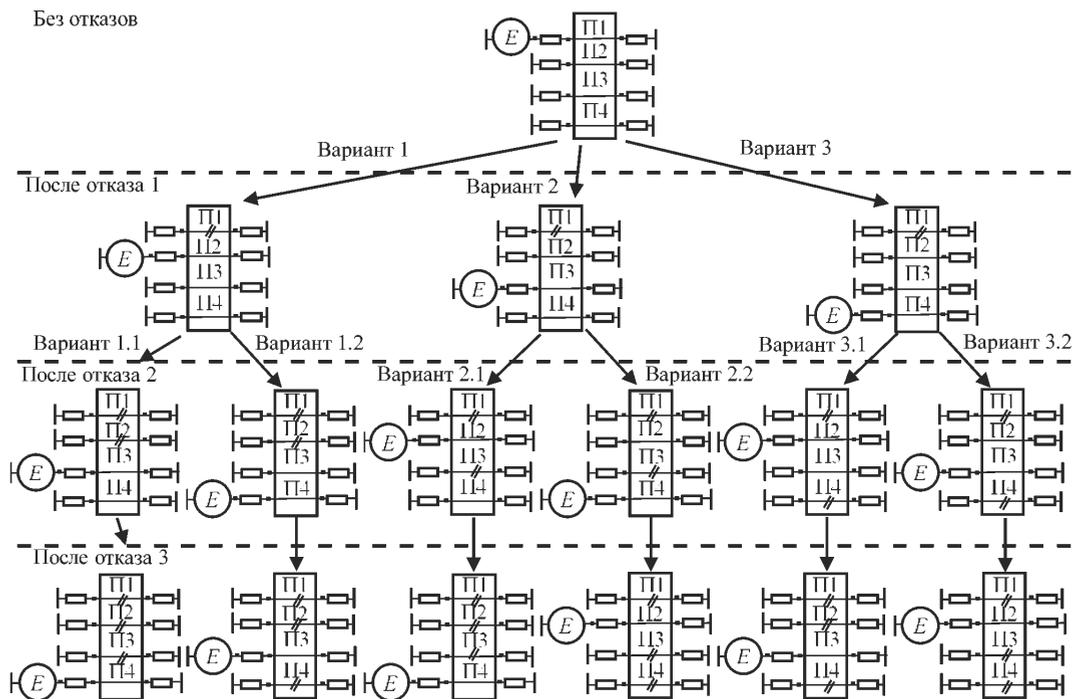
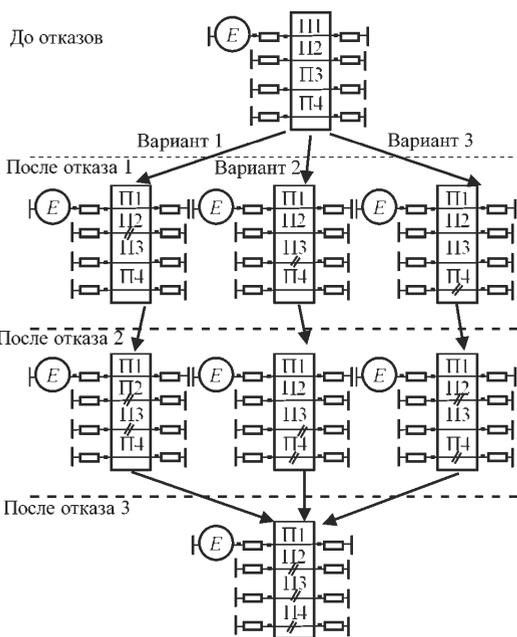


Рис. 4. Варианты выбора активного проводника после отказов на одном из концов структуры с МР



**Рис. 5.** Эквивалентная схема, имитирующая последовательные отказы на одном из концов активного проводника для симметричных структур с 3-кратным МР (каждый отказавший проводник – активный проводник до отказа)

### III. ОПИСАНИЕ АЛГОРИТМА

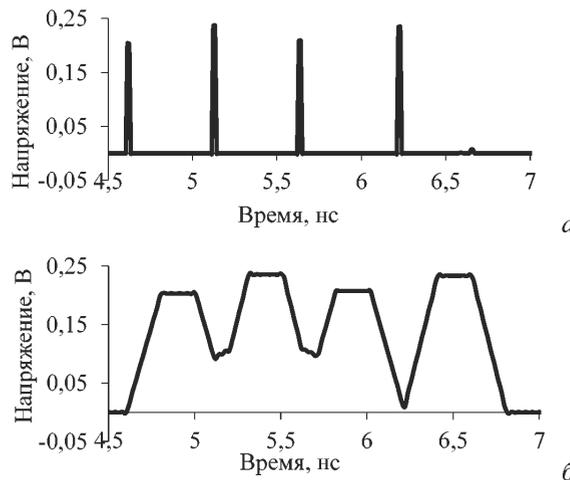
Здесь представлен алгоритм, который позволяет проводить моделирование, оценку и выбор оптимального порядка переключения цепей с трехкратным МР после отказов. Он построен по принципу оценки максимального напряжения ( $U_{\max}$ ) на выходе резервируемого проводника и обрабатывает различные типы отказов и их вариации на конце и вдоль проводника в произвольном месте.

1. Определить  $U_{\max}$  на дальнем конце резервируемого проводника до отказов при  $t_{\Sigma} < l \cdot \min|\Delta\tau_i|$ , где  $t_{\Sigma}$  – общая длительность воздействующего импульса.
2. Рассчитать  $U_{\max}$  в конце активного проводника после отказов 1, 2, 3 на концах проводников для вариантов переключения 1, 2, 3.
3. Построить зависимости значений  $U_{\max}$  от номера отказа на концах проводников для вариантов переключения 1, 2, 3.
4. Представить структуру в виде  $N$  отрезков длиной  $l/N$ , где  $l$  длина всей структуры.
5. Найти  $U_{\max}$  для вариантов переключения после отказов 1, 2, 3 (выбранные схемные модели) вдоль проводников для вариантов переключения 1, 2, 3.
6. Построить зависимости значений  $U_{\max}$  от номера отказа вдоль проводников для вариантов переключения 1, 2, 3.
7. Проанализировать полученные результаты.

### IV. АПРОБАЦИЯ АЛГОРИТМА

#### A. Определение $U_{\max}$ на дальнем конце резервируемого проводника до отказов

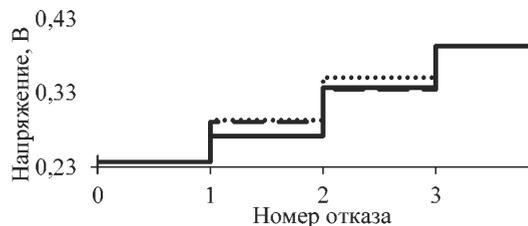
На вход структуры длиной 1 м с трехкратным МР (рис. 1б) до отказов, поочередно подавались импульсы с ЭДС 2 В и  $t_{\Sigma}$  30 пс и 600 пс. Из вычисленных откликов на выходе (рис. 6) видно, что воздействующий импульс полностью раскладывается на 4 импульса с близкими амплитудами и с задержками 4,62, 5,12, 5,62 и 6,22 нс.  $U_{\max}$  при разложении импульсов 30 и 600 пс равны по 0,238 В.



**Рис. 6.** Формы напряжений на дальнем конце резервируемого проводника при  $t_{\Sigma}$  входного импульса 30 (а) и 600 (б) пс

#### B. Зависимости значений $U_{\max}$ от номера отказа на концах проводников для вариантов переключения 1, 2, 3

Значения  $U_{\max}$  для структур после отказов 1, 2 и 3 на концах проводников для вариантов переключения 1, 2, 3 рассмотрены в [16]. На рис. 7 для вариантов переключения 1, 2 и 3 представлены зависимости значений  $U_{\max}$  от номера отказа для данной структуры.



**Рис. 7.** Зависимости  $U_{\max}$  для вариантов 1, 2, 3 от номера отказа

Из рис. 7 видно, что при вариантах переключения 1, 2, 3 после отказа 1 наблюдается изменение значения  $U_{\max}$  от 0,238 до 0,293, 0,291 и 0,272 В, соответственно, после отказа 2 – до 0,35, 0,334 и 0,337 В, а после отказа 3 – до 0,393 В. Оптимальным (по критерию минимального напряжения) является вариант переключения 3, так как значение  $U_{\max}$  после отказа 1 составляет 0,272 В, а после отказа 2 – 0,337 В.

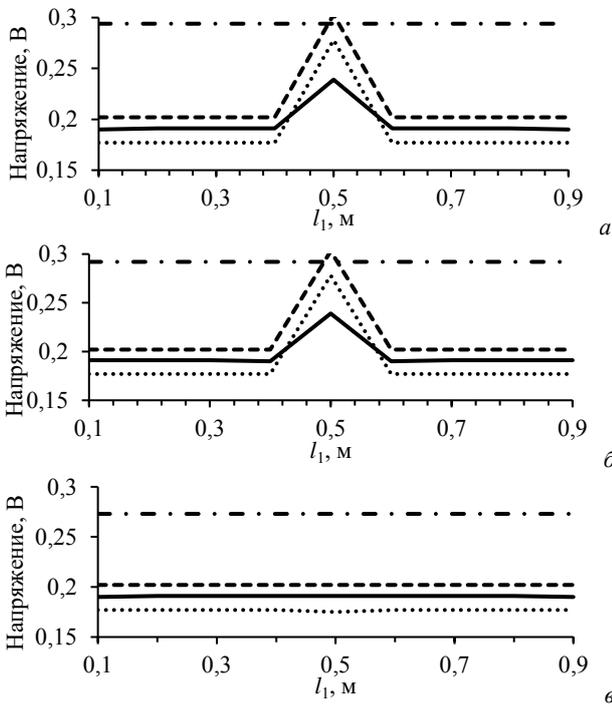
(отличаясь от варианта переключения 2 после отказа 2 лишь на 0,003 В).

*С. Представление структуры в виде N отрезков*

При отказе вдоль проводника, один из видов отказов может быть в любом месте проводника, а после переключения  $U_{max}$  на конце резервируемого проводника может отличаться, в зависимости от места отказа. Таким образом, чем большим числом отрезков будет представлена структура, тем точнее будет анализ структуры с МР после отказов. Однако, это увеличивает количество рассматриваемых вариантов. Для предварительного моделирования, при анализе структуры после отказов 1 и 2 представим их в виде 10 и 4 отрезков, соответственно. Отказ 3 – не рассматривается, так как он не влияет на порядок переключения [16].

*Д. Поиск значений  $U_{max}$  после отказов для вариантов переключения 1, 2, 3*

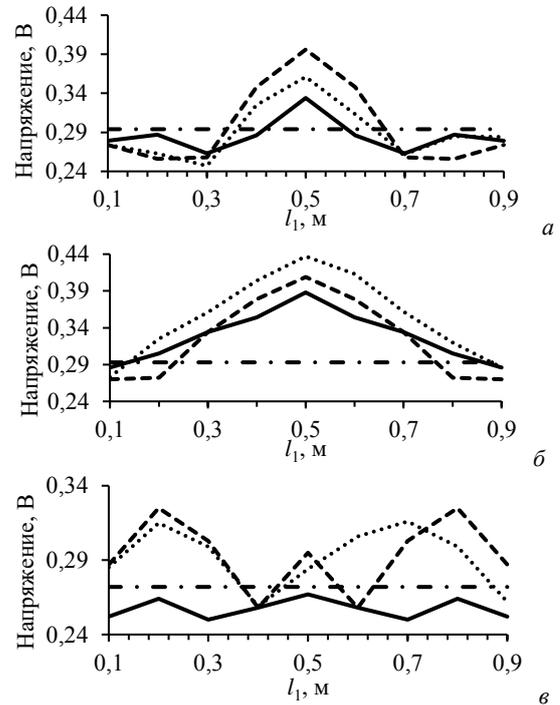
На рис. 8 и 9 (для  $t_{\Sigma} = 30$  пс и  $t_{\Sigma} = 600$  пс, соответственно) представлены зависимости  $U_{max}$  от различной длины участка  $l_1$  при отказе типов: XX–XX, XX–КЗ (КЗ – XX – взаимный вариант отказа), КЗ – КЗ в сравнении с  $U_{max}$  при отказе на одном из концов проводника для вариантов переключения 1, 2, 3.



**Рис. 8.** Зависимости  $U_{max}$  от  $l_1$  при отказе типов XX–XX (---), XX–КЗ (КЗ – XX) (—), КЗ – КЗ (····) в сравнении с  $U_{max}$  после отказа 1 на одном из концов проводника (- · - ·) для вариантов переключения 1 (а), 2 (б), 3 (в) для  $t_{\Sigma} = 30$  пс

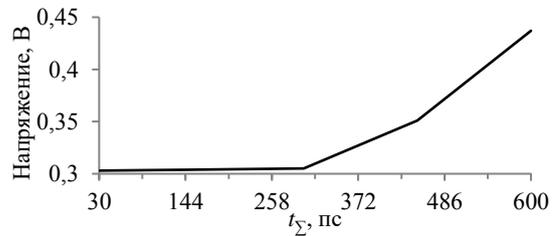
Из рис. 8 видно, что при вариантах переключения 1, 2, 3 после отказа 1 наблюдается изменение значения  $U_{max}$  до 0,303, 0,303 и 0,202 В, соответственно. Таким образом, все три  $U_{max}$  либо примерно равны, либо меньше, чем  $U_{max}$  при отказе на одном из концов проводника для вариантов

переключения 1, 2 и 3. Из рис. 9 видно, что при вариантах переключения 1, 2, 3 после отказа 1 наблюдается изменение значения  $U_{max}$  до 0,394, 0,437 и 0,325 В, соответственно. Таким образом, все три  $U_{max}$  на много больше, чем  $U_{max}$  при отказе на одном из концов проводника для вариантов переключения 1, 2 и 3. После отказа 1 оптимален вариант переключения 3, так как значение  $U_{max}$  при  $t_{\Sigma} = 30$  пс составляет 0,202 В, а  $t_{\Sigma} = 600$  пс – 0,325 В.



**Рис. 9.** Зависимости  $U_{max}$  от  $l_1$  при отказе типов XX–XX (---), XX–КЗ (КЗ – XX) (—), КЗ – КЗ (····) в сравнении с  $U_{max}$  после отказа 1 на одном из концов проводника (- · - ·) для вариантов переключения 1 (а), 2 (б), 3 (в) для  $t_{\Sigma} = 600$  пс

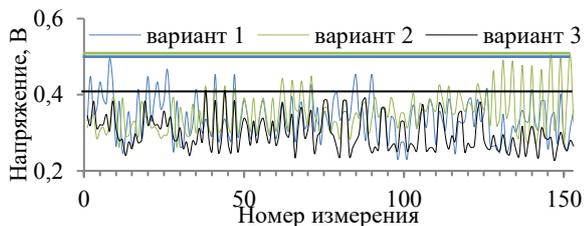
На рис. 10 представлена зависимость  $U_{max}$  на дальнем конце резервируемого проводника после отказа 1 от  $t_{\Sigma}$ . Таким образом, при изменении  $t_{\Sigma}$ ,  $U_{max}$  на дальнем конце резервированного проводника после переключения изменяется при отказе вдоль проводника. При дальнейшем исследовании использовался импульс с  $t_{\Sigma} = 600$  пс.



**Рис. 10.** Зависимость  $U_{max}$  на дальнем конце резервируемого проводника после отказа 1 от  $t_{\Sigma}$  для варианта переключения 1

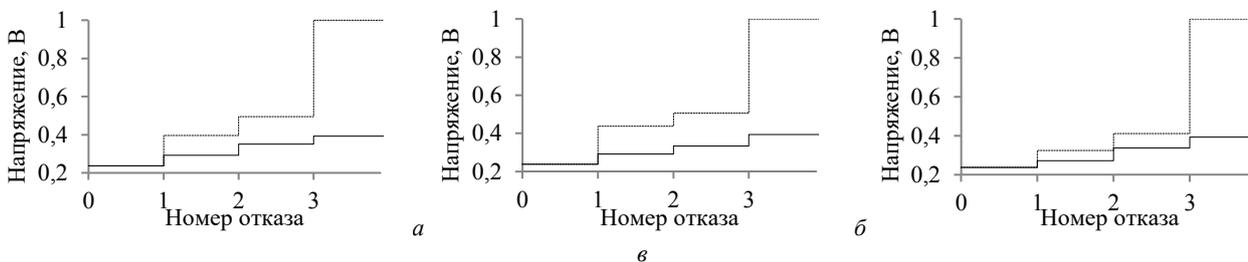
С целью анализа после отказа 2, выполнено 459 измерений, по 153 измерения на вариант переключения (рис. 11). С 1 по 35 вычисления: отказ 1 на одном из

концов проводника, а отказ 2 вдоль проводника. С 36 по 71 вычисления: отказ 1 вдоль проводника, а отказ 2 на одном из концов проводника. С 72 по 126 вычисления: отказ 1 и 2 вдоль проводника на одном расстоянии от начала линии. С 127 по 153 вычисления: отказ 1 и 2 вдоль проводника на разных расстояниях от начала линии.



**Рис. 11. Зависимость  $U_{\max}$  на дальнем конце резервируемого проводника после отказа 2 от номера измерения**

Из рис. 11 видно, что при вариантах переключения 1, 2, 3 после отказа 2 наблюдается изменение значения  $U_{\max}$  до 0,495, 0,506 и 0,411 В. После отказа 2 оптимален вариант переключения 3.



**Рис. 13. Зависимости  $U_{\max}$  для вариантов 1 (а), 2 (б), 3 (в) от отказов на конце (—) и вдоль проводников (---)**

## V. Выводы

В работе предложен алгоритм для моделирования структур с трехкратным МР. Он позволяет проводить моделирование, оценку и выбор оптимального порядка переключения таких цепей. Используя алгоритм, выполнено квазистатическое моделирование конкретной структуры с трехкратным МР. Определен оптимальный порядок переключения, дающий максимальное ослабление помехи. Разработанный алгоритм открывает возможности аналогичного анализа любых других структур с МР.

## ПОДДЕРЖКА

Работа выполнена при финансовой поддержке российского научного фонда (проект №20-19-00446) в ТУСУРе.

## E. Зависимости значений $U_{\max}$ от номера отказа вдоль проводников для вариантов переключения 1, 2, 3

На рис. 12 представлены зависимости  $U_{\max}$  для вариантов переключения 1, 2, 3 от отказов.



**Рис. 12. Зависимости  $U_{\max}$  для вариантов 1, 2, 3 от номера отказа**

Из рис. 12 видно, что оптимален вариант переключения 3, так как в вариантах 1 и 2 после отказа 1 наблюдается изменение  $U_{\max}$  от 0,238 до 0,325 и 0,272 В, после отказа 2 – до 0,411 В, а после отказа 3 – предположительно до 1 В, соответственно.

## F. Анализ полученных результатов

На рис. 13 представлены зависимости  $U_{\max}$  для вариантов 1, 2, 3 от отказов на конце и вдоль проводников. Видно, что изменение максимального напряжения для оптимального варианта переключения (вариант 3) меньше, чем для остальных вариантов.

## ЛИТЕРАТУРА

- [1] IEC 61508 “Functional Safety of Electrical/Electronic/Programmable Electronic Safety-Related Systems,” Parts 1-7.
- [2] IEE Guidance Document on EMC and functional Safety. – IEE. – 2008. –P.177.
- [3] Armstrong K. EMC-Related Functional Safety of Electronically Controlled Equipment / Compliance Engineering. 2001. P. 24–32.
- [4] Abrameshin A.E., Kechiev L.N. Functional safety of onboard systems of space craft at ESD / Moscow Institute of Electronics and Mathematics, Higher School of Economics (MIEM HSE). 2012. P. 1–11.
- [5] Gizatullin Z.M., Gizatullin R.M. Investigation of the immunity of computer equipment to the power-line electromagnetic interference / Journal of Communications Technology and Electronics. no. 5. 2016. P. 546–550.
- [6] Öner K.B., Scheller-Wolf A., Geert-Jan van Houtum. Redundancy Optimization for Critical Components in High-Availability Technical Systems / Operations Research. 2013.
- [7] Jin T. Reliability Engineering and Services / Wiley Interscience, 2019.

- [8] Ismail E.; Utelieva N.; Balmaganbetova A.; Tursynbayeva S. The choice of measures reliability of the software for space applications / 2020 International Conference on Electrical, Communication, and Computer Engineering (ICECCE). 2020. P. 1–5.
- [9] Pissoort D., Lannoo J., Van Waes J., Degraeve A., Boydens J. Techniques and Measures to Achieve EMI Resilience in Mission- or Safety-Critical Systems / IEEE Electromagnetic Compatibility Magazine. 2017. P. 107–114.
- [10] Degraeve A. Study of the effectiveness of spatially EM-diverse redundant systems under plane-wave illumination / Asia Pacific International Symposium on Electromagnetic Compatibility (APEMC). 2016. P. 211–213.
- [11] Degraeve A. Study of the effectiveness of spatially EM-diverse redundant systems under reverberation room condition / IEEE International Symposium on Electromagnetic Compatibility (EMC). 2016. P. 374–378.
- [12] Gazizov A.T., Zabolotsky A.M., Gazizov T.R. UWB Pulse Decomposition in Simple Printed Structures / IEEE Transactions on Electromagnetic Compatibility, vol. 58, no. 2016. P. 1136–1142.
- [13] Sharafutdinov V.R., Gazizov T.R. Analysis of reservation methods based on modal filtration / Systems of Control, Communication and Security. 2019. P. 117–144.
- [14] Medvedev A.V., Sharafutdinov V.R. Using modal reservation for ultrashort pulse attenuation after failure / Proc. of IEEE 2019 International multi-conference on engineering, computer and information sciences (SIBIRCON). 2019. P. 1–6.
- [15] Medvedev A.V., Gazizov T.R., Zhechev Y.S. Evaluating modal reservation efficiency before and after failure / IOP Conference Series: Materials Science and Engineering. 2020. P. 1–6.
- [16] Belousov A.O., Medvedev A.V., Chernikova E.B., Gazizov T.R., Zabolotsky A.M. Switching Order after Failures in Symmetric Protective Electrical Circuits with Triple Modal Reservation / Symmetry. 2021. P. 1–36.
- [17] Kuksenko S.P. Preliminary results of TUSUR University project for design of spacecraft power distribution network: EMC simulation / IOP Conf. Series: Materials Science and Engineering. 2019. P. 1–7.
- [18] Orlov P.E. Quasistatic and electromagnetic simulation of interconnects of printed circuit boards with modal reservation / P.E. Orlov, E. Buichkin / 18th International Conference of Young Specialists on Micro / Nanotechnologies and Electron Devices. 2017. P. 5.

## Algorithm for Analysis of Structures with Triple Modal Reservation after Failures

A.V. Medvedev, T.R. Gazizov

Tomsk State University of Control Systems and Radioelectronics, Tomsk, medart20@rambler.ru

**Abstract** — This paper investigates the case of providing functional safety simultaneously with electromagnetic compatibility of radio electronic equipment by employing modal reservation (MR) technology. The proposed algorithm analyzes structures with triple MR after various types of failure. This algorithm allows for simulation, evaluation and selection of the optimal switching order for such circuits. It is built on the principle of evaluating the maximum voltage ( $U_{max}$ ) at the output of the reserved conductor, and handles various types of faults and their variations at the end and along the conductor at an arbitrary location. Using this algorithm, we performed quasi-static simulation of a specific structure with triple MR and determined the optimal switching order that provided the minimum interference. For this structure, switching option 3 was optimal, since for options 1 and 2 after failure 1 there was a change in  $U_{max}$  from 0.238 to 0.325 and 0.272 V, after failure 2 - up to 0.411 V, and after failure 3 - presumably up to 1 V. The developed algorithm can be used for similar analysis of any similar structures with MR.

**Keywords** — electromagnetic compatibility, reliability, functional safety, cold redundancy, modal reservation, printed circuit board, failure, ultra-short pulse.

### REFERENCES

- [1] IEC 61508 “Functional Safety of Electrical/Electronic/Programmable Electronic Safety-Related Systems,” Parts 1-7.
- [2] IEE Guidance Document on EMC and functional Safety. – IEE. – 2008. –P.177.
- [3] Armstrong K. EMC-Related Functional Safety of Electronically Controlled Equipment / Compliance Engineering. 2001. P. 24–32.
- [4] Abrameshin A.E., Kechiev L.N. Functional safety of onboard systems of space craft at ESD / Moscow Institute of Electronics and Mathematics, Higher School of Economics (MIEM HSE). 2012. P. 1–11.
- [5] Gizatullin Z.M., Gizatullin R.M. Investigation of the immunity of computer equipment to the power-line electromagnetic interference / Journal of Communications Technology and Electronics. no. 5. 2016. P. 546–550.
- [6] Öner K.B., Scheller-Wolf A., Geert-Jan van Houtum. Redundancy Optimization for Critical Components in High-Availability Technical Systems / Operations Research. 2013.
- [7] Jin T. Reliability Engineering and Services / Wiley Interscience, 2019.
- [8] Ismail E.; Utelieva N.; Balmaganbetova A.; Tursynbayeva S. The choice of measures reliability of the software for space applications / 2020 International Conference on Electrical, Communication, and Computer Engineering (ICECCE). 2020. P. 1–5.
- [9] Pissoort D., Lannoo J., Van Waes J., Degraeve A., Boydens J. Techniques and Measures to Achieve EMI

- Resilience in Mission- or Safety-Critical Systems / IEEE Electromagnetic Compatibility Magazine. 2017. P. 107–114.
- [10] Degraeve A. Study of the effectiveness of spatially EM-diverse redundant systems under plane-wave illumination / Asia Pacific International Symposium on Electromagnetic Compatibility (APEMC). 2016. P. 211–213.
- [11] Degraeve A. Study of the effectiveness of spatially EM-diverse redundant systems under reverberation room condition / IEEE International Symposium on Electromagnetic Compatibility (EMC). 2016. P. 374–378.
- [12] Gazizov A.T., Zabolotsky A.M., Gazizov T.R. UWB Pulse Decomposition in Simple Printed Structures / IEEE Transactions on Electromagnetic Compatibility, vol. 58, no. 2016. P. 1136–1142.
- [13] Sharafutdinov V.R., Gazizov T.R. Analysis of reservation methods based on modal filtration / Systems of Control, Communication and Security. 2019. P. 117–144.
- [14] Medvedev A.V., Sharafutdinov V.R. Using modal reservation for ultrashort pulse attenuation after failure / Proc. of IEEE 2019 International multi-conference on engineering, computer and information sciences (SIBIRCON). 2019. P. 1–6.
- [15] Medvedev A.V., Gazizov T.R., Zhechev Y.S. Evaluating modal reservation efficiency before and after failure / IOP Conference Series: Materials Science and Engineering. 2020. P. 1–6.
- [16] Belousov A.O., Medvedev A.V., Chernikova E.B., Gazizov T.R., Zabolotsky A.M. Switching Order after Failures in Symmetric Protective Electrical Circuits with Triple Modal Reservation / Symmetry. 2021. P. 1–36.
- [17] Kuksenko S.P. Preliminary results of TUSUR University project for design of spacecraft power distribution network: EMC simulation / IOP Conf. Series: Materials Science and Engineering. 2019. P. 1–7.
- [18] Orlov P.E. Quasistatic and electromagnetic simulation of interconnects of printed circuit boards with modal reservation / P.E. Orlov, E. Buichkin / 18th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices. 2017. P. 5.

# Формализация структуры программного обеспечения управляющих информационных систем

А.Д. Иванников

Институт проблем проектирования в микроэлектронике РАН, г. Москва

adi@ippm.ru

**Аннотация** — На основе алгебраического подхода формализуется понятие оператора над памятью цифровых систем, вводится понятие обобщенной памяти, включающей кроме собственно памяти и регистров состояние активной метки оператора и также значение времени, формализуется функционал оператора над обобщенной памятью. Проводится анализ структуры области определения и области значений оператора. Вводится понятие произведения операторов, формулируется условие существования введенного произведения. Показывается, что программа цифровой системы является произведением операторов, множество которых является полугруппой. Разработанную формальную модель предполагается использовать для создания эффективной системы автоматизированной генерации тестовых примеров для программного обеспечения цифровых систем.

**Ключевые слова** — модель программного обеспечения, программа как произведение операторов, алгебраическая модель, операторы над обобщенной памятью.

## I. ВВЕДЕНИЕ

Еще в 90-ые года во многих работах указывалось на перспективность использования информационных технологий в различных областях современной человеческой деятельности: коммуникациях, образовании, науке и технике. В последующие тридцать лет информационные технологии постоянно развивались и находили применение во всех областях человеческой деятельности [1-5].

В любых методах информационных технологий важную роль играет программное обеспечение, в частности, при разработке и использовании управляющих информационных систем. Разработка и отладка управляющего программного и микропрограммного обеспечения требует постоянного совершенствования методов и средств разработки, как автономно, так и совместно с проектом аппаратной части управляющих систем [6-9].

Целью данной работы является разработка формальной модели программно-микропрограммного обеспечения и его фрагментов с учетом особенностей современных цифровых систем. Формальная модель позволит формализовать и автоматизировать составление отладочных тестов для каждой проверяемой функции программно-микропрограммного обеспечения. Основой предлагаемой модели является алгебраическое

представление программного обеспечения, предложенное в [10].

При разработке модели необходимо учитывать особенности программно-микропрограммного обеспечения современных цифровых микроэлектронных систем [11-13], а именно:

- циклический характер работы программно-микропрограммного обеспечения, поскольку обычно цифровая система функционирует непрерывно, пока включено питание;
- выполнение определенных функций программно-микропрограммного обеспечения часто инициируется сигналами внешней среды;
- в современных цифровых системах широко используются различные типы прерываний.

## II. ФОРМАЛИЗАЦИЯ ПОНЯТИЯ ОПЕРАТОРА

Рассмотрим множество элементов  $\mathbf{B} = \{b_1, b_2, \dots\}$ , каждый из которых может находиться в одном из состояний конечного множества  $\mathbf{Z}_b^*$ . Назовем эти элементы элементами памяти. Элементами памяти в нашем случае являются как собственно ячейки ЗУ, так и программно доступные регистры блоков. Множество состояний памяти есть  $\mathbf{P} = \prod_{b \in \mathbf{B}} \mathbf{Z}_b^*$ . Элементы  $p$  этого множества определяют состояния всех элементов памяти. отображение  $\varepsilon : \mathbf{P}_1 \rightarrow \mathbf{P}_2$ , где  $\mathbf{P}_1 \in \mathbf{P}$ ,  $\mathbf{P}_2 \in \mathbf{P}$ , есть оператор над памятью,  $\mathbf{P}_1$  – область определения оператора,  $\mathbf{P}_2$  – область значений.

Рассмотрим конечное множество операторов  $\mathbf{E}$ . При выполнении программ и микропрограмм существенными являются не только изменения состояния элементов памяти (ячеек ЗУ и регистров), но также и переходы от одних команд (фрагментов) к другим. Введем в рассмотрение элемент  $S_c$  с конечным множеством значений  $\mathbf{N}$ . Пусть задано отображение  $\iota : \mathbf{N} \rightarrow \mathbf{E}$ . Здесь  $\mathbf{N}$  есть множество меток операторов, в частном случае подмножество натуральных чисел. Если элементы множества  $\mathbf{E}$  есть отдельные команды, то в качестве элементов множества  $\mathbf{N}$  могут рассматриваться адреса команд.

В общем случае фрагменты программы или микропрограммы, которые будут рассматриваться как операторы, могут иметь несколько входов. Обозначим конечное множество входов оператора  $\mathcal{E}$  через  $\mathbf{A}_1^\varepsilon$ . Отображение  $l$ , ставящее в соответствие каждому входу всех операторов из  $\mathbf{E}$  одно или несколько значений  $Cч$ , представим в виде:

$$l: \mathbf{N} \rightarrow \bigcup_{\varepsilon \in \mathbf{E}} \mathbf{A}_1^\varepsilon.$$

Назовем обобщенной памятью множество  $\mathbf{B} \cup \{Cч\} \cup \mathbf{T}$ , где  $\mathbf{T}$  – множество моментов времени. Состоянием обобщенной памяти назовем  $o = (p, n, t)$ , где  $p$  – состояние памяти перед выполнением оператора;  $n$  – есть метка выполняемого оператора;  $t$  – время начала выполнения оператора. Различные элементы  $o$  образуют множество состояний обобщенной памяти  $\mathbf{O}$ , где  $\mathbf{O} = \mathbf{P} \times \mathbf{N} \times \mathbf{T}$ . Будем считать, что каждый оператор  $\mathcal{E}$ , кроме преобразования состояния памяти, осуществляет передачу управления на следующий оператор и требует для своего выполнения определенного времени. В соответствии с этим оператором  $\mathcal{E}$  будем называть отображение

$$\mathcal{E}: \mathbf{O}_1 \rightarrow \mathbf{O}_2; \quad \mathbf{O}_1 \subset \mathbf{O}; \quad \mathbf{O}_2 \subset \mathbf{O},$$

где  $\mathbf{O}_1$  – область определения оператора;

$\mathbf{O}_2$  – область значений оператора.

Сам оператор  $\mathcal{E}$  задается в виде команды, микрокоманды или фрагмента программы (макрокоманды).

### III. СТРУКТУРА ОБЛАСТЕЙ ОПРЕДЕЛЕНИЯ И ЗНАЧЕНИЯ ОПЕРАТОРОВ

Рассмотрим структуру множеств  $\mathbf{O}_1$  и  $\mathbf{O}_2$ .

$$\mathbf{O}_1 = \bigcup_{a_1 \in \mathbf{A}_1} \mathbf{O}_1^{a_1}; \quad \mathbf{O}_1^{a_1} = \mathbf{P}_1^{a_1} \times \{a_1\} \times \mathbf{T},$$

где  $\mathbf{A}_1$  – конечное множество состояний  $Cч$ , соответствующих входам в оператор  $\mathcal{E}$  (множество входных меток);

$a_1$  – элемент множества  $\mathbf{A}_1$ ;

$\mathbf{O}_1^{a_1}$  – подобласть определения  $\mathcal{E}$ , соответствующая входу с меткой  $a_1$ ;

$\mathbf{P}_1^{a_1}$  – подмножество допустимых состояний памяти перед выполнением оператора  $\mathcal{E}$ , соответствующее входу с меткой  $a_1$ ;

$\mathbf{T}$  – множество моментов времени.

$$\mathbf{O}_2 = \bigcup_{a_2 \in \mathbf{A}_2} \mathbf{O}_2^{a_2}; \quad \mathbf{O}_2^{a_2} = \mathbf{P}_2^{a_2} \times \{a_2\} \times \mathbf{T};$$

$$\mathbf{A}_2 \cap \mathbf{A}_1 = \emptyset,$$

где  $\mathbf{A}_2$  – конечное множество состояний  $Cч$ , соответствующих выходам оператора  $\mathcal{E}$  (множество выходных меток);

$a_2$  – элемент множества  $\mathbf{A}_2$ ;

$\mathbf{O}_2^{a_2}$  – подобласть определения  $\mathcal{E}$ , соответствующая выходу с меткой  $a_2$ ;

$\mathbf{P}_2^{a_2}$  – подмножество возможных состояний памяти после выполнения оператора  $\mathcal{E}$ , соответствующих выходу с меткой  $a_2$ ;

$\mathbf{T}$  – множество моментов времени.

Оператор  $\mathcal{E}$ , заданный указанным образом, определяет новое состояние памяти:  $p_2 = \varepsilon_p(p_1, a_1)$ ,  $p_1 \in \mathbf{P}_1^{a_1}$ ,  $a_1 \in \mathbf{A}_1$ , где  $\varepsilon_p$  – отображение, задающее новое состояние памяти при выполнении оператора  $\mathcal{E}$ ; новое состояние  $Cч$ :  $a_2 = \varepsilon_a(p_1, a_1)$ ,  $p_1 \in \mathbf{P}_1^{a_1}$ ,  $a_1 \in \mathbf{A}_1$ , где  $\varepsilon_a$  – отображение, задающее метку выхода при выполнении оператора  $\mathcal{E}$ ; новое значение времени:  $t_2 = t_1 + t(p_1, a_1)$ ,  $t_1 \in \mathbf{T}$ ,  $t_2 \in \mathbf{T}$ , где  $t_1$  – значение времени перед выполнением оператора;  $t_2$  – значение времени после выполнения оператора;  $t(p_1, a_1)$  – время выполнения оператора.

Каждое выполнение оператора  $\mathcal{E}$  характеризуется парой  $(a_1, a_2)$ ,  $a_1 \in \mathbf{A}_1$ ,  $a_2 \in \mathbf{A}_2$ . Структура множеств  $\mathbf{O}_1$  и  $\mathbf{O}_2$  может быть задана следующим образом:

$$\mathbf{O}_1 = \prod_{\substack{a_1 \in \mathbf{A}_1 \\ a_2 \in \mathbf{A}_2}} \mathbf{O}_1^{a_1 a_2}; \quad \mathbf{O}_1^{a_1 a_2} = \mathbf{P}_1^{a_1 a_2} \times \{a_1\} \times \mathbf{T};$$

$$\mathbf{P}_1^{a_1 a_2} \cap \mathbf{P}_1^{a_1 a_2'} = \emptyset \text{ при } a_2 \neq a_2';$$

$$\mathbf{O}_2 = \bigcup_{\substack{a_1 \in \mathbf{A}_1 \\ a_2 \in \mathbf{A}_2}} \mathbf{O}_2^{a_1 a_2}; \quad \mathbf{O}_2^{a_1 a_2} = \mathbf{P}_2^{a_1 a_2} \times \{a_2\} \times \mathbf{T},$$

где  $\mathbf{O}_1^{a_1 a_2}$ ,  $\mathbf{O}_2^{a_1 a_2}$  – множества состояний обобщенной памяти перед и после выполнения оператора  $\mathcal{E}$  при входе в него по метке  $a_1$  и выходе по метке  $a_2$ ;

$\mathbf{P}_1^{a_1 a_2}$ ,  $\mathbf{P}_2^{a_1 a_2}$  – множества состояний памяти перед и после выполнения оператора  $\mathcal{E}$  при входе в него по метке  $a_1$  и выходе по метке  $a_2$ .

В случае, если прохождение оператора  $\mathcal{E}$  по пути  $(a_1, a_2)$  невозможно,  $\mathbf{P}_1^{a_1 a_2} = \emptyset$ ,  $\mathbf{P}_2^{a_1 a_2} = \emptyset$ .

Оператор  $\mathcal{E}$  определяет конечное множество подоператоров  $\mathcal{E}^{a_1 a_2}$ ,  $a_1 \in \mathbf{A}_1$ ,  $a_2 \in \mathbf{A}_2$ , соответствующих входу в оператор по метке  $a_1$  и выходу по метке  $a_2$ :

$$\mathcal{E}^{a_1 a_2} : \mathbf{P}_1^{a_1 a_2} \times \{a_1\} \times \mathbf{T} \rightarrow \mathbf{P}_2^{a_1 a_2} \times \{a_2\} \times \mathbf{T}.$$

Каждый подоператор  $\mathcal{E}^{a_1 a_2}$  определяет новое состояние памяти:

$$p_2 = \mathcal{E}_p^{a_1 a_2}(p_1), p_1 \in \mathbf{P}_1^{a_1 a_2}, p_2 \in \mathbf{P}_2^{a_1 a_2},$$

где  $\mathcal{E}_p^{a_1 a_2}$  - отображение, задающее новое состояние памяти, новое состояние  $Cu$ , равное  $a_2$ , и новое значение времени:

$$t_2 = t_1 + t^{a_1 a_2}(p_1), t_1 \in \mathbf{T}, t_2 \in \mathbf{T}, p_1 \in \mathbf{P}_1^{a_1 a_2},$$

где  $t^{a_1 a_2}(p_1)$  - время выполнения оператора  $\mathcal{E}$  при входе в него по метке  $a_1$  и выходе по метке  $a_2$ .

#### IV. ПРОГРАММНО-МИКРОПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ КАК ПОЛУГРУППА ОПЕРАТОРОВ

Определим произведение операторов  $\mathcal{E}^I$  и  $\mathcal{E}^{II}$ ,  $\mathcal{E}^I \in \mathbf{E}$ ,  $\mathcal{E}^{II} \in \mathbf{E}$  как оператор  $\mathcal{E}^{III} = \mathcal{E}^I \mathcal{E}^{II}$ . Необходимым условием существования этого произведения является  $\mathbf{A}_1^I \cap \mathbf{A}_1^{II} = \emptyset$ , где  $\mathbf{A}_1^I$ ,  $\mathbf{A}_1^{II}$  - множества  $\mathbf{A}_1$  операторов  $\mathcal{E}^I$  и  $\mathcal{E}^{II}$  соответственно.

Множества входных  $\mathbf{A}_1^{III}$  и выходных  $\mathbf{A}_2^{III}$  меток оператора  $\mathcal{E}^{III}$  есть  $\mathbf{A}_1^{III} = \mathbf{A}_1^I \cup \mathbf{A}_1^{II}$ ;  $\mathbf{A}_2^{III} = (\mathbf{A}_2^I \cup \mathbf{A}_2^{II}) / ((\mathbf{A}_1^I \cap \mathbf{A}_2^{II}) \cup (\mathbf{A}_1^{II} \cap \mathbf{A}_2^I))$ .

На рис. 1 показаны возможные четыре случая связей между операторами  $\mathcal{E}^I$  и  $\mathcal{E}^{II}$ .

Соответственно, при выполнении операторов  $\mathcal{E}^I$ ,  $\mathcal{E}^{II}$  существует определенная последовательность их работы, зависящая от начального состояния памяти  $p$  и входа  $a_1^{III}$ . Любое выполнение оператора  $\mathcal{E}^{III}$  характеризуется следом  $s$ , который есть слово в алфавите

$$\left\{ (a_1^I, a_2^I) \mid a_1^I \in \mathbf{A}_1^I, a_2^I \in \mathbf{A}_2^I \right\} \cup \left\{ (a_1^{II}, a_2^{II}) \mid a_1^{II} \in \mathbf{A}_1^{II}, a_2^{II} \in \mathbf{A}_2^{II} \right\}.$$

То есть

$$s = (a_{1j_1}^{i_1}, a_{2k_1}^{i_1}) (a_{1j_2}^{i_2}, a_{2k_2}^{i_2}) \dots (a_{1j_m}^{i_m}, a_{2k_m}^{i_m}), \quad (1)$$

где  $i_1, i_2, \dots, i_m$  принимают значения из множества  $\{\mathbf{I}, \mathbf{II}\}$ ;

$$i_1 = i_3 = i_5 = \dots; i_2 = i_4 = i_6 = \dots; i_1 \neq i_2;$$

$$a_{1j_1}^{i_1}, a_{1j_3}^{i_3}, \dots \text{ принадлежат множеству } \mathbf{A}_1^I;$$

$$a_{2k_2}^{i_1}, a_{2k_2}^{i_3}, \dots \text{ принадлежат множеству } \mathbf{A}_2^I;$$

$$a_{1j_2}^{i_2}, a_{1j_4}^{i_4}, \dots \text{ принадлежат множеству } \mathbf{A}_1^{II};$$

$$a_{2k_2}^{i_2}, a_{2k_4}^{i_4}, \dots \text{ принадлежат множеству } \mathbf{A}_2^{II};$$

$$a_{1j_1}^{i_1} = a_1^{III}; a_{2k_1}^{i_1} = a_{1j_2}^{i_2};$$

$$a_{2k_2}^{i_2} = a_{1j_3}^{i_3}; \dots; a_{2k_m}^{i_m} = a_2^{III};$$

$m$  - количество букв в следе  $s$ , то есть количество проходов через операторы  $\mathcal{E}^I$ ,  $\mathcal{E}^{II}$ .

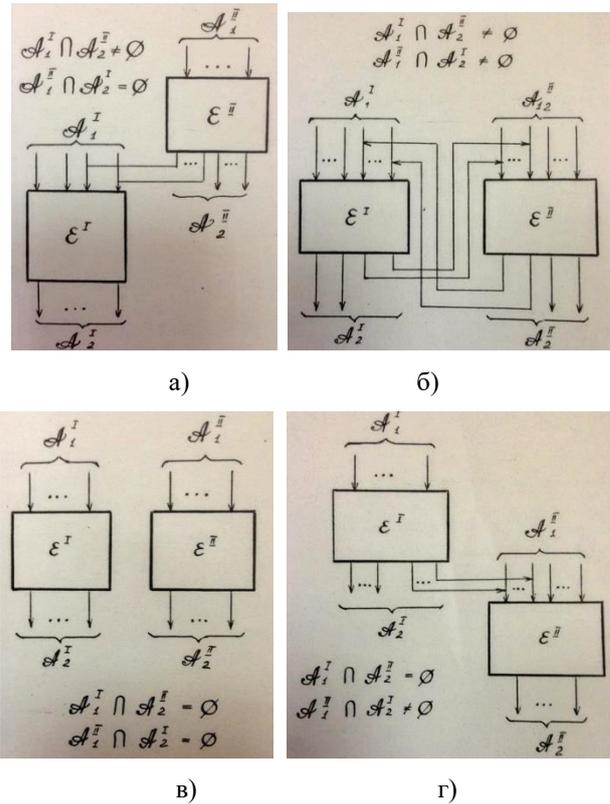
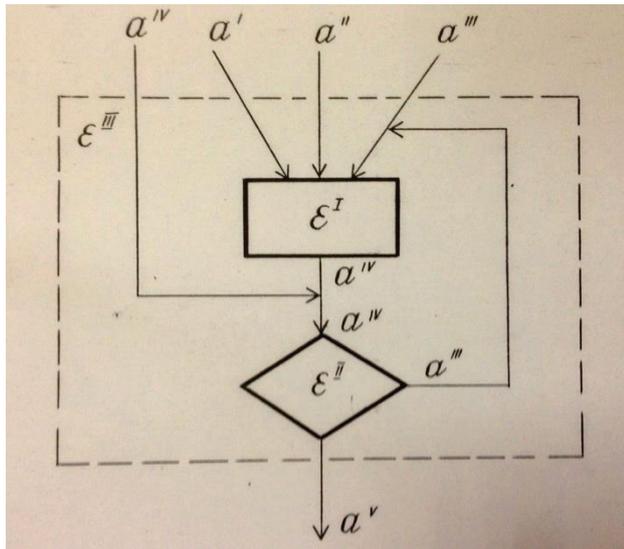


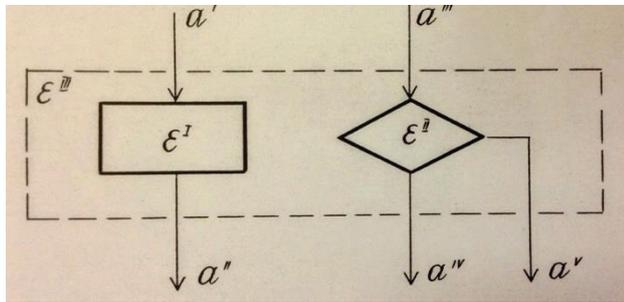
Рис. 1. Различные случаи взаимодействия операторов  $\mathcal{E}^I$  и  $\mathcal{E}^{II}$

Каждой паре  $(a_1^{III}, a_2^{III})$  оператора  $\mathcal{E}^{III}$  соответствует множество следов вида (1). Необходимым условием того, что  $p \in \mathbf{P}_1^{III a_1 a_2}$ , где  $\mathbf{P}_1^{III a_1 a_2}$  - множество состояний памяти, на котором определен оператор  $\mathcal{E}^{III a_1 a_2}$ , то есть оператор  $\mathcal{E}^{III}$  при входе в него по метке  $a_1$  и выходе по метке  $a_2$  является конечность следа  $s$

. Для каждой пары  $(a_1, a_2)$ ,  $a_1 \in \mathbf{A}_1^{\text{III}}$ ,  $a_2 \in \mathbf{A}_2^{\text{III}}$  рассмотрим множество  $\mathbf{S}^{a_1 a_2}$  конечных следов. Каждый след  $s \in \mathbf{S}^{a_1 a_2}$  определяет выполнение последовательности операторов и задает преобразование состояния памяти, элемента  $Cu$  и времени.



а)



б)

Рис. 2. Пары операторов, произведения которых существуют

На рис. 2 показаны пары операторов  $\varepsilon^{\text{I}}$  и  $\varepsilon^{\text{II}}$ , произведения которых существуют. Для рисунка 3, а  $\mathbf{A}_1^{\text{I}} = \{a^{\text{I}}, a^{\text{II}}, a^{\text{III}}\}$ ,  $\mathbf{A}_2^{\text{I}} = \{a^{\text{IV}}\}$ ,  $\mathbf{A}_1^{\text{II}} = \{a^{\text{IV}}\}$ ,  $\mathbf{A}_2^{\text{II}} = \{a^{\text{III}}, a^{\text{V}}\}$ . Входными и выходными множествами меток оператора  $\varepsilon^{\text{III}}$  являются  $\mathbf{A}_1^{\text{III}} = \{a^{\text{I}}, a^{\text{II}}, a^{\text{III}}, a^{\text{IV}}\}$ ,  $\mathbf{A}_2^{\text{III}} = \{a^{\text{V}}\}$ .

Для рис. 2б  $\mathbf{A}_1^{\text{I}} = \{a^{\text{I}}\}$ ,  $\mathbf{A}_2^{\text{I}} = \{a^{\text{II}}\}$ ,  $\mathbf{A}_1^{\text{II}} = \{a^{\text{III}}\}$ ,  $\mathbf{A}_2^{\text{II}} = \{a^{\text{IV}}, a^{\text{V}}\}$ ,  $\mathbf{A}_1^{\text{III}} = \{a^{\text{I}}, a^{\text{III}}\}$ ,  $\mathbf{A}_2^{\text{III}} = \{a^{\text{II}}, a^{\text{IV}}, a^{\text{V}}\}$ .

Таким образом, на множестве операторов  $\mathbf{E}$  определена полугруппа, причем произведение любой последовательности операторов, если  $\mathbf{A}_2^i \cap \mathbf{A}_1^j \neq \emptyset$  при

$i \neq j$ , для всех операторов существует и является оператором. Отметим, что при использовании введенной операции умножения результат произведения набора операторов не зависит от последовательности умножения.

В качестве одного из операторов можно рассматривать команду останова. Эта команда в программах реального времени используется для останова в режиме ожидания запроса на прерывание. В этом случае команду останова можно рассматривать как оператор, выполняющийся за один такт, при отсутствии запроса на прерывание передающий управление на свою входную метку и, как и все остальные команды при немаскированном прерывании, в качестве одного из аргументов проверяющий состояние регистра запроса на прерывание. Отметим, что для вычислительных программ, в которых прерывания могут не использоваться, команда останова может рассматриваться как оператор с  $\mathbf{A}_2 = \emptyset$ .

Программой является оператор, у которого  $\mathbf{A}_2 = \emptyset$ . Программа может содержать или не содержать оператор останова.

После того, как программа или микропрограмма сформирована в виде произведения некоторого множества операторов, выделим в множестве входных меток некоторое множество внешних входов программы или микропрограммы. Хотя в общем случае возможно наличие нескольких входов в программу или микропрограмму, в программе или микропрограмме цифровой системы в целом, как правило, имеется одна точка, с которой начинается ее выполнение при включении питания.

Учет действия прерываний осуществляется выделением в множестве  $\mathbf{B}$  регистров запроса на прерывание и регистров векторов прерывания.

## V. ЗАКЛЮЧЕНИЕ

Если отладка программного или микропрограммного обеспечения осуществляется с использованием моделирования технических средств [14-16], она может быть выполнена на машинных моделях как функционально-логического уровня, так и уровня архитектуры или микроархитектуры.

Составление набора тестов в этом случае должно осуществляться, прежде всего, исходя из выполняемых функций, а затем - исходя из структуры программы или микропрограммы [17, 18]. В последнем случае могут быть использованы различные методы: метод покрытия путей, линейных участков или переходов, тестирование по особым значениям, иерархическое тестирование и др. [19, 20]. Использование предложенной модели позволит учесть особенности программно-микропрограммного обеспечения современных цифровых систем и разработать систему его автоматизированного тестирования с высокой эффективностью. При этом возможна реализация автоматизированной генерации тестовых входных взаимодействий как на основе

структуры программно-микропрограммного обеспечения, так и на основе анализа заданных в спецификации алфавита выполняемых функций и их возможных последовательностей.

#### ЛИТЕРАТУРА

- [1] Тихонов А.Н., Иванников А.Д. Информатизация российского образования и общества в целом // Международное сотрудничество. 1997. № 4. С. 1.
- [2] Климов А.В., Левченко Н.Н., Окунев А.С., Стемповский А.Л. Методы адаптации параллельной потоковой вычислительной системы под задачи отдельных классов // Информационные технологии и вычислительные системы. 2009. №3. С. 12-21.
- [3] Иванников А.Д., Тихонов А.Н., Цветков В.Я. Критерии готовности к использованию информационных технологий // Международный журнал прикладных и фундаментальных исследований. 2009. № 3. С. 84-85.
- [4] Тихонов А.Н., Иванников А.Д., Цветков В.Я. Образовательные услуги как инструмент качества образования // Международный журнал прикладных и фундаментальных исследований. 2009. № 3. С. 94-96.
- [5] Иванников А.Д. Тематические интернет-порталы как средство агрегации электронного контента в заданной предметной области // Информационные технологии. 2014. №3. С. 43-48.
- [6] Иванников А.Д., Стемповский А.Л. Математическая модель отладки проектов сложных цифровых схем и микросистем на основе представления последних в виде семейства стационарных динамических систем // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2014. № 2. С. 123-128.
- [7] Romanov A.Yu., Ivannikov A.D., Romanova I.I. Simulation and synthesis of network-on-chip by using NOCSIPM HDL library. 2016 IEEE 36<sup>th</sup> International Conference on Electronics and Nanotechnology, ELNANO 2016 – Conference Proceedings. 36. 2016. Pp. 300-303.
- [8] Гаврилов С.В., Глебов А.Л., Стемповский А.Л. Анализ помехоустойчивости цифровых схем на основе логических импликаций // Известия высших учебных заведений. Электроника. 2002. № 5. С. 60.
- [9] Гаврилов С.В., Иванова Г.А., Рыжова Д.И., Соловьев А.Н., Стемповский А.Л. Методы синтеза помехозащищенных комбинационных блоков // Информационные технологии. 2015. Т. 21. № 11. С. 821-826.
- [10] Ляпунов А.А. К алгебраической трактовке программирования // В кн.: Проблемы кибернетики. – М.: Наука, 1962. Вып. 2. С. 235-241.
- [11] Gavrilov S.V., Ivannikov A.D., Stempkovsky A.L. Method of mathematical description for digital system blocks logical models // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2019. № 2. С. 8-11.
- [12] Ivannikov A., Kulagin V., Romanov A., Pozdneevev B. Algebraic models of digital system design debugging decomposition. Proceedings of 2016 IEEE East-West Design and Test Symposium, EWDTS 2016. 2016. P. 7807712.
- [13] Кулагин В.П., Логинов А.А. Анализ программных средств для работы с сетями Петри // Информационные технологии. 2021. Т. 27. № 2. С. 89-96.
- [14] Иванников А.Д. Теоретические основы выбора множества отладочных тестов цифровых систем на основе алфавита выполняемых функций // Информационные технологии. 2019. Т.25. № 11. С. 657-662.
- [15] Bryce R.C., Sampath S., Memon A.M. Developing a Single Model and Test Prioritization Strategies for Event-Driven Software // IEEE Transactions on Software Engineering. 2011. Vol. 37. № 1. Pp. 48-64.
- [16] Иванников А.Д., Стемповский А.Л. Анализ итерационных методов решения систем логических уравнений и их использование при моделировании цифровых систем // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2020. № 3. С. 2-8.
- [17] Иванников А.Д. Формирование отладочного набора тестов для проверки функций цифровых систем управления объектами // Мехатроника, автоматизация, управление. 2017. Т. 18. № 12. С. 795-801.
- [18] Lee J., Kang S., Lee D. Survey on Software Testing Practices // Software, IET. 2012. Vol. 6. № 3. Pp.275-282.
- [19] Кулямин В.В., Петухов А.А. Обзор методов построения покрывающих наборов // Программирование. 2011. Т. 37. № 3. С. 3-41.
- [20] Шилов Н.В. Обзор теории алгебраических моделей программ // В кн.: Мальцевские чтения 2016. Тезисы докладов. 2016. С. 42.

## Structure Formalization of Management Information System Software

A.D. Ivannikov

Institute for design problems in microelectronics of RAS, Moscow  
adi@ippm.ru

**Abstract** — On the algebraic approach basis, the concept of an operator over the memory of digital systems is formalized, the concept of generalized memory is introduced, which includes, in addition to the memory itself and registers, the state of the active label of the operator and also the time value; the functional of the operator over the generalized memory is formalized. The analysis of the structure of the domain of definition and the range of values of the operator is carried out. The concept of a product of operators is introduced; the condition for the existence of the introduced product is formulated. It is

shown that the program of a digital system is a product of operators, the set of which is a semi-group. The developed formal model is supposed to be used to create an effective system for the automated generation of test examples for software of digital systems.

**Keywords** — software model, program as a product of operators, algebraic model, generalized memory operators.

## REFERENCES

- [1] Tikhonov A.N., Ivannikov A.D. Informatization of Russian education and society as a whole // *International cooperation*. 1997. No. 4. P. 1.
- [2] Klimov A.V., Levchenko N.N., Okunev A.S., Stempkovskiy A.L. Parallel dataflow computing system adaptation for specific task classes // *Journal of Information Technologies and Computing Systems*. 2009. No. 3. Pp. 12-21.
- [3] Ivannikov A.D., Tikhonov A.N., Cvetkov V.Ya. Readiness criteria for information technologies usage // *International Journal of Applied and Fundamental Research*. 2009. No. 3. Pp. 84-85.
- [4] Tikhonov A.N., Ivannikov A.D., Cvetkov V.Ja. Obrazovatel'nye uslugi kak instrument kachestva obrazovaniya // *Mezhdunarodnyj zhurnal prikladnyh i fundamental'nyh issledovaniy*. 2009. No 3. Pp. 94-96.
- [5] Ivannikov A.D. Subject Internet portals as the means of aggregating electronic content in a given subject area // *Information technologies*. 2014. No. 3. Pp. 43-48.
- [6] Ivannikov A.D., Stempkovsky A.L. Complex Digital Systems and Microsystems Design Debugging Mathematic Model on the Basis of Stationary Dynamic System Family Presentation // *Problems of Perspective Micro- and Nanoelectronic Systems Development*. 2014. Issue 2. Pp. 123-128.
- [7] Romanov A.Yu., Ivannikov A.D., Romanova I.I. Simulation and synthesis of network-on-chip by using NOCSIPM HDL library. 2016 IEEE 36<sup>th</sup> International Conference on Electronics and Nanotechnology, ELNANO 2016 – Conference Proceedings. 36. 2016. Pp. 300-303.
- [8] Gavrilov S.V., Glebov A.L., Stempkovskiy A.L. Digital circuits noise immunity analysis on logical implication base // *Izvestiya Vysshikh Uchebnykh Zavedenii. Elektronika*. 2002. No. 5. P. 60.
- [9] Gavrilov S.V., Ivanova G.A., Ryzhova D.I., Soloviev A.N., Stempkovskiy A.L. Metody sinteza pomekhozashchishchennykh kombinatsionnykh blokov // *Informatsionnye tekhnologii*, 2015. V. 21. No.11. Pp. 821-826.
- [10] Lyapunov A.A. Algebraic approach to programming // In the book: *Cybernetic Problems*. – Moscow: Nauka. 1962. Issue 2. Pp. 235-241.
- [11] Gavrilov S.V., Ivannikov A.D., Stempkovsky A.L. Method of mathematical description for digital system blocks logical models // *Problems of Perspective Micro- and Nanoelectronic Systems Development*. 2019. Issue 2. P. 8-11.
- [12] Ivannikov A., Kulagin V., Romanov A., Pozdneev B. Algebraic models of digital system design debugging decomposition. Proceedings of 2016 IEEE East-West Design and Test Symposium, EWDTs 2016. 2016. P. 7807712.
- [13] Kulagin V.P., Loginov A.A. Analysis of software means for Petri network operations // *Information Technologies*. 2021. V. 27. No. 2. Pp. 89-96.
- [14] Ivannikov A.D. Theoretical Basis for the Selection of Design Debugging Tests Set for Digital Systems Based on the Alphabet of Functions Performed // *Information Technologies*. 2019. Vol. 25. No. 11. Pp. 657-662.
- [15] Bryce R.C., Sampath S., Memon A.M. Developing a Single Model and Test Prioritization Strategies for Event-Driven Software // *IEEE Transactions on Software Engineering*. 2011. Vol. 37. № 1. Pp. 48-64.
- [16] Ivannikov A.D., Stempkovsky A.L. Analysis of Iterative Methods for Solving Logical Equation Systems and their Use in Digital System Simulation // *Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020*. Issue 3. P. 2-8.
- [17] Ivannikov A.D. Debugging Input Set Generation for Testing of Control Digital Systems Functions // *Mekhatronika, Avtomatizatsiya, Upravlenie*. 2017. Vol. 18. No.12. Pp. 795-801.
- [18] Lee J., Kang S., Lee D. Survey on Software Testing Practices // *Software, IET*. 2012. Vol. 6. № 3. Pp.275-282.
- [19] Kulyamin V.V., Petuhov A.A. Overview of methods for constructing covering sets // *Programming*. 2011. V. 37. No. 3. Pp. 3-41.
- [20] Shilov N.V. Review of the theory of algebraic program models // In the book: *Maltcevskie Chteniya 2016. Abstracts*. 2016. P. 42.

# Расширение возможностей SPICE-подобных программ за счет учета эффектов старения в МОП схемах, обусловленных эффектами горячих носителей, пробоя диэлектрика и электромиграции

И.А. Харитонов

Национальный исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики), г. Москва, ikharitonov@hse.ru

**Аннотация** — Описаны дополнения к стандартным SPICE моделям МОП элементов схем, учитывающие эффекты их старения, обусловленные влиянием горячих носителей, пробоя диэлектрика и электромиграции. Наборы таких моделей вместе со средствами определения их параметров и средствами SPICE моделирования объединены в подсистему SPICE моделирования КМОП схем с учетом факторов старения и оценки параметров надежности и времени бессбойной работы. Приведены примеры моделирования характеристик аналоговых и цифровых фрагментов КМОП схем с учетом указанных эффектов старения.

**Ключевые слова** — КМОП схемы, эффекты старения, горячие носители, NBTI, PBTI, HCI, TDDD, электромиграция, надежность, время бессбойной работы, SPICE модели, эквивалентные схемы, схемотехническое моделирование, аналоговые схемы, цифровые схемы

## I. ВВЕДЕНИЕ

Хорошо известно, что процесс уменьшения размеров МОП транзисторов и проводников БИС сопровождается увеличением электрических полей в структурах МОПТ и плотностей токов в проводниках. Увеличение электрических полей в МОПТ приводит к усилению эффектов «горячих» носителей внутри структур транзисторов, изменяющих параметры МОПТ со временем, т.е. к «старению» МОПТ и схем.

Традиционно выделяют следующие эффекты в МОПТ, приводящие к их «старению»:

- генерация «горячих» электронов и дырок («hot carriers», HC, «hot carriers injection», HCI) в канале транзистора у стокового перехода при достижении *горизонтальным* электрическим полем в канале значений, необходимых для ионизации носителей (электронов в n-МОП или дырок в p-МОП);
- генерация «горячих» носителей из-за температурной нестабильности вследствие отрицательного смещения («Negative Bias Temperature Instability», NBTI) в p-канальных МОПТ или положительного смещения («Positive Bias Temperature Instability», PBTI) в n-канальных МОПТ в подзатворном

диэлектрике под действием *вертикального* поля затвора;

- эффекты пробоя подзатворного диэлектрика со временем («Time Dependent Dielectric Breakdown», TDDDB). При этом выделяют «мягкий» (soft, при котором ток через затвор растет плавно или увеличивается до конкретной величины и дальше не растет) и «жесткий» (hard, когда ток через затвор растет скачкообразно и достигает достаточно больших величин).

Возникшие при описанных выше процессах высокоэнергетичные носители заряда попадают в подзатворный диэлектрик и на границу раздела «диэлектрик затвора - полупроводник», формируя поверхностные состояния  $\Delta N_{it\_stress}(t)$  на границе раздела «диэлектрик-полупроводник», зависящие от времени и влияющие на пороговое напряжение, уменьшающие подвижность носителей в канале и приводящие к уменьшению наклона предпороговой сток-затворной ВАХ и, как результат, спаду максимального тока стока транзистора ([2], [4] и др.).

Эффекты, связанные с пробоем диэлектрика, приводят к возникновению токов утечки через подзатворный диэлектрик и также к последующему сдвигу порогового напряжения и спаду крутизны МОПТ ([3], [19] и др.) за счет наведенных при пробое поверхностных состояний в подзатворном диэлектрике.

Использование многослойных подзатворных диэлектриков (с высокой диэлектрической проницаемостью) в глубоко субмикронных (проектные нормы менее 45 нм) МОП транзисторах с переходными (дефектными) областями между слоями с одной стороны увеличивает физическую толщину изолятора, с другой стороны, снижает электрическую прочность подзатворного диэлектрика и повышает вероятность туннелирования через него и развития пробоя ([2], [9], [10] и др.). При этом, хотя вероятность пробоя отдельного транзистора обычно пренебрежимо мала, вероятностью пробоя в схемах, содержащих миллиарды транзисторов, вероятностью пробоя уже пренебрегать нельзя для типового срока службы схемы 10 лет ([1], [3], [9], [6] и др.).

Уменьшение сечений проводников БИС приводит к усилению эффектов электромиграции в них, утончению проводников, росту их сопротивления и даже к обрыву ([2], [31] и др.) .

Специалисты-проектировщики интегральных схем и электронных устройств понимают, что деградация устройства вследствие «горячих» носителей и других механизмов старения становится ограничивающим фактором при масштабировании ИС и серьезной проблемой для современных систем с нанометровыми размерами транзисторов ([1], [2] и др.). Оценка надежности схем до изготовления становится важным этапом в процессе проектирования схем. Появился даже термин «Проектирование для обеспечения надежности» (Design for reliability). Количество работ, посвященных исследованию и вопросам моделирования эффектов старения в КМОП транзисторах и схемах при различных проектных нормах, весьма велико и продолжает увеличиваться при переходе к меньшим проектным нормам.

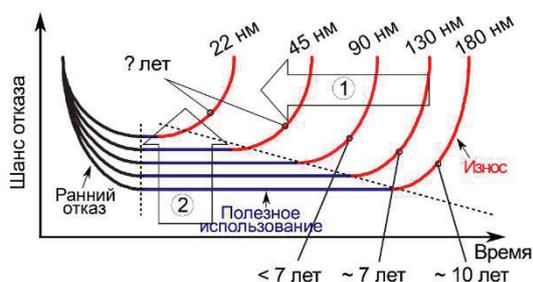


Рис. 1. Уменьшение времени работы КМОП схем при масштабировании их размеров ([3])

Одними из первых пакетов SPICE моделирования схем с учетом эффектов старения, были: BERT, RELY и др. Подходы и маршруты, заложенные в этих пакетах, были затем использованы в ряде коммерческих SPICE симуляторов крупных компаний: Cadence Spectre/UltraSim, Mentor Graphics Eldo, Synopsys MOSRA и др. Затем появились и более новые пакеты моделирования схем с учетом эффектов старения ([4], [5][13], и др.)

Однако, несмотря на большое количество работ по исследованию и моделированию эффектов старения в КМОП схемах, можно сказать, что отечественные проектировщики КМОП схем редко проводят анализ влияния эффектов старения на работу и надежность схем. В числе прочих, это можно объяснить следующими факторами:

- 1) большим объемом имеющейся информации по этим вопросам,
- 2) использованием в статьях повышенных напряжений и температур (для ускорения процесса тестирования) для исследования эффектов горячих носителей и пробоя диэлектрика в МОПТ и связанной с этим необходимостью пересчета параметров деградации МОПТ из более «жестких» условий тестирования в параметры для нормального режима работы,

3) недостаточно подробным описанием используемых моделей старения в системах проектирования схем, где эти модели присутствуют

4) практически отсутствием готовых наборов SPICE моделей компонентов схем с учетом эффектов старения для различных проектных норм, факторов старения и режимов работы.

Все это говорит об актуальности создания наборов SPICE моделей КМОП транзисторов с учетом эффектов старения с различными проектными нормами для расширения возможностей широко используемых систем SPICE моделирования схем.

## II. ПОДСИСТЕМА SPICE МОДЕЛИРОВАНИЯ ХАРАКТЕРИСТИК КМОП СХЕМ С УЧЕТОМ ЭФФЕКТОВ СТАРЕНИЯ

В результате проведенной нами работы по анализу и обработке большого количества (литературных) данных по деградации и моделированию характеристик МОП транзисторов со временем, вызванной эффектами «горячих» носителей, пробоя диэлектрика, электромиграции в проводниках, при уменьшении минимальных размеров транзисторов от единиц микрометров до десятков нанометров, сформирована подсистема схемотехнического моделирования характеристик МОП схем, с учетом упомянутых эффектов.

Ранее нами была отработана и описана SPICE модель КМОПТ для учета эффектов NBTI и HCI [12]. В модели был использован применяемый нами подход, при котором параметры модели МОПТ зависят от плотностей наведенных в подзатворном окисле заряда носителей  $\Delta N_{ot}(t)$  и поверхностных состояний на границе раздела изолятор-кремний  $\Delta N_{it}(t)$ . Это дало возможность свести в одну модель эффекты NBTI, HCI и радиации [11].

В данной работе модель доработана и дополнительно учитывает эффекты пробоя подзатворного диэлектрика. Обобщенная SPICE макро модель МОПТ для учета эффектов PBTI, HCI, TDDDB приведена настроена для различных проектных норм – от долей микрометров до десятков нанометров.

В результате разработана подсистема учета факторов старения, включающая:

- набор схемотехнических макромоделей МОПТ на базе стандартных моделей, в которых учтены эффекты старения КМОП схем: вследствие «горячих» носителей (NBTI, PBTI, HCI), процессов пробоя подзатворного диэлектрика (TDDDB), электромиграции;
- пакет SPICE моделирования с включенными моделями МОПТ с учетом эффектов старения;
- набор специальных скриптов, обеспечивающих расчет основных параметров SPICE моделей МОПТ, учитывающих факторы старения, в зависимости от параметров структуры транзистора, величины и продолжительности электрического стресса, условий окружающей среды, используя

имеющиеся литературные или экспериментально полученные данные по деградации МОПТ под действием стресса;

- набор скриптов, обеспечивающих расчет времени работы МОП транзистора до наступления пробоя диэлектрика и времени работы до сбоя схемы за счет эффектов электромиграции;

Сам процесс SPICE моделирования работы схем с учетом эффектов старения, как и в других работах, состоит из нескольких этапов (см. рис. 2):

1. Анализ работы схемы в рабочем режиме в течение определенного количества тактов работы схемы. Определение степени проявления эффектов HCI, BTI, TDDB за этот период. Расчет коэффициентов деградации для каждого вида эффектов с учетом электрического режима, температуры и др.

Для учета эффектов электромиграции во время первого этапа SPICE моделирования оцениваются токи потребления схем.

2. Корректировка параметров SPICE моделей МОПТ с учетом полученных на предыдущем этапе коэффициентов деградации по каждому фактору старения и моделирование работы схемы через продолжительное время работы.

3. Определение времени наработки схемы на отказ по каждому из факторов старения по критерию выхода критического параметра схемы (коэффициента усиления, времени задержки, сопротивления и др.) за допустимые пределы. Определение результирующего времени наработки схемы на отказ и вероятности бессбойной работы.

Для основного МОП транзистора макромоделей ([11], [12]) основные параметры его SPICE модели: пороговое напряжение ( $V_{th}$ ), подвижность ( $U_0$ ), коэффициент, описывающий предпороговый наклон сток-затворных ВАХ ( $n_{factor}$ ) зависят от накопленных в подзатворном диэлектрике плотностей зарядов  $\Delta N_{ot}(t)$  и на

границе кремний-диэлектрик поверхностных состояний  $\Delta N_{it}(t)$ , которые, в свою очередь, зависят от времени стресса (работы схемы)  $t_{stress}$ , электрического режима работы МОПТ и условий окружающей среды. Указанные значения плотностей зарядов пересчитываются через традиционно рассчитываемые сдвиги порогового напряжения в зависимости от времени работы/стресса ( $t_{stress}$ ) (для удобства обработки литературных данных):

$$V_{th}(t_{stress}) = V_{th_0} + \Delta V_{th\_PBTI}(t_{stress}) + \Delta V_{th\_HCI}(t_{stress}) + \Delta V_{th\_TDDB}(t_{BreakDown}), \quad (1)$$

$$U_0(t_{stress}) = \frac{U_{0_0}}{1 + \alpha \cdot (N_{it\_PBTI}(t_{stress}) + N_{it\_HCI}(t_{stress}) + N_{it\_TDDB}(t_{BreakDown}))}, \quad (2)$$

где  $V_{th0}$  – пороговое напряжение транзистора в начале работы;

$\Delta V_{th\_PBTI}$ ,  $\Delta V_{th\_HCI}$ ,  $\Delta V_{th\_TDDB}$  – сдвиги порогового напряжения МОПТ, вызванные, соответственно, эффектами PBTI, HCI, TDDB;

$t_{stress}$  – время нахождения МОПТ под действием данного вида стресса,

Для описания упомянутых выше сдвигов пороговых напряжений  $\Delta V_{th}(t)$  вследствие эффектов старения нами используются скорректированные и настроенные на конкретные проектные нормы зависимости для учета данного вида эффектов, основанные на достаточно распространенных выражениях, приведенных ниже.

Для учета эффектов NBTI используются зависимости из [17], [7] и др. работ:

$$\Delta V_{th}(t_{stress}) = (K_v \cdot t_{stress}^{0.5})^{2n}, \quad (3)$$

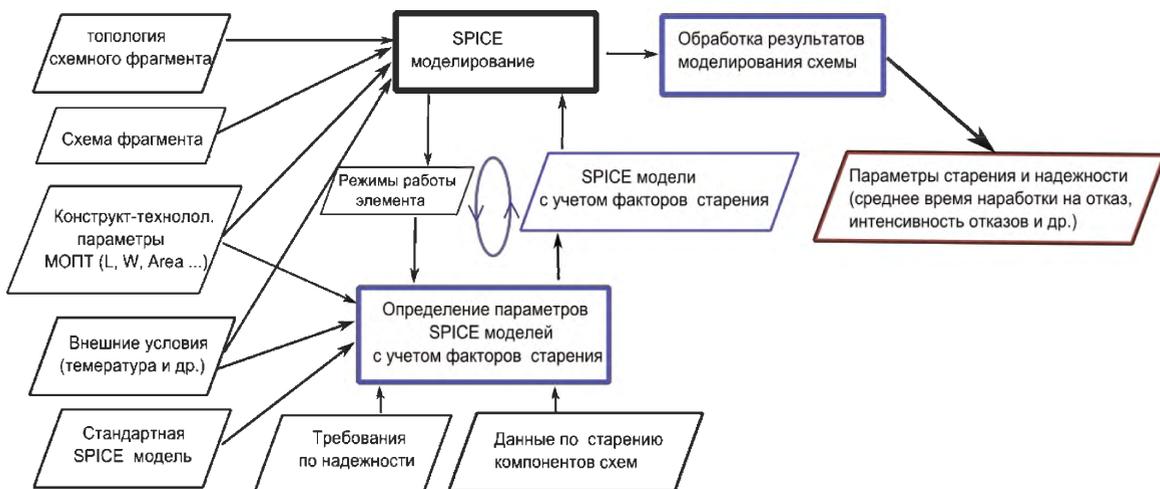


Рис. 2 Маршрут моделирования работы схем с учетом эффектов старения

$$K_v = \left(\frac{q}{C_{ox}}\right)^3 \cdot K^2 \cdot C_{ox} \cdot (V_{gs0} - V_{th}) \cdot \sqrt{C} \cdot \exp\left(\frac{2 \cdot E_{ox}}{E_0}\right) \times \left(1 - \frac{V_{ds}}{\alpha_{NBTI} (V_{gs} - V_{th})}\right), \quad (4)$$

$$C = T_0 \cdot \exp\left(\frac{-E_{a\_NBTI}}{kT}\right), \quad (5)$$

где:  $t_{stress}$  – время работы схемы;

$K, E_0$  – подгоночные коэффициенты;

$n$  – показатель степени зависимости от времени,

$V_{th0}$  – пороговое напряжение МОПТ до начала его работы;

$E_{ox}$  – поле в подзатворном окисле;

$E_{a\_HCl}$  – энергия активации физического процесса NBTI;

$k$  – постоянная Больцмана;

Для учета эффектов НСИ в качестве основы выражений используются зависимости из [5], [8] и др.:

$$\Delta V_{th}(t_{stress}) = A_1 \cdot ((V_{gs} - V_{th0}) \cdot K_v)^{\frac{n_x}{1+n_x}} \cdot \left(\frac{I_{ds}}{W}\right)^{K_I} \cdot \left(\frac{n_x}{l} \cdot t_{stress}\right)^{\frac{1}{1+n_x}}, \quad (6)$$

$$K_v = \exp\left(\frac{E_{ox}}{E_0}\right) \cdot \exp\left(\frac{-\phi_{it}}{q \cdot \lambda \cdot E_m}\right) \cdot \exp\left(\frac{-E_a}{k \cdot T}\right), \quad (7)$$

$$E_m = \frac{V_{ds} - V_{ds\_sat}}{l}, \quad (8)$$

где:  $A_1, K_I, \lambda$  – подгоночные коэффициенты;

$n_x$  – коэффициент модели, по умолчанию, 1.21;

$l$  – длина канала транзистора;

$\phi_{it}$  – минимальная энергия ударной ионизации, 3.7 эВ;

$V_{ds\_sat}$  – напряжение сток-исток насыщения.

Дополнительные сопротивления  $R_{gs}, R_{gd}$  макромодели между затвором и, соответственно, истоком и стоком, описывают токи утечки через затвор МОПТ после наступления пробоя диэлектрика. Их величины зависят от степени пробоя диэлектрика и места расположения точки пробоя в канале транзистора ([19] и др.). В областях, близких к стоку или истоку, сопротивления меньше, ток затвора больше, чувствительность схемы к эффектам пробоя диэлектрика больше.

При оценке времени работы МОПТ до пробоя подзатворного диэлектрика за счет коэффициента  $F$  учитывается расширение кривой распределения вероятности пробоя от времени при уменьшении толщины диэлектрика (см. рис. 3).

При оценке влияния эффектов электромиграции время безопасной работы оценивается в соответствии с общепринятыми критериями, учитывающими

вероятностный характер этого процесса: увеличением сопротивления проводника на 10% для 0.1% межсоединений при заданной температуре [20]:

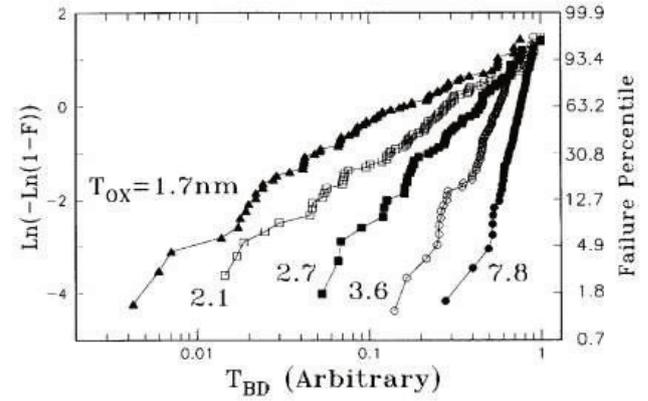


Рис. 3. Пример изменение ширины нормализованного распределения вероятности пробоев диэлектрика от времени работы схемы при уменьшении толщин подзатворного изолятора от 7,8 нм до 1,7 нм (данные работы [10] и др. работ)

$$t_{50} = \frac{A_2}{j^n} \cdot \exp\left(\frac{E_{a\_em}}{k \cdot T}\right) \cdot F, \quad (9)$$

где  $t_{50}$  – время работы до наступления вышеописанных критериев с вероятностью 50%;

$A_2$  – подгоночный коэффициент;

$n$  – степень зависимости от плотности тока (~2)

$j$  – плотность тока через проводник;

$E_{a\_HCl}$  – энергия активации физического процесса электромиграции,

$F$  – коэффициент, учитывающий ширину нормализованного распределения вероятности пробоев диэлектрика от времени работы схемы (аналогично рис. 3).

После расчета времен наработки схемы на отказ по каждому из факторов старения рассчитывается результирующее время работы до сбоев и частоты сбоев схемы по стандартным выражениям.

### III. ПРИМЕРЫ МОДЕЛИРОВАНИЯ ХАРАКТЕРИСТИК КМОП СХЕМ С УЧЕТОМ ЭФФЕКТОВ СТАРЕНИЯ

#### A. Аналоговые КМОП схемы

В качестве примеров моделирования аналоговых схем мы приводим ниже результаты моделирования характеристик типовых 2-х каскадных КМОП операционных усилителей (ОУ) при уменьшении проектных норм от 180 нм до 28 нм с учетом факторов NBTI, PBTI и TDDB. Схема ОУ для 180 нм представлена на рис. 4. Поскольку в схемах ОУ обычно используются МОПТ с размерами длин канала, большими минимальных проектных норм примерно в 5 раз (с целью уменьшения эффектов горячих носителей в стоковом переходе), то

эффекты НСИ в стоковом переходе, для используемых схем ОУ, сказываются незначительно.

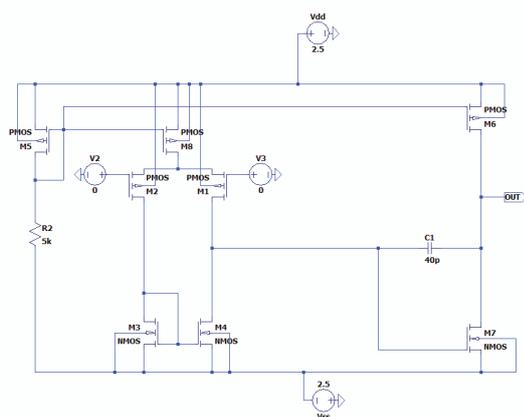


Рис. 4. Схема 2-х каскадного КМОП ОУ (для 180 нм)

Деградация параметров и характеристик ОУ с проектными нормами 180, 90, 45 и 28 нм проводилась в предположении года его непрерывной работы на синусоидальном сигнале с размахом выходного сигнала, близким к напряжению питания.

Результаты нашего моделирования и данные других работ ([14], [16] и др.) показали, что наибольшее влияние на деградацию параметров ОУ со временем оказывает увеличение напряжения смещения нуля, вызванное разбалансом сдвигов пороговых напряжений транзисторов M1 и M2 входного дифференциального каскада из-за эффектов NBTI. Это связано с тем, что они работают при различных напряжениях на стоках, соответственно, деградируют в разной степени (M2 деградирует сильнее).

При масштабировании размеров транзисторов проявление эффектов NBTI и PBTI становится меньше, (при условии неизменных физических свойств подзатворного диэлектрика) ([7] и др.). При этом для моделируемых схем ОУ поле в подзатворном диэлектрике остается примерно одинаковым, рабочие напряжения в схемах снижаются, поэтому абсолютная величина сдвига порогового напряжения и его разбаланса уменьшается с уменьшением размеров транзисторов. Это

приводит к незначительному уменьшению абсолютного значения напряжения смещения нуля ОУ при уменьшении размеров МОПТ (см. табл. 1). Предполагая, что схема ОУ используется в составе 10-разрядного ЦАП с требованиями по напряжению смещения нуля не более 75% от  $E_{пит}/210$  (для младшего разряда), можно рассчитать время работы схемы ОУ ([10]) до достижения допустимого сдвига нуля (см. табл. 1). В этом случае получается максимальный разбаланс пороговых напряжений входных транзисторов, т.к. на базе одного транзистора – входное напряжение, а на базе другого – опорное напряжение.

При уменьшении размеров транзисторов ОУ уменьшаются толщины подзатворного окисла, площади транзисторов, расширяется кривая распределения вероятности пробоя от времени (рис. 3). Эти факторы в сумме приводят к уменьшению времени работы схемы ОУ до пробоя диэлектрика  $t_{DDB}$  (для 5% вероятности пробоя) для меньших проектных норм (см. табл. 1).

Величина, обратная к времени бессбойной работы (*time to failure*) схемы ОУ с учетом нескольких факторов старения (см. табл. 1) считается по стандартным выражениям, как сумма величин, обратных к временам бессбойной работы по каждому из факторов. Из табл. 1 видно, что неучет фактора пробоя диэлектрика для размеров 45 и 28 нм в работах [14], [15], [16], где анализировалось только влияние эффектов NBTI и НСИ на работу схем ОУ, приводит к заметной погрешности оценки возможного результирующего времени бессбойной работы ОУ.

Полученные результаты моделирования хорошо согласуются с имеющимися работами по моделированию характеристик КМОП ОУ с различными проектными нормами с учетом факторов старения ([9], [10], [13], [14]).

Поскольку данные схемы ОУ работают при малых потребляемых токах, то эффектами электромиграции в проводниках схемы можно в данном случае пренебречь.

### В. Цифровые КМОП схемы

В качестве иллюстрации использования моделей КМОПТ с учетом факторов старения для цифровых схем ниже на рис. 5 приведены результаты SPICE

Таблица 1

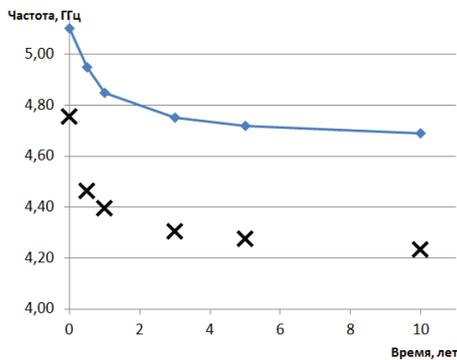
Смоделированное изменение параметров КМОП ОУ при уменьшении проектных норм транзисторов (через год непрерывной работы)

Проект. норма, нм	$T_{ox}$ , нм	$E_{пит}$ , В	Изменен. напряжен. смещ. нуля вследст. эфф. NBTI, PBTI, НСИ через год, мВ	Изменен. напряж. смещ. нуля в % от $E_{пит}$	Время работы до допустимого смещения нуля, сек	Время работы до наступил пробоя $t_{DDB}$ (5%), сек	Результ. время безотказ. работы, сек
180	4	±2.5	1.4	0.025	$1.2 \cdot 10^8$	$1.9 \cdot 10^9$	$1.1 \cdot 10^8$
90	2	±1.2	1.2	0.05	$7.6 \cdot 10^7$	$1.6 \cdot 10^9$	$7.4 \cdot 10^7$
45	1.7	±1.0	1.0	0.052	$6.8 \cdot 10^7$	$1.3 \cdot 10^9$	$6.5 \cdot 10^7$
28	1.5	±0.9/0	0.85	0.063	$6.1 \cdot 10^7$	$1.1 \cdot 10^9$	$5.8 \cdot 10^7$

моделирования изменения частоты генерации кольцевого генератора (КГ) из 13 КМОП инверторов с  $L=65$  нм ширинами каналов 150 нм для n-МОП и 200 нм для p-МОП, 1В питанием, в зависимости от времени его работы при температуре 300К с учетом эффектов NBTI, PBTI, HCI.

Из рис. 7 видно, что результаты моделирования по деградации частоты генерации КГ хорошо согласуются с результатами работ ([6], [17], [18] и др.). Незначительное различие в измеренных и смоделированных частотах можно объяснить различиями в используемых SPICE моделях МОПТ: нами использовались модели с сайта <http://ptm.asu.edu>.

Для примера оценки времени работы схемы с учетом эффектов электромиграции в ее проводниках питания нами моделировалась схема аналогичного КГ с уменьшенными проектными нормами 28 нм. В этом случае, учитывая проектные нормы 28 нм, период колебаний 200 пс (аналогично работе [20]), средний потребляемый ток 35 мкА, ширину проводников для данных проектных норм, получаем время работы, ограниченное электромиграцией, около 15 лет. Это время достаточно близко к оценкам времени работы из работы [20] для аналогичной схемы КГ с аналогичными проектными нормами.

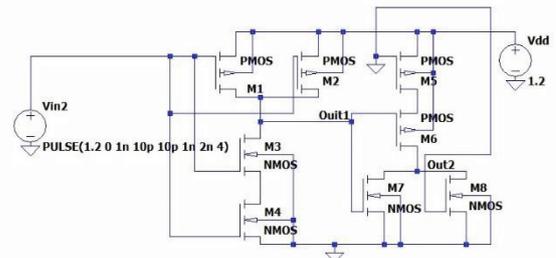


**Рис. 5.** Смоделированное по нашим моделям (линии) и измеренное в работе [18] (крестики) изменение частоты кольцевого генератора из 13 КМОП инверторов с  $L=65$  нм в зависимости от времени его работы с учетом эффектов NBTI, PBTI, HCI

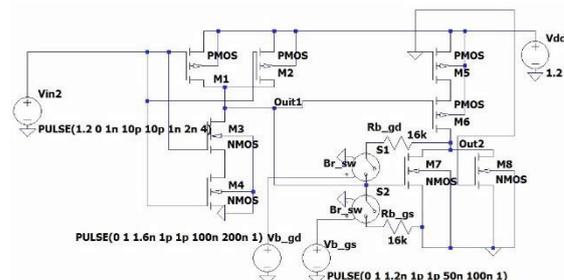
Моделирование влияния эффектов пробоя подзатворного диэлектрика МОПТ на характеристики цифровых КМОП схем проиллюстрировано на рис. 6 (а), где приведена схема из элементов 2И-НЕ и 2ИЛИ-НЕ, а на рис. 6 (б) — эта же схема с учетом эффектов «мягкого» пробоя диэлектрика в транзисторе M7. Проектные нормы 45 нм, длины каналов n- и p-канальных МОПТ также по 45 нм (аналогично работе [19]).

На рис. 7 приведены смоделированные переходные характеристики исходной схемы, (а) и этой же схемы при сопротивлении пробоя через диэлектрик 30 кОм («мягкий» пробой в районе центральной части канала МОПТ), (б) и 16 кОм («мягкий» пробой в районе канала около стока или истока МОПТ, [19]), (в). Используются данные по пробоям диэлектрика из работы [19].

Видно, что при сопротивлении пробоя порядка 30 кОм схема остается работоспособной, а при сопротивлении пробоя порядка 16 кОм работоспособность схемы нарушается.



(а)



(б)

**Рис. 6.** Исходная схема из элементов 2И-НЕ и 2ИЛИ-НЕ (а) и вариант этой же схемы с учетом эффектов пробоя диэлектрика в транзисторе M7 (б)

#### IV. Выводы

1. В отечественную САПР, базирующуюся на SPICE-подобных платформах, встроена модель МОП транзистора, учитывающая эффекты старения МОПТ, вызванные следующими механизмами: влиянием «горячих» носителей (NBTI, PBTI, HCI), процессов пробоя подзатворного диэлектрика (TDDDB), электромиграции.

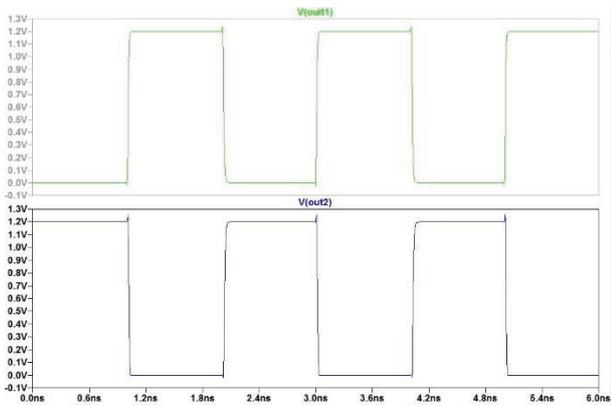
2. Разработана и реализована на практике процедура расчета времени бессбойной работы (*time to failure*) аналоговых и цифровых КМОП схем.

3. На конкретных примерах КМОП ИС проведено сравнение полученных результатов расчета параметров старения с данными известных зарубежных работ. Показано, что для аналоговых КМОП схем с размерами элементов 45, 28 нм неучет (в ряде зарубежных работ) эффектов пробоя подзатворного диэлектрика может приводить к заметным погрешностям в оценках времени бессбойной работы КМОП схем приводить к переоценке времени бессбойной работы КМОП ИС.

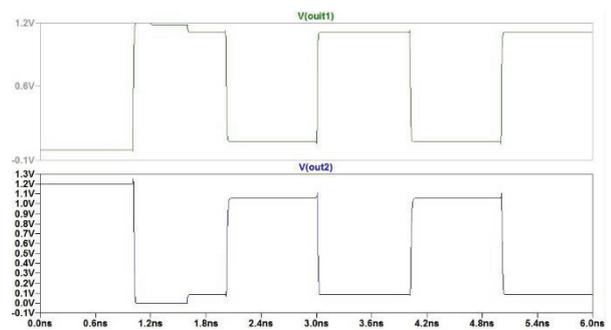
4. Для цифровых КМОП схем показано существенное влияние на характеристики схем местонахождения точки пробоя внутри канала МОПТ.

#### ПОДДЕРЖКА

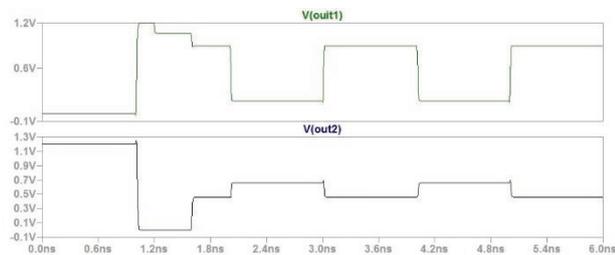
Данная работа выполнена при финансовой поддержке РФФИ в рамках гранта № 20-57-53004.



(a)



(б)



(в)

**Рис. 7. Смоделированные переходные характеристики исходной схемы (рисунок 6,а) (а) и этой же схемы при сопротивлениях пробоя через диэлектрик 30 кОм (рисунок 6,б) (б) и 16 кОм (в)**

#### ЛИТЕРАТУРА

[1]. B. Bailey. Chip Aging Becomes Design Problem // Semiconductor Engineering, August 9th, 2018. <https://semiengineering.com/chip-aging-becomes-design-problem>. (accessed 05.06.2021).

[2]. T. Mak. Is CMOS More Reliable with Scaling? // Proceedings of the Online Testing Workshop, 2002.

[3]. Natalia RUIZ. Multilevel aging phenomena analysis in complex ultimate CMOS designs // Thèse pour obtenir le grade de Docteur de L'université De Grenoble. 2012.

[4]. Pfof, J. Joos, M. Stecher. Compact Modeling and Simulation for Digital Circuit Aging. // Dissertation Presented in Partial Fulfillment of the Requirements for the Degree Doctor of Philosophy. Arizona state university, 2012.

[5]. E. Maricau, P. De Wit, G. Gielen. An analytical model for hot carrier degradation in nanoscale CMOS suitable for the simulation of degradation in analog IC applications // Microelectronics Reliability, 2008, 48. Pp. 1576-1580.

[6]. Wenping Wang,, Vijay Reddy, Anand T. Krishnan, Rakesh Vattikonda, Srikanth Krishnan, and Yu Cao, Compact Modeling and Simulation of Circuit Reliability for 65-nm CMOS Technology// IEEE Trans On Device And Mater. Reliability, VOL. 7, NO. 4, December 2007, p. 509.

[7]. R. Vattikonda, Wenping Wang and Yu Cao, "Modeling and minimization of PMOS NBTI effect for robust nanometer design," // Proc of. 43rd ACM/IEEE Design Automation Conference, 2006, pp. 1047-1052.

[8]. W. Wang, V. Reddy, An.T. Krishnan, R. Vattikonda, Srikanth Krishnan, Yu Cao. An Integrated Modeling Paradigm of Circuit Reliability for 65nm CMOS Technology// Proc. of IEEE 2007 Custom Intergrated Circuits Conference (CICC), 2007, pp.511-516.

[9]. A. Avellán and W. H. Krautschneider. Impact of Soft and Hard Breakdown on Analog and Digital Circuits // IEEE Trans. on Device and Materials Reliability, vol. 4, No. 4, 2004, pp. 677-683.

[10]. Neeraj K. Jha, P. Sahajananda Reddy, Dinesh K. Sharma, NBTI Degradation and Its Impact for Analog Circuit Reliability// IEEE Trans. on Electron Devices, Vol. 52, N. 12, 2005, pp.2609-2616.

[11].Petrosyants K.O. , Kharitonov I.A. SPICE Simulation of Total Dose and Aging Effects in MOSFET Circuits// Proc. of IEEE East-West Design and Test Simp., 2018, pp. 760-.

[12]. И.А. Харитонов, SPICE модели МОПТ, учитывающие эффекты старения // Наноиндустрия. Специальный выпуск. 96, 2020. С. 300-307.

[13]. Tan, Weidong Liu, Frank Lee. An accurate MOSFET aging model for 28 nm integrated circuit simulation // Microelectronics Reliability, 52 . 2012. Pp. 1565–1570.

[14].R. Thewes et al., Device reliability in analog CMOS applications // Intern. Electron Devices. Meeting 1999. Technical Digest (Cat. No.99CH36318), 1999, pp. 81-84.

[15].M. Agostinelli, S. Lau, S. Pae, P. Marzolf, H. Muthali and S. Jacobs. PMOS NBTI-induced circuit mismatch in advanced technologies // Proc. of 2004 IEEE Intern. Reliab. Physics Symposium. Proc., 2004, pp. 171-175.

[16]. Abhishek Bhattacharjee, Sambhu Nath Pradhan, Impact of Transistor Aging on the Reliability of the Analog Circuit // Proc.of 2020 Intern. Conference on Comput. Performance Evaluation (ComPE), 2020, pp.212-217.

[17].S. Bhardwaj, W. Wang, R. Vattikonda, Y. Cao and S. Vrudhula, Predictive Modeling of the NBTI Effect for Reliable Design // Proc. of IEEE Custom Integrated Circuits Conference 2006, pp. 189-192.

[18]. W. Wang, S. Yang, S. Bhardwaj, S. Vrudhula, F. Liu and Y. Cao. The Impact of NBTI Effect on Combinational Circuit: Modeling, Simulation, and Analysis // IEEE Trans. on Very Large Scale Integration (VLSI) Systems, vol. 18, no. 2, 2010, pp. 173-183.

[19].I . Jianxin Fang and S. S. Sapatneka. Scalable methods for the analysis and optimization of gate oxide breakdown // Proc. of 2010 11-th International Symposium on Quality Electronic Design (ISQED), 2010, pp. 638-645.

[20].F. Wolff, D. Weyer a, Ch. Papachristou, S.Clay.Design for reliability Tradeoffs between lifetime and performance due to electromigration // Microel. Reliab., 117. 2021. pp. 1-12.

# Expansion of SPICE Simulation Tools Abilities by Taking into Account MOS Circuits Aging Effects Caused by Hot Carriers, Gate Dielectric Breakdown and Electromigration

I.A. Kharitonov

National Research University “Higher School of Economics”  
(Moscow Institute of Electronics and Mathematics), ikharitonov@hse.ru

**Abstract** — Modified SPICE models for MOS FETs with account for aging effects caused by hot carriers and gate dielectric breakdown and electromigration are described. The SPICE simulation tools, modified models and special scripts for model parameters definition are integrated into special subsystem for CMOS circuits reliability analysis and simulation. Examples of SPICE simulation of analog and digital CMOS circuits with account for aging effects are presented.

**Keywords** — CMOS circuits, aging effects, reliability, NBTI, PBTI, HCI, TDDD, electromigration, SPICE models, circuit simulation.

## REFERENCES

- [1]. B. Bailey. Chip Aging Becomes Design Problem // Semiconductor Engineering, August 9th, 2018 . <https://semiengineering.com/chip-aging-becomes-design-problem>. (accessed 05.06.2021).
- [2]. T. Mak. Is CMOS More Reliable with Scaling? // Proceedings of the Online Testing Workshop, 2002.
- [3]. Natalia RUIZ. Multilevel aging phenomena analysis in complex ultimate CMOS designs // Thèse pour obtenir le grade de Docteur de L’université De Grenoble. 2012.
- [4]. Pfost, J. Joos, M. Stecher. Compact Modeling and Simulation for Digital Circuit Aging. // Dissertation Presented in Partial Fulfillment of the Requirements for the Degree Doctor of Philosophy. Arizona state university, 2012.
- [5]. E. Maricau, P. De Wit, G. Gielen. An analytical model for hot carrier degradation in nanoscale CMOS suitable for the simulation of degradation in analog IC applications // Microelectronics Reliability , 2008, 48. Pp. 1576-1580.
- [6]. Wenping Wang,, Vijay Reddy, Anand T. Krishnan, Rakesh Vattikonda, Srikanth Krishnan, and Yu Cao, Compact Modeling and Simulation of Circuit Reliability for 65-nm CMOS Technology// IEEE Trans On Device And Mater. Reliability, VOL. 7, NO. 4, December 2007, p. 509.
- [7]. A. Avellán and W. H. Krautschneider. Impact of Soft and Hard Breakdown on Analog and Digital Circuits // IEEE Trans. on Device and Materials Reliability, vol. 4, No. 4, 2004, pp. 677-683.
- [8]. Neeraj K. Jha, P. Sahajananda Reddy, Dinesh K. Sharma, NBTI Degradation and Its Impact for Analog Circuit Reliability// IEEE Trans. on Electron Devices, Vol. 52, N. 12, 2005, pp,2609-2616.
- [9]. R. Vattikonda, Wenping Wang and Yu Cao, "Modeling and minimization of PMOS NBTI effect for robust nanometer design," 2006 43rd ACM/IEEE Design Automation Conference, 2006, pp. 1047-1052.
- [10]. A. Avellán and W. H. Krautschneider. Impact of Soft and Hard Breakdown on Analog and Digital Circuits // IEEE Trans. on Device and Materials Reliability, vol. 4, No. 4, 2004, pp. 677-683.
- [11]. Petrosyants K.O. , Kharitonov I.A. SPICE Simulation of Total Dose and Aging Effects in MOSFET Circuits// Proc. of IEEE East-West Design and Test Simp., 2018, p. 760-765.
- [12]. I.A. Kharitonov, SPICE models for MOSFETS with account for the aging effects // Nanoindustry. Special Issue, 96, 2020. pp. 300-307 (in Russian).
- [13]. Tan, Weidong Liu, Frank Lee. An accurate MOSFET aging model for 28 nm integrated circuit simulation // Microelectronics Reliability, 52 . 2012. Pp. 1565–1570.
- [14]. R. Thewes et al., Device reliability in analog CMOS applications // International Electron Devices. Meeting 1999. Technical Digest (Cat. No.99CH36318), 1999, pp. 81-84.
- [15]. M. Agostinelli, S. Lau, S. Pae, P. Marzolf, H. Muthali and S. Jacobs. PMOS NBTI-induced circuit mismatch in advanced technologies // Proc. of 2004 IEEE Intl. Reliability Physics Symposium. Proc., 2004, pp. 171-175.
- [16]. Abhishek Bhattacharjee, Sambhu Nath Pradhan, Impact of Transistor Aging on the Reliability of the Analog Circuit // Proc.of 2020 Intern. Conference on Comput. Performance Evaluation (ComPE), 2020, pp.212-217.
- [17]. S. Bhardwaj, W. Wang, R. Vattikonda, Y. Cao and S. Vrudhula, Predictive Modeling of the NBTI Effect for Reliable Design // Proc. of IEEE Custom Integrated Circuits Conference 2006, pp. 189-192.
- [18]. W. Wang, S. Yang, S. Bhardwaj, S. Vrudhula, F. Liu and Y. Cao. The Impact of NBTI Effect on Combinational Circuit: Modeling, Simulation, and Analysis // IEEE Trans. on Very Large Scale Integration (VLSI) Systems, vol. 18, no. 2, 2010, pp. 173-183.
- [19]. I. Jianxin Fang and S. S. Sapatneka. Scalable methods for the analysis and optimization of gate oxide breakdown // Proc. of 2010 11-th International Symposium on Quality Electronic Design (ISQED), 2010, pp. 638-645.
- [20]. F. Wolff, D. Weyer a, Ch. Papachristou, S. Clay. Design for reliability: Tradeoffs between lifetime and performance due to electromigration // Microelectronics Reliability/ 117. 2021. pp. 1-12.

# SPICE-модель для учета влияния эффекта горячих носителей в биполярных транзисторах

М. В. Кожухов, А. Р. Мухаметдинова

Национальный исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики), г. Москва, mkozhukhov@hse.ru

**Аннотация** — В статье представлена SPICE-модель кремний-германиевого (SiGe) гетеропереходного биполярного транзистора (ГБТ), позволяющая проводить схемотехническое моделирование устройств с учетом влияния горячих носителей заряда на их электрические характеристики. Представленная SPICE-модель SiGe ГБТ разработана с использованием макромодельного подхода. Ядро представленной макромодели является стандартная SPICE-модель биполярного транзистора (GP, VBI, NTCUM, MEXTRAM), к которой подключены дополнительные элементы, учитывающие влияние эффектов старения при различных режимах работы транзистора. В работе представлены результаты сравнения измеренных данных и результатов моделирования. Расхождение экспериментальных данных и результатов моделирования составляет не более 5–10% для статических характеристик SiGe ГБТ. Кроме того, разработана и представлена методика экстракции дополнительных параметров SPICE-макромодели, описывающих влияние горячих носителей заряда.

**Ключевые слова** — SPICE-модели, схемотехническое моделирование, гетеропереходные биполярные транзисторы, старение, горячие носители заряда.

## I. ВВЕДЕНИЕ

В настоящее время кремний-германиевые гетеропереходные биполярные транзисторы приобрели популярность в высокочастотной аналоговой и высокоскоростной цифровой аппаратуре из-за их способности работать на высоких частотах до 500 ГГц [1]–[3]. При этом SiGe ГБТ обладают большим коэффициентом усиления по току, низкими уровнями шума, а также высокими надежностными характеристиками. Однако, вопрос надёжности SiGe ГБТ при длительной эксплуатации становится все более серьезной проблемой для разработчиков схем. Это связано с постоянным увеличением рабочих частот аппаратуры, что требует увеличения плотности тока и снижения пробивных напряжений SiGe ГБТ. При этом зачастую современные СВЧ схемы требуют, чтобы SiGe ГБТ работали за пределами области безопасной работы, что в итоге приводит к постепенной деградации основных электрических параметров транзистора, таких как коэффициент усиления по току и коэффициент шума [4], [5]. В связи с тем, что старение транзистора — это достаточно длительный процесс,

поэтому для оценки старения транзисторов разработаны стресс тесты, позволяющие существенно сократить время испытаний. Дegradация параметров и характеристик SiGe ГБТ при таких испытаниях происходит за счет влияния горячих носителей заряда (см. рис. 1) при следующих режимах работы: 1) высокая плотность прямого тока; 2) высокие обратные напряжения коллектор-база; 3) смешанный режим, который имитирует основной режим работы транзистора и характеризуется высокой плотностью прямого тока и высоким напряжением коллектор-база [4]–[7].

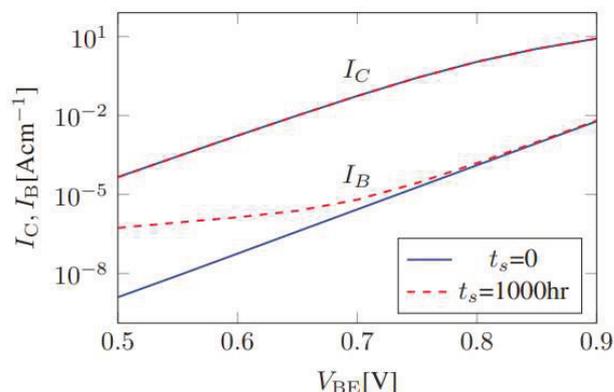


Рис. 1. Характеристика Гуммеля для SiGe ГБТ до и после смешанного режима работы [6]

Механизм влияния горячих носителей заряда при высокой плотности прямого тока эмиттера определяется деградацией оксида между эмиттером и базой [8]–[10]. Кроме того, во время этого механизма происходит взаимодействие горячих носителей заряда со связями Si-H на границе оксид/поликремний, что модулирует дополнительное сопротивление в эмиттерной и пассивных базовых областях транзистора [9], [10].

Механизм влияния обратного напряжения эмиттер-база приводит к разрушению диэлектрика в области эмиттер-база из-за инжекции горячих носителей, получивших энергию под действием высокого напряжения [11].

Механизм влияния смешанного режима происходит при одновременном воздействии высокой плотности прямого тока и высокого напряжения коллектор-база.

При этом напряжение коллектор–база при смешанном режиме индуцирует ловушки не только в области эмиттерного рп-перехода, но и в области коллекторного рп-перехода, что приводит к более существенному увеличению тока базы [12].

В связи с вышеизложенным для создания аппаратуры с длительными сроками эксплуатации требуется учитывать влияние горячих носителей заряда на электрические характеристики SiGe ГБТ. А разработчик при проектировании схем на базе SiGe ГБТ должен использовать их SPICE-модели, учитывающие эффекты старения при разных электрических режимах.

## II. СОВРЕМЕННОЕ СОСТОЯНИЕ КОМПАКТНЫХ SPICE-МОДЕЛЕЙ SiGe ГБТ, УЧИТЫВАЮЩИХ ЭФФЕКТЫ СТАРЕНИЯ

Для проведения схемотехнического моделирования с учетом влияния эффектов старения на электрические характеристики SiGe ГБТ в настоящее время разработаны несколько SPICE-моделей [10], [14], каждая из которых обладает своими ограничениями.

В статье [14] для описания влияния горячих носителей на параметры биполярного транзистора используется эмпирическая модель надежности. При этом модель учитывает только механизмы деградации транзистора, работающего в прямом и инверсном режимах. Кроме того, модель обеспечивает приемлемое совпадение результатов моделирования с экспериментальными данными только при больших временах воздействия критичных значений напряжений и токов.

В работе [10] представлена SPICE-модель старения SiGe ГБТ, основанная на реакционно-диффузионной модели. Эта модель с достаточной точностью позволяет прогнозировать влияние эффектов старения на электрические характеристики SiGe ГБТ. Однако, применение данной SPICE-макромодели ограничивается только стандартной моделью NiCuM [13], а определение дополнительных параметров является сложной и трудоемкой задачей, что является существенным недостатком для выполнения схемотехнического моделирования.

Анализ работ по моделированию старения биполярных транзисторов показал, что существующие модели не удобны или недостаточно точны для проведения схемотехнического моделирования аппаратуры.

Поэтому данная работа была направлена на исследование влияния эффектов старения SiGe ГБТ при различных электрических режимах и разработку SPICE-макромодели, позволяющей проводить схемотехническое моделирование с учетом влияния горячих носителей заряда на электрические характеристики SiGe ГБТ при смешанном режиме работы и с использованием различных базовых SPICE-моделей. При этом SPICE-макромодель SiGe ГБТ должна учитывать деградацию статических

электрических характеристик в зависимости от времени стресса и значений рабочих напряжений и токов.

## III. SPICE-МАКРОМОДЕЛЬ SiGe ГБТ, УЧИТЫВАЮЩАЯ ЭФФЕКТА СТАРЕНИЯ

Как отмечалось ранее основным эффектом старения SiGe ГБТ является увеличение тока базы с увеличением времени стресса. При этом ток коллектора остается постоянным и не зависит от режимов и времени стресса. Таким образом, SPICE-модель SiGe ГБТ должна описывать изменение тока базы в зависимости от времени стресса.

SPICE-модель SiGe ГБТ учитывающая эффекты старения базируется на макромодельном подходе, который заключается в добавлении к основному транзистору, описываемому одной из стандартных SPICE-моделей SiGe ГБТ (GP, VBIC, MEXTRAM, NiCuM), дополнительных схемных элементов, учитывающих влияние эффектов старения. Данная модель дополняет унифицированную SPICE-RAD модель для учета радиационных эффектов [15].

Для учета влияния времени стресса и режимов работы на электрические характеристики SiGe ГБТ к стандартной SPICE-модель SiGe ГБТ был добавлен диод с параметрами, зависящими от времени стресса и режимов работы транзистора (см. рис. 1).

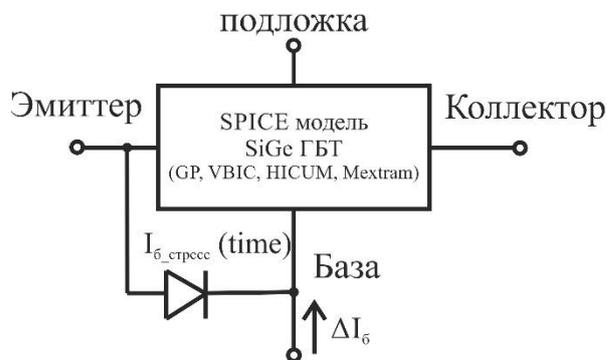


Рис. 2. SPICE-макромодель SiGe ГБТ, учитывающая эффект влияния горячих носителей

Диод  $I_{б\_стресс}(time)$  позволяет учитывать увеличение тока базы, вызванное влиянием горячих носителей заряда при высоких плотностях прямого тока и напряжениях коллектор-база.

Для проведения схемотехнического моделирования с учетом эффектов старения необходимо задать значения параметров  $I_s(time)$  и  $N(time)$  диода для требуемого режима работы транзистора. При необходимости зависимость параметра  $I_s(time)$  от времени стресса можно аппроксимировать кусочно-линейной или степенной функцией

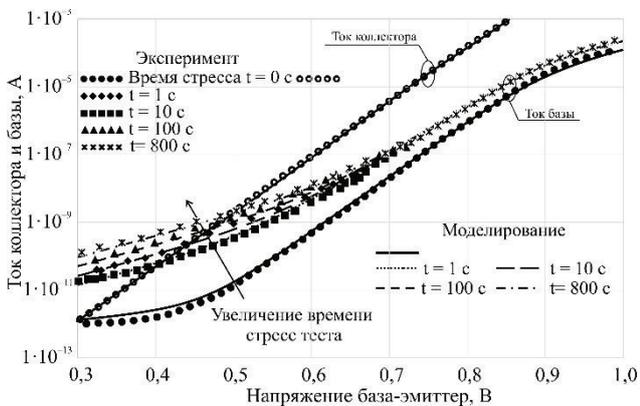
$$I_s(t) = A * t^B \quad (1)$$

где: А, В – численные коэффициенты, t – время стресса в секундах.

Разработанная SPICE-макромодель использовалась для моделирования ВАХ SiGe ГБТ, изготовленного по

0,2 мкм BiCMOS технологии с параметрами: пробивное напряжение коллектор-эмиттер 2,5 В и максимальная частота 120 ГГц. Экспериментальные данные [16] были получены в результате смешанного режима стресс теста с плотностью тока эмиттера 40 мА/мкм<sup>2</sup> и напряжением коллектор-база 3 В.

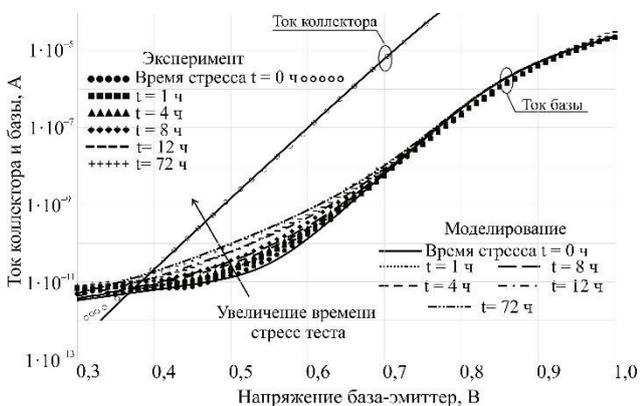
На рис. 4 приведено сравнение экспериментальных данных и результатов моделирования 0,2 мкм SiGe ГБТ. Точками на графике показаны экспериментальные данные, и линиями результат моделирования.



**Рис. 4. Сравнение результатов моделирования и экспериментальных данных тока базы при различных временах стресса**

Представленная SPICE-макромодель применялась для моделирования SiGe ГБТ, изготовленного по 0,55 нм BiCMOS технологии ф. STMicroelectronics [17]. Данный транзистор был подвержен испытаниям на старения в смешанном режиме со следующими параметрами: плотность тока эмиттера 19 мА/мкм<sup>2</sup>, напряжение коллектор-база 1,5 В.

На рис. 5 приведено сравнение экспериментальных данных и результатов моделирования 0,55 нм SiGe ГБТ ф. STMicroelectronics. Точками на графике показаны экспериментальные данные, и линиями результат моделирования.



**Рис. 5. Сравнение экспериментальных данных и результатов моделирования тока базы 0,55 нм SiGe ГБТ ф. STMicroelectronics при различных временах стресса**

В таблице 1 приведены параметры двух SPICE-моделей SiGe ГБТ, учитывающих влияние эффекта старения.

Таблица 1

Параметры SPICE-модели SiGe ГБТ

0,2 мкм SiGe ГБТ BiCMOS (базовая модель – GP)	0,55 нм SiGe ГБТ BiCMOS STMicroelectronics (базовая модель – GP)
IS = $1,8 \cdot 10^{-17}$ А	IS = $3,0 \cdot 10^{-16}$ А
NF = 1,035	NF = 0,96
BF = 185	BF = 850
ISE = $2,1 \cdot 10^{-14}$ А	ISE = $5,5 \cdot 10^{-13}$ А
NE = 3,9	NE = 6,5
VAF = 345 В	VAF = 275 В
IKF = $8,0 \cdot 10^{-3}$ А	IKF = $5,0 \cdot 10^{-3}$ А
RE = 5,6 Ом	RE = 12,9 Ом
RB = 150 Ом	RB = 150 Ом
RC = 10 Ом	RC = 10 Ом
EG = 0,86 эВ	EG = 0,86 эВ
A = $2,5 \cdot 10^{-13}$ А	A = $1,0 \cdot 10^{-16}$ А
B = 0,14	B = 0,32
N = 2,5	N = 2,4

Как видно из представленных результатов сравнения экспериментальных данных и результатов моделирования (рис. 4 и 5) ошибка моделирования составляет не более 5–10% для испытаний при смешанном режиме с разными плотностями тока и напряжениями коллектор-база.

#### IV. ПРОЦЕДУРА ЭКСТРАКЦИИ SPICE-МОДЕЛИ КРЕМНИЙ-ГЕРМАНИЕВОВОГО ГЕТЕРОПЕРЕХОДНОГО БИПОЛЯРНОГО ТРАНЗИСТОРА, УЧИТЫВАЮЩАЯ ЭФФЕКТ СТАРЕНИЯ

Неотъемлемой частью SPICE-модели является методика экстракции дополнительных параметров.

Экстракцию параметров SPICE-модели, учитывающей эффекты старения, можно разделить на несколько этапов:

1. Выбор базовой SPICE-модели SiGe ГБТ
2. Определение параметров базовой SPICE-модели
3. Определение параметров Is и N дополнительного диода для каждого времени стресса для определённого режима работы транзистора
4. Аппроксимация зависимости параметров Is и N дополнительного диода от времени стресса.

Поэтому основной задачей для проведения схемотехнического моделирования устройства на базе SiGe ГБТ с учетом влияния эффекта горячих носителей является определение зависимости параметров Is и N дополнительного диода от времени стресса и получение

численных коэффициентов аппроксимирующей функции. Для этого необходимо определить значение параметров  $I_s$  и  $N$  для каждого значения времени стресс теста (см. рис. 6).

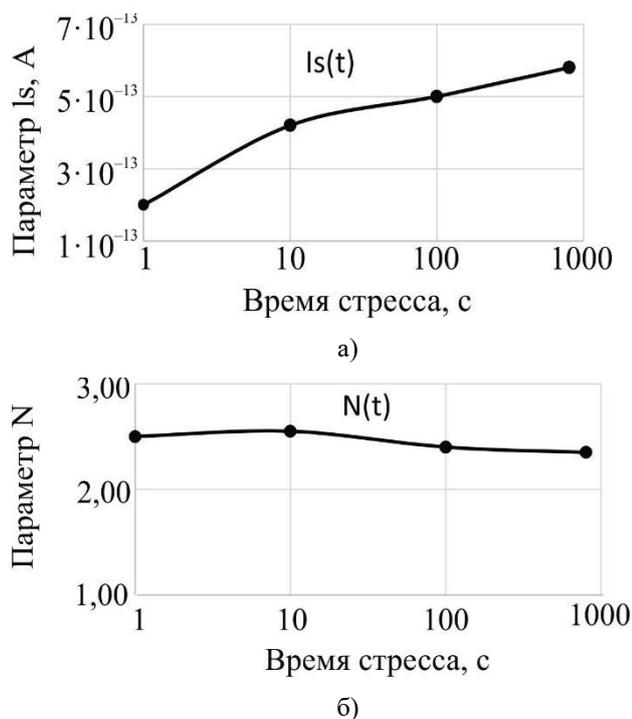


Рис. 6. Зависимость параметров  $I_s$  (а) и  $N$  (б) дополнительного диода от времени стресса

Далее необходимо аппроксимировать полученную зависимость путем определения численных коэффициентов  $A$  и  $B$  из (1). При этом для экстракции параметров не требуется проведение дополнительных измерений.

## V. ЗАКЛЮЧЕНИЕ

В работе рассмотрены механизмы, влияющие на деградацию электрических характеристик SiGe ГБТ, обусловленные воздействием горячих носителей заряда на структуру биполярного транзистора.

Предложена компактная SPICE-модель SiGe ГБТ, учитывающая эффект влияния горячих носителей и позволяющая проводить схемотехническое моделирование устройств.

Представлены сравнение экспериментальных данных и результатов моделирования для двух SiGe ГБТ, выполненных по разным технологиям и испытанных при разных режимах стресс тестов.

SPICE-модель SiGe ГБТ совместима с большинством коммерческих САПР (HSPICE, OrCAD, Eldo, LTSPICE и т. д.) и позволяет учитывать эффекты старения для всех стандартных SPICE-моделей биполярных транзисторов (GP, VBIC, MEXTRAM, HiCuM).

Ошибка моделирования составляет не более 5-10% для статических характеристик SiGe ГБТ.

## ЛИТЕРАТУРА

- [1] Schroter M., Pawlak A. SiGe heterojunction bipolar transistor technology for sub-mm-wave electronics—State-of-the-art and future prospects //2018 IEEE 18th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF). – IEEE, 2018. – С. 60-63.
- [2] Zandieh A., Schvan P., Voinigescu S. P. Design of a 55-nm SiGe BiCMOS 5-bit time-interleaved flash ADC for 64-Gb/s 16-QAM fiber-optics applications //IEEE Journal of Solid-State Circuits. – 2019. – Т. 54. – №. 9. – С. 2375-2387.
- [3] Wang D. et al. 480-GHz Sensor With Subharmonic Mixer and Integrated Transducer in a 130-nm SiGe BiCMOS Technology //IEEE Microwave and Wireless Components Letters. – 2020. – Т. 30. – №. 9. – С. 908-911.
- [4] Moen K. A. et al. Predictive physics-based TCAD modeling of the mixed-mode degradation mechanism in SiGe HBTs //IEEE transactions on electron devices. – 2012. – Т. 59. – №. 11. – С. 2895-2901.
- [5] Chevalier P. et al. Si/SiGe: C and InP/GaAsSb heterojunction bipolar transistors for THz applications //Proceedings of the IEEE. – 2017. – Т. 105. – №. 6. – С. 1035-1050.
- [6] Kamrani H. et al. Physics-based hot-carrier degradation model for SiGe HBTs //2016 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD). – IEEE, 2016. – С. 341-344.
- [8] Wier B., Raghunathan U., Chakraborty S., Yasuda H., Menz P., Cressler J. A Comparison of Field and Current-Driven Hot-Carrier Reliability in NPN SiGe HBTs // IEEE Transactions on Electron Devices. 2015. V. 62 №7. С. 2244 – 2250.
- [9] Raghunathan U., Martinez R., Wier B., Omprakash A., Ying H., Bantu T. Hot-Carrier-Damage-Induced Current Gain Enhancement (CGE) Effects in SiGe HBTs // IEEE Transactions on Electron Devices. 2018. V. 65 №6. P. 2430 – 2438.
- [10] Mukherjee C. et al. A unified aging compact model for hot carrier degradation under mixed-mode and reverse EB stress in complementary SiGe HBTs //Solid-State Electronics. – 2020. – Т. 172. – С. 107900.
- [11] Tang D., Hackbarth E., Chen T.-C. On the Very-High-Current Degradations on Si n-p-n Transistors // IEEE Transactions on Electron Devices. 1990. V.37. №7. С. 1698 – 1706.
- [12] Zhang G., Cressler J., Niu G., Joseph A. A New “Mixed-Mode” Base Current Degradation Mechanism In Bipolar Transistors // IEEE Bipolar/BiCMOS Circuits and Technology Meeting. 2002.
- [13] Schroter M., Chakraborty A. Compact hierarchical modeling of bipolar transistors with HICUM //World Scientific, Singapore. – 2010.
- [14] Kim J., Tang J., Dahlstrom M., Green K. Prediction of the Degradation of a Hetero-junction Bipolar Transistor accompanied with Aging Simulation // IEEE Bipolar/BiCMOS Circuits and Technology Meeting. 2015.
- [15] Petrosyants K. O., Kozhukhov M. V. TCAD-SPICE Two Level Simulation of Si BJTs and SiGe HBTs Taking into Account Radiation Effects //Проблемы разработки перспективных микро-и нанoeлектронных систем (МЭС). 2017. №. 4. С. 2-10.
- [16] Zhu C., Liang Q., Al-Huq R., Cressler J. D., Joseph A., Johansen J., Chen T., Niu G., Freeman G., Rieh J., David A. An Investigation of the Damage Mechanisms in Impact Ionization-Induced “Mixed-Mode” Reliability Stressing of Scaled SiGe HBTs // IEEE Electron Devices Meeting. 2004.
- [17] Jaoul M., Ney D., Céli D., Maneux C., Zimmer T. Analysis of a failure mechanism occurring in SiGe HBTs under mixed-mode stress conditions // IEEE 32nd International Conference on Microelectronic Test Structures. 2019.

# SPICE-model of SiGe HBT Taking into Account the Aging Effects

M. V. Kozhukhov, A. R. Mukhametdinova

National Research University Higher School of Economics

(Moscow Institute of Electronics and Mathematics), Moscow, Russia, mkozhukhov@hse.ru

**Abstract** — A SPICE macromodel of the SiGe HBTs taking into account aging effects is presented. It consists of the standard core model selected by the designer and an additional subcircuit taking into account the hot-carrier effects. The macromodel was included into SPICE-like simulators. The advantages of SPICE-model version of SiGeHBT are high accuracy of description for device characteristics, convenience to use for IC designers and simplicity of parameter determination.

**Keywords** — SPICE, simulation, heterojunction bipolar transistors (HBTs), aging, reliability, hot-carrier degradation.

## REFERENCES

- [1] Schroter M., Pawlak A. SiGe heterojunction bipolar transistor technology for sub-mm-wave electronics—State-of-the-art and future prospects //2018 IEEE 18th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF). – IEEE, 2018. – C. 60-63.
- [2] Zandieh A., Schvan P., Voinigescu S. P. Design of a 55-nm SiGe BiCMOS 5-bit time-interleaved flash ADC for 64-Gbd 16-QAM fiberoptics applications //IEEE Journal of Solid-State Circuits. – 2019. – T. 54. – №. 9. – C. 2375-2387.
- [3] Wang D. et al. 480-GHz Sensor With Subharmonic Mixer and Integrated Transducer in a 130-nm SiGe BiCMOS Technology //IEEE Microwave and Wireless Components Letters. – 2020. – T. 30. – №. 9. – C. 908-911.
- [4] Moen K. A. et al. Predictive physics-based TCAD modeling of the mixed-mode degradation mechanism in SiGe HBTs //IEEE transactions on electron devices. – 2012. – T. 59. – №. 11. – C. 2895-2901.
- [5] Chevalier P. et al. Si/SiGe: C and InP/GaAsSb heterojunction bipolar transistors for THz applications //Proceedings of the IEEE. – 2017. – T. 105. – №. 6. – C. 1035-1050.
- [6] Kamrani H. et al. Physics-based hot-carrier degradation model for SiGe HBTs //2016 International Conference on Simulation of Semiconductor Processes and Devices (SISPAD). – IEEE, 2016. – C. 341-344.
- [7] Wier B., Raghunathan U., Chakraborty S., Yasuda H., Menz P., Cressler J. A Comparison of Field and Current-Driven Hot-Carrier Reliability in NPN SiGe HBTs // IEEE Transactions on Electron Devices. 2015. V. 62 №7. C. 2244 – 2250.
- [8] Raghunathan U., Martinez R., Wier B., Omprakash A., Ying H., Bantu T. Hot-Carrier-Damage-Induced Current Gain Enhancement (CGE) Effects in SiGe HBTs // IEEE Transactions on Electron Devices. 2018. V. 65 №6. P. 2430 – 2438.
- [9] Mukherjee C. et al. A unified aging compact model for hot carrier degradation under mixed-mode and reverse EB stress in complementary SiGe HBTs //Solid-State Electronics. – 2020. – T. 172. – C. 107900.
- [10] Tang D., Hackbarth E., Chen T.-C. On the Very-High-Current Degradations on Si n-p-n Transistors // IEEE Transactions on Electron Devices. 1990. V.37. №7. C. 1698 – 1706.
- [11] Zhang G., Cressler J., Niu G., Joseph A. A New “Mixed-Mode” Base Current Degradation Mechanism In Bipolar Transistors // IEEE Bipolar/BiCMOS Circuits and Technology Meeting. 2002.
- [12] Schroter M., Chakravorty A. Compact hierarchical modeling of bipolar transistors with HICUM //World Scientific, Singapore. – 2010.
- [13] Kim J., Tang J., Dahlstrom M., Green K. Prediction of the Degradation of a Hetero-junction Bipolar Transistor accompanied with Aging Simulation // IEEE Bipolar/BiCMOS Circuits and Technology Meeting. 2015.
- [14] Petrosyants K. O., Kozhukhov M. V. TCAD-SPICE Two Level Simulation of Si BJTs and SiGe HBTs Taking into Account Radiation Effects // Problems of Perspective Micro- and Nanoelectronic Systems Development. 2017. Issue 4. – Pp. 2-10.
- [15] Zhu C., Liang Q, Al-Huq R., Cressler J. D., Joseph A, Johansen J, Chen T., Niu G., Freeman G., Rieh J., David A. An Investigation of the Damage Mechanisms in Impact Ionization-Induced "Mixed-Mode" Reliability Stressing of Scaled SiGe HBTs // IEEE Electron Devices Meeting. 2004.
- [16] Jaoul M., Ney D., Céli D., Maneux C., Zimmer T. Analysis of a failure mechanism occurring in SiGe HBTs under mixed-mode stress conditions // IEEE 32nd International Conference on Microelectronic Test Structures. 2019.

# Быстрый метод генерации псевдослучайных векторов большой размерности для тестирования систем на кристалле

М.И. Дябин<sup>1</sup>, А.В. Решетников<sup>2</sup>, Е.А. Саксонов<sup>3</sup>

<sup>1</sup>ООО «Каскад», г. Москва, dyabin@mail.ru

<sup>2</sup>ООО «Аккорд», г. Москва, a\_reshetnikov@hush.com

<sup>3</sup>Московский технический университет связи и информатики, г. Москва, saksmiem@mail.ru

**Аннотация** — Предложен новый алгоритм генерации псевдослучайных векторов в случае, когда к ним не предъявляется требование равномерной распределённости. Особенность предлагаемого генератора в том, что он не использует какие-либо промежуточные генераторы псевдослучайных чисел. Основными достоинствами нового алгоритма являются высокая скорость его работы и простота реализации. Отмечена связь проблемы генерации псевдослучайных векторов с проблемой функционального тестирования микропроцессора.

**Ключевые слова** — генератор псевдослучайных векторов, функциональное тестирование микропроцессора.

## 1. ВВЕДЕНИЕ

При производстве какой-либо электронной микросхемы одним из обязательных этапов её разработки является проведение её функционального тестирования, включающего в себя как тестирование отдельных узлов разрабатываемой микросхемы, так и проведение комплексного тестирования (то есть тестирования системы как единого целого: важно проверить не только правильность работы отдельных функциональных блоков микросхемы, но и их взаимодействие между собой при решении какой-либо общей для них задачи). Функциональное тестирование микропроцессора не является исключением: этот процесс включает в себя несколько этапов и требует составления разного рода тестовых программ, каждая из которых обладает своими особенностями и проверяет ту или иную из заявленных возможностей разрабатываемого процессора.

В зависимости от того, каким образом спроектировано процессорное ядро, для его тестирования могут потребоваться и тесты отдельных инструкций микропроцессора, и отдельные от них тесты механизма адресации памяти, и специализированные тесты для проверки различных уровней кэша – если устройство та-

кого типа входит в состав проектируемой системы; могут понадобиться как тесты, исполняемые на самой микросхеме, так и тесты, запускаемые в какой-либо компьютерной среде, моделирующей логику работы процессора. Наряду с программами, использующими для тестирования фиксированные наборы входных данных, могут быть составлены программы, которые в процессе своей работы генерируют входные данные псевдослучайным образом, а также тестовые программы, запускающие на исполнение псевдослучайным образом сгенерированный машинный код. Систематическое описание различных типов тестовых программ приведено в [1].

Тема функционального тестирования микропроцессоров в настоящее время освещена во многих научных работах. Так, проблеме тестирования когерентности кэширующих подсистем посвящена статья [2]. О тестировании функциональных блоков микросхем с помощью интерфейса JTAG рассказано, например, в работе [3]. Авторами настоящей статьи описана методика [4], использованная ими в процессе тестирования процессорного ядра системы на кристалле «Каскад-1»: это высокопроизводительная система на кристалле, предназначенная в первую очередь для передачи данных через входящий в её состав OFDM-модем (см. рис. 1; более подробное описание СнК «Каскад-1» приведено в статье [5]).

В данной работе мы рассмотрим вопрос о том, *каким образом может быть произведено заполнение некоторой области оперативной памяти значениями, сгенерированными программно псевдослучайным образом*. Такая задача зачастую возникает при разработке различных функциональных тестов микропроцессоров. Например, при разработке генератора псевдослучайного машинного кода обычно приходится иметь дело с блоками данных, последовательность которых должна обладать свойством псевдослучайности<sup>1</sup>.

<sup>1</sup> Имеются в виду блоки данных, содержащие программный код, представленный в той или иной форме. Эти блоки могут хранить не обязательно готовый к исполнению машинный код, поскольку произвольная последовательность байтов не всегда представляет собой корректную программу для микропроцессора. В этом состоит основная трудность

при написании таких генераторов: что если будет произведён запуск не вполне корректного машинного кода, то результат его исполнения может быть различным на разных процессорах одной и той же архитектуры.



Рис. 1. Структурная схема СНК «Каскад-1»

Другой пример: для некоторых микропроцессоров существуют команды, результат выполнения которых зависит от содержимого того или иного массива. К такому типу относятся, например, команды работы со строками, предусмотренные архитектурой x86 (имеются в виду сложные команды, содержащие префиксы повторения), а также, например, команда «Leave» (тоже из набора команд x86): её входным аргументом является сложная структура данных, хранящаяся в вершине стека. При составлении тестов для таких команд важно, чтобы среди наборов их входных данных были как наборы, охватывающие различные «крайние случаи», так и большое число наборов, сформированных псевдослучайным образом.

Статья содержит следующие разделы. Суть проблемы, её математические аспекты и основной способ её решения рассмотрены в разделе 2. В ряде случаев – например, при разработке программного обеспечения для тестирования микропроцессоров – с той же целью может быть использован другой метод, разработанный авторами настоящей работы. Данный метод представлен в разделе 3. Его эффективность сравнивалась с эффективностью общего метода; результаты такого сравнения приведены в том же разделе. Далее следует заключительный раздел.

## II. ОБ ОБЩЕЙ ПРОБЛЕМЕ ГЕНЕРАЦИИ ПСЕВДОСЛУЧАЙНЫХ ВЕКТОРОВ

Проблема заполнения буфера памяти значениями, сгенерированными псевдослучайным образом, сводится к проблеме генерации псевдослучайных векторов. К настоящему времени вопрос об их генерации изучен довольно подробно. Существенный вклад в разработку данной темы внёс Г. Нидеррайтер (например, в главе 10 его монографии [6] рассмотрены матричные

и нелинейные методы генерации). Наоборот: построение псевдослучайных векторов можно выполнять *покомпонентно*, заполняя некоторую область памяти значениями, полученными с помощью какого-либо генератора псевдослучайных чисел.

Однако, если в генераторе псевдослучайных векторов их покомпонентное построение реализовано небрежно, то, как известно, последовательности векторов, полученных с помощью такого генератора, могут обладать нежелательными закономерностями. Это критично, по мнению авторов, при разработке функциональных тестов микропроцессоров. Тем не менее, в целях полноты изложения материала мы напомним в данном разделе о том, что могут представлять из себя такие закономерности, и покажем, каким образом можно избежать их возникновения при использовании покомпонентного метода генерации.

Рассмотрим целочисленную последовательность  $x_1, x_2, \dots$ , заданную следующим рекуррентным выражением при некоторых значениях параметров  $a, c$  и  $m$ :

$$x_{i+1} = (ax_i + c) \bmod m; \quad (1)$$

положим

$$1 \leq x_i \leq m-1. \quad (2)$$

Такую последовательность можно использовать для генерации псевдослучайных чисел, если, полагая всякий раз, что последним из псевдослучайных чисел, полученных данным способом, является  $x_i$ , новое значение  $x_{i+1}$  вычислять с помощью формулы (1); перед началом работы такого генератора требуется задать параметру  $x_1$  какое-либо значение, удовлетворяющее условию (2)

– оно инициализирует рассматриваемую последовательность. Генераторы, использующие в своей работе указанный метод, называются *линейными конгруэнтными генераторами*.

Псевдослучайный генератор целых чисел является «хорошим», если он производит последовательность, похожую на реализацию значений некоторой равномерно распределённой случайной величины. В зависимости от значений  $a$ ,  $c$  и  $m$ , одни линейные конгруэнтные генераторы могут считаться достаточно хорошими; в то время как для других генераторов оказывается, что производимые ими последовательности содержат закономерности, появление которых маловероятно, если бы эти последовательности были сформированы из реализаций равномерно распределённых случайных величин.

Печально известен линейный конгруэнтный генератор, использующий параметры  $a = 65539$ ,  $c = 0$  и  $m = 2^{31}$ . Выбор таких значений параметров был обусловлен тем, что с ними имеется возможность существенно оптимизировать реализацию генератора. Но позже было замечено, что статистические свойства данного генератора оставляют желать лучшего: оказалось, что все производимые им последовательности чисел имеет определённую закономерность, несвойственную последовательностям реализаций равномерно распределённых случайных величин. А именно: если в выходной последовательности данного генератора  $x_1, x_2, \dots$  сгруппировать несколько подряд идущих её элементов в тройки, т.е.  $(x_1, x_2, x_3)$ ,  $(x_4, x_5, x_6)$  и т.д., а затем рассмотреть эти тройки как координаты точек в трёхмерном пространстве и нанести их на график, то окажется, что все указанные точки принадлежат определённому семейству параллельных плоскостей – что было бы крайне маловероятно, если бы последовательность  $x_1, x_2, \dots$  состояла из реализаций какой-либо случайной величины, равномерно распределённой на множестве  $\{1, 2, \dots, m-1\}$ .

Аналогичным недостатком обладают многие другие линейные конгруэнтные генераторы: точно данный эффект описывает теорема 1 из статьи [7].

Следовательно, при использовании покомпонентного метода получения псевдослучайных векторов – того самого метода, который в общих чертах был описан в начале раздела, – иногда (но не всегда, как мы увидим далее) может оказаться, что генератор обладает той нежелательной особенностью, что производит последовательности векторов, не похожие на последовательности реализаций случайной векторной величины, равномерно распределённой внутри какого-либо многомерного куба. Подобные ситуации могут возникать в тех случаях, когда используемый промежуточный генератор псевдослучайных чисел не достаточно хорош – в том смысле, в каком мы охарактеризовали выше «хорошие» и «плохие» псевдослучайные генераторы.

Возникает вопрос: а в противном случае покомпонентный метод всегда срабатывает или нет? То есть,

если взять действительно «хороший» генератор псевдослучайных чисел, можно ли ему доверить покомпонентную генерацию «хороших», равномерно распределённых псевдослучайных векторов? И есть ли на этот счёт какие-либо строгие ограничения на генераторы и какие-либо точные оценки качества выходных последовательностей, получаемых таким способом?

Достаточно подробный ответ на данный вопрос содержится в монографии [8] в разделе 3.3.4 «Спектральный критерий». Оказывается, *для того, чтобы покомпонентный генератор псевдослучайных векторов производил последовательность  $n$ -мерных векторов, обладающую свойством равномерной распределённости при заданном значении  $n$ , достаточно, чтобы в качестве промежуточного генератора псевдослучайных чисел был выбран какой-либо линейный конгруэнтный генератор, показывающий хороший результат при его проверке спектральным критерием для той же размерности  $n$* . Это следует из теоремы N, приведённой в том же разделе и впервые доказанную Нидеррайтером, которая позволяет оценить *разброс* векторов, полученных с использованием промежуточного числового линейного конгруэнтного генератора.

Основной принцип, лежащий в основе покомпонентного метода генерации векторов, Д. Э. Кнут формулирует следующим образом [8, раздел 3.3.4, часть F «Связь с критерием серий»]: «Одним из основных результатов его [Нидеррайтер] теории было следующее: он показал, что генератор случайных чисел проходит проверку с помощью критерия серий для нескольких измерений, если этот генератор выдерживает проверку спектральным критерием, даже когда вместо полного периода рассматривается большая его часть». Упомянутая выше теорема N является не чем иным, как строгой формулировкой данного утверждения.

На практике это означает следующее: если при написании программы возникает необходимость однократно или многократно выполнить построение псевдослучайного вектора, то, как правило, можно использовать для этой цели обычный способ – например:

```
#include <stdlib.h>
#include <limits.h>

void get_random_tuple(unsigned char* output,
                      size_t length)
{size_t i;
 for (i = 0; i < length; i++) output[i] =
    rand( ) >> CHAR_BIT * (sizeof(int)-1);}
```

Коль скоро наиболее часто используемые реализации стандартной библиотеки языка C включают в себя «хорошие» генераторы псевдослучайных чисел, то псев-

дослучайные векторы, которые производит представленный код, также являются достаточно «хорошими», по крайней мере для большинства практических применений (если, конечно, при сборке данного кода в качестве стандартной библиотеки C была использована подходящая её реализация).

Обращаем внимание, что *при покомпонентной генерации псевдослучайных векторов следует использовать именно старшие, а не младшие разряды чисел, производимых промежуточным псевдослучайным генератором*: это даёт более равномерную распределённость векторов в выходной последовательности генератора. Действительно, спектральный критерий учитывает в первую очередь старшие разряды производимых генератором чисел и может пренебречь их младшими разрядами. Таким образом, если вернуться к приведённой выше реализации функции «get\_random\_tuple»: команда, присваивающая переменной «output[i]» значение указанного в коде выражения, отнюдь не является переусложнённой; присвоение

```
output[i] = rand()
```

кажущееся более естественным в данном случае, на самом деле является ошибочным – с точки зрения метода покомпонентной генерации векторов. Это даже заметно при проведении экспериментов, описанных в следующем разделе.

Если же требуется получить больший контроль над выходной последовательностью векторов, то можно выбрать конкретный линейный конгруэнтный генератор из тех, которые проходят проверку спектральным критерием (см., например, таблицу 1 в разделе 3.3.4 монографии [8]); после чего с его помощью можно генерировать псевдослучайные векторы покомпонентно – то есть по алгоритму, реализованному в функции «get\_random\_tuple»: производимая указанным способом последовательность векторов (согласно упоминавшейся выше теореме Нидеррайтера) будет выглядеть так, как будто она представляет собой последовательность реализаций случайной векторной величины, равномерно распределённой внутри некоторого многогранного куба.

Заметим попутно, что проблема построения эффективных числовых генераторов, которые обладали бы заранее заданными теми или иными специфическими свойствами, в настоящее время является актуальной: см., например, работу [9], где авторы представляют ряд новых результатов, связанных с данным направлением исследований.

### III. СПОСОБ ГЕНЕРАЦИИ ПСЕВДОСЛУЧАЙНЫХ ВЕКТОРОВ БОЛЬШОЙ РАЗМЕРНОСТИ

Любые закономерности в псевдослучайных последовательностях нежелательны. Последовательности чисел, обладающие закономерностями, могут быть небезопасными для использования в большинстве криптографических алгоритмов; наличие закономерностей в выходных последовательностях псевдослучайного

генератора может приводить к ошибкам при проведении с его помощью моделирования по методу Монте-Карло. Однако, существуют и такие задачи, где статистические свойства генератора не слишком существенны. Составление тестов системы команд микропроцессора, на наш взгляд, относится именно к таким задачам.

Вообще говоря, если в программе требуется производить генерацию псевдослучайных векторов большой размерности, то скорее всего, даже если генератор будет вызван очень большое число раз, общее количество произведённых им векторов окажется настолько мало, что говорить об их равномерной или неравномерной распределённости по гиперкубу можно будет лишь с большой долей условности.

В тех случаях, когда от генератора векторов требуется не столько псевдослучайность его выходной последовательности, сколько её повторяемость и высокая скорость генерации, авторы предлагают выполнять построение векторов с использованием следующего алгоритма.

**Важное замечание.** *Результат работы приведённой ниже функции зависит не только от значения глобальной переменной «seed», но и от содержимого массива «array» (длина которого полагается равной «length»).*

```
#define INITIAL_SEED 0

#include <stddef.h>

unsigned long seed = INITIAL_SEED;

void randomize_array(unsigned char* array,
size_t length)
{ size_t i, j, s, w;
  s = 0;
  for (i = 0; i < length; i++) {
    w = (seed * s + i) & ((1lu << 32) - 1);
    j = w % length;
    array[j] = array[i] + w;
    s += array[i]; }
  seed += s;
  seed = (seed << 1)
+ ((seed & (1lu << 31)) == 0 ? 0 : 1);}
```

Данная функция на выходе формирует новое содержимое массива «array», элементы которого можно рассматривать как компоненты вектора, имеющего размерность «length».

Заметим, что хотя в предложенной реализации функции «randomize\_array» используется операция получения остатка от деления на число, в большинстве случаев она легко может быть заменена на операцию конъюнкции – а именно, когда значение переменной «length» постоянно и является при этом степенью числа 2.

Указанный метод проводит рандомизацию массива «array» даже в том случае, если он изначально содержит только нули, и даже если при этом значение переменной «seed» равно 0. То есть, при использовании данного метода можно присваивать любые значения переменной компилятора «INITIAL\_SEED» и использовать её, чтобы многократно получать те или иные фиксированные последовательности псевдослучайных векторов.

Оценка эффективности предложенного метода проводилась экспериментально по следующей формуле:

$$Q = N * length - b * best,$$

где  $Q$  – вычисляемая оценка качества (чем больше значение этой величины, тем лучшей признаётся работа алгоритма при заданных начальных значениях его параметров),  $N$  – сколько раз в цикле был выполнен вызов функции рандомизации фиксированного массива байтов; величины  $b$  и  $best$  вычисляются особым образом в зависимости от того, как часто возникает ситуация, когда одним и тем же компонентам различных векторов выходной последовательности оказываются присвоены одни и те же числовые значения.

Результаты такой оценки в случае  $N = 100\,000$ ,  $length = 100$  оказались следующими: покомпонентный метод, т.е. основанный на функции «get\_random\_tuple», привёл к значению  $Q = 9\,837\,878$ , а в случае нового генератора «randomize\_tuple» была получена оценка несколько более высокая оценка  $Q = 9\,857\,197$ . Необходимо уточнить, что при проведении данного эксперимента время от времени (а именно, через каждые 123 итерации) проводился намеренный сброс содержимого входного массива к начальным значениям его элементов: это было сделано для того, чтобы ужесточить условия тестирования.

Подсчитывалось также число коллизий контрольных сумм: они оказались равны, соответственно, 16 803 и 16 893 для алгоритмов обоих типов (соответственно, покомпонентного и нового): по данному показателю покомпонентный алгоритм демонстрирует чуть более эффективную работу.

Скорость работы обоих алгоритмов, как и следовало ожидать, оказалась приблизительно одинаковой.

Важно, что разница в оценках не сильно варьируется при изменении значения переменной компилятора

«INITIAL\_SEED» и изменении начальных значений элементов массива.

#### IV. ВЫВОДЫ

При составлении функциональных тестов микропроцессоров иногда требуется заполнить некоторую область памяти значениями, произведёнными псевдослучайным образом. Такая задача (по крайней мере, с формальной точки зрения) сводится к задаче генерации псевдослучайных векторов и может быть решена различными способами. Тривиальный способ состоит в том, чтобы заполнить память подряд идущими элементами некоторой последовательности псевдослучайных чисел (по сути этот способ представляет собой покомпонентный алгоритм генерации псевдослучайных векторов). Другой способ предложен в настоящей работе.

Одно из требований к функциональным тестам состоит в том, чтобы их результаты поддавались повторному воспроизведению. Это исключает, например, использование в тестовых программах стандартной библиотечной функции «rand» языка C. Поэтому для включения в тестовую программу покомпонентного генератора псевдослучайных векторов промежуточный генератор псевдослучайных чисел также должен быть включён в ту же программу.

Также при проведении функционального тестирования существенными оказываются такие качества используемых генераторов, как скорость их работы и простота их реализации. Перечисленными качествами обладает генератор псевдослучайных векторов, предложенный в данной работе. Результаты его проверки, приведённые в разделе 3, показывают, что и значение величины  $Q$ , и число коллизий для функции «randomize\_array» близки к соответствующим значениям функции «get\_random\_tuple». Это означает, что предложенный нами метод вполне применим для решения таких задач, как составление функциональных тестов микропроцессоров.

#### ЛИТЕРАТУРА

- [1] Бобков С.Г. Методика тестирования микросхем для компьютеров серии «Багет» // Программные продукты и системы. 2007. №3. С. 2–5.
- [2] Смирнов А.В., Чибисов П.А. Генератор тестов для проверки когерентности кэш-памятей многоядерных микропроцессоров (ristretto) // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2018. Вып. 2. С. 31–38.
- [3] Ерохин В.В., Мальцев П.П. Самотестирование сложных функциональных блоков // Проблемы разработки перспективных микроэлектронных систем – 2005. Сборник научных трудов / под общ. ред. А.Л.Стемпковского. М.:ИППМ РАН, 2005. С. 500–507.
- [4] Дябин М.И., Решетников А.В., Саксонов Е.А. Методика тестирования процессорного ядра системы на кристалле с x86-совместимым микропроцессором // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2020. Вып. 3. С. 172–179.
- [5] Архипкин В.Я., Дябин М.И., Ерохин В.В., Леохин Ю.Л. Построение высокопроизводительной СнК на основе 16-разрядного процессорного ядра // Проблемы разработки

перспективных микро- и нанoeлектронных систем (МЭС). 2020. Вып. 4. С. 134–139.

- [6] Neiderreiter H. Random Number Generation and Quasi-Monte Carlo Methods. Philadelphia, SIAM, 1992. 250 p.
- [7] Marsaglia G. Random Numbers Fall Mainly in the Planes // Proc. Natl. Acad. Sci. U.S.A. 1968. Vol. 61, no. 1. P. 25–28.
- [8] Knuth D.E. The Art of Computer Programming. V. 2. Seminumerical Algorithms. 3rd ed. Reading, Massachusetts:

Addison – Wesley, 1997. 762 p. (Кнут Д.Э. Искусство программирования. Том 2. Получисленные алгоритмы. 3-е изд.: Пер. с англ. М.: Издательский дом «Вильямс», 2004. 832 с.)

- [9] Riera C., Roy T., Sarkar S., Stănică P. A Hybrid Inversive Congruential Pseudorandom Number Generator with High Period // European J. of Pure and Applied Math. 2021. Vol. 14, no. 1. P. 1–18.

## A Fast Method of Generating Pseudo-Random Vectors of High Dimension for Testing Systems-on-Chip

M.I. Dyabin<sup>1</sup>, A.V. Reshetnikov<sup>2</sup>, E.A. Saksonov<sup>3</sup>

<sup>1</sup>“Kaskad” Ltd., Moscow, dyabin@mail.ru

<sup>2</sup>“Accord” Ltd., Moscow, a\_reshetnikov@hush.com

<sup>3</sup>Moscow Technical University of Communications and Informatics, Moscow, saksmiem@mail.ru

**Abstract** — This paper offers a new algorithm for generating pseudo-random vectors in case when they are not required to be distributed uniformly. It uses an internal variable and the components of an input vector in order to build an output vector, but a feature of the generator is it not based on an auxiliary pseudo-random number generator. A testing procedure is described, which shows some of the method's advantages before the trivial method of filling the components of output vector by subsequent elements of a sequence of pseudo-random numbers.

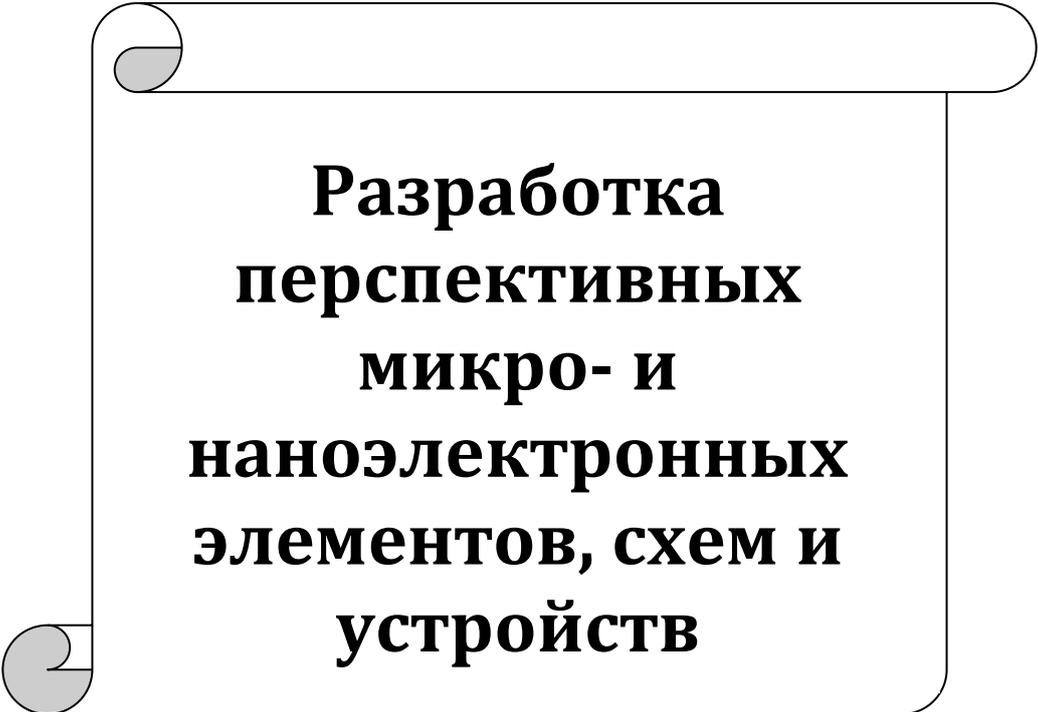
While testing microprocessors sometimes it is necessary to fill a buffer in memory with values generated in a pseudorandom way. Formally, such task can be reduced to the task of building a pseudorandom vector. But the quality of the generated pseudo-random vector sequence is not meaningful in this case: instead, the speed of the generator and the ease of its implementation may be important. Such is the method described in this article.

**Keywords** — pseudorandom vector generator, functional testing of microprocessor.

### REFERENCES

- [1] Bobkov S.G. Metodika testirovaniya mikroskhem dlya kompyuterov serii “Baget” (A methodology for testing circuits for the “Baget” series of computers) // Programmnyye produkty I sistemy. 2007. №3. S. 2–5 (in Russian).

- [2] Smirnov A.V., Chibisov P.A. Random Test Generator for Multicore Microprocessor Cache Coherence Verification (Ristretto) // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018. Issue 2. P. 31-38. doi:10.31114/2078-7707-2018-2-31-38
- [3] Erokhin V.V., Maltsev P.P. Self-testing of complex functional blocks // Problems of Perspective Microelectronic Systems Development - 2005. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2005. P. 500-507.
- [4] Dyabin M.I., Reshetnikov A.V., Saksonov E.A. A methodology for testing the microprocessor core of a system on chip with a x86-compatible microprocessor // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 3. P. 172-179. doi:10.31114/2078-7707-2020-3-172-179 (in Russian).
- [5] Arkhipkin V.Ya., Dyabin M.I., Erokhin V.V., Leokhin Yu.L. Designing a high-performance SoC based on a 16-bit processor core // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 4. P. 134-139. doi:10.31114/2078-7707-2020-4-134-139 (in Russian).
- [6] Neiderreiter H. Random Number Generation and Quasi-Monte Carlo Methods. Philadelphia, SIAM, 1992. 250 p.
- [7] Marsaglia G. Random numbers fall mainly in the planes // Proc. Natl. Acad. Sci. U.S.A. 1968. Vol. 61, no. 1. P. 25–28.
- [8] Knuth D.E. The Art of Computer Programming. V. 2. Seminumerical Algorithms. 3rd ed. Reading, Massachusetts: Addison – Wesley, 1997. 762 p.
- [9] Riera C., Roy T., Sarkar S., Stănică P. A Hybrid Inversive Congruential Pseudorandom Number Generator with High Period // European J. of Pure and Applied Math. 2021. Vol. 14, no. 1. P. 1–18.



**Разработка  
перспективных  
микро- и  
наноэлектронных  
элементов, схем и  
устройств**

## Разработка системы на кристалле для абонентского спутникового терминала системы «Гонец-Д1М»

В.Я. Архипкин<sup>1</sup>, М.И. Дябин<sup>2</sup>, В.В. Ерохин<sup>3</sup>, М.В. Шеблаев<sup>4</sup>

<sup>1</sup>ООО «Аккорд», генеральный директор, г. Москва, info@akkordsystems.ru

<sup>2</sup>ООО «Каскад», ведущий инженер, г. Москва, dyabin@mail.ru

<sup>3</sup>АО «НИИМА «Прогресс», начальник отдела разработки аппаратуры связи, г. Москва, vladimir.v.erokhin@gmail.com

<sup>4</sup>ФГБОУ ВО «Московский государственный университет имени М.В.Ломоносова» (факультет космических исследований МГУ), ассистент, г. Москва, sheblaev@cosmos.msu.ru

**Аннотация** — В статье приводится описание системы на кристалле, предназначенной для использования в качестве основы при разработке абонентского спутникового терминала системы «Гонец-Д1М». Дается обоснование необходимости и актуальности разработки современной электронной компонентной базы для абонентских спутниковых терминалов. Представлены особенности СнК, предназначенной для построения абонентского спутникового терминала. Перечислен состав устройств и интерфейсов, входящих в СнК. Приведена структурная схема СнК. Дается подробный анализ характеристик СнК. Обозначены основные требования, предъявляемые к модему абонентского спутникового терминала системы «Гонец-Д1М». Отражены перспективы развития, основное назначение и сферы применения Российской многофункциональной системы персональной спутниковой связи «Гонец».

**Ключевые слова** — абонентский спутниковый терминал, низкоорбитальная спутниковая группировка, спутниковый модем, процессорное ядро, система на кристалле.

### I. ВВЕДЕНИЕ

С учетом возрастающей с каждым годом мобильности, увеличения количества транспортных средств, появления беспилотных объектов, развития технологий Интернета вещей, сегмент мобильного спутникового доступа в Интернет на основе низкоорбитальных систем является более перспективным в сравнении с геостационарными системами [8]. Рынок, очевидно, имеет перспективы роста и поэтому новые амбициозные игроки стремятся занять открывающиеся ниши. Основным преимуществом низкоорбитальных систем перед геостационарными являются более низкая задержка в канале связи. Это качество, а также полноценное глобальное покрытие (у геостационарных систем – до 72-75 параллели) и возможность обслуживания абонентов на пересеченной местности (у геостационарных – невозможность при наличии помехи

со стороны зоны радиовидимости космических аппаратов) становится все более важным в online-приложениях.

Российская многофункциональная система персональной спутниковой связи (МСПСС) «Гонец» предоставляет услуги мобильной спутниковой связи и мобильного спутникового доступа в Интернет с использованием низкоорбитальной спутниковой группировки «Гонец-Д1М», а с 2025 года – «Гонец-М1». Типичными сферами применения МСПСС «Гонец-Д1М» являются сбор и передача координатно-временной информации ГЛОНАСС от средств транспорта, сбор и передача информации с датчиков со стационарных или подвижных объектов в труднодоступных районах (например, мониторинг буровых вышек, метеорологических станций, трубопроводов и т. п.), персональная связь с абонентами в труднодоступных регионах, передача конфиденциальной информации между удаленными абонентами. Услуги на базе системы оказываются в глобальном масштабе.

Абонент системы «Гонец-Д1М» имеет возможность отправлять и получать текстовые сообщения неограниченного объема, используя абонентский терминал подвижной спутниковой связи «Гонец». В качестве адресатов могут выступать адреса электронной почты, абоненты мобильных сетей связи или абоненты спутниковой сети «Гонец». Оборудование и программное обеспечение космических аппаратов и абонентских терминалов спроектировано таким образом, что для работы системы не требуется непрерывное нахождение абонентов в зоне радиовидимости космического аппарата. При отсутствии совместной зоны радиовидимости абонентского терминала и космического аппарата сообщение буферизуется и передается при пролёте одного из космических аппаратов системы над абонентом.

## II. АКТУАЛЬНОСТЬ РАЗРАБОТКИ ЭЛЕКТРОННОЙ КОМПОНЕНТНОЙ БАЗЫ ДЛЯ АБОНЕНТСКИХ СПУТНИКОВЫХ ТЕРМИНАЛОВ

Очевидно, для того чтобы быть конкурентным на рынке абонентский спутниковый терминал должен строиться на основе быстродействующей, надежной, и в то же время малогабаритной и малопотребляющей элементной базы.

Современные тенденции развития рынка микроэлектроники и телекоммуникаций диктуют необходимость разработки «систем на кристалле» (System-on-Chip – SoC). Под устройствами класса «система на кристалле» (СнК) понимаются устройства, на едином кристалле которых интегрированы один или несколько процессоров, функциональных устройств, некоторый объем памяти, ряд периферийных устройств и интерфейсов, — то есть максимум того, что необходимо для решения поставленных перед аппаратурой задач. Разработка систем на кристалле предполагает оптимизацию разрабатываемой схемотехники, что непосредственно сказывается на быстродействии (производительности), потребляемой мощности, площади кристалла и, как следствие, его стоимости.

СнК в виде сверхбольших интегральных схем (СБИС) перспективны для реализации высокобюджетных проектов, предполагающих последующий крупносерийный выпуск изделий на их основе [2]. Основным преимуществом заказных СБИС является низкая стоимость конечного массового продукта. Поэтому с постоянным совершенствованием технологического цикла производства микросхем снижаются и требования к минимальным заказам СБИС. Становится выгодно заказывать специализированные микросхемы даже для средних объемов производства, получая основную прибыль от реализации конечной продукции, в данном случае - абонентских спутниковых терминалов. К сожалению, подобные проекты СБИС имеют свои недостатки: высокий уровень невозвратимых начальных затрат (NRE), длительное время разработки и верификации. В результате заказные СБИС доступны для конечных изделий при условии их большого тиража и длительного срока активного использования, что в полной мере соответствует концепции абонентских спутниковых терминалов системы «Гонец-Д1М».

## III. ТРЕБОВАНИЯ К МОДЕМУ АБОНЕНТСКОГО СПУТНИКОВОГО ТЕРМИНАЛА СИСТЕМЫ «ГОНЕЦ-Д1М»

Абонентские терминалы системы «Гонец» выпускаются в стационарном, носимом и мобильном вариантах исполнения. Размеры терминалов и антенн компактны и пригодны для эксплуатации на различных видах объектов, а также для персонального использования. Абонентский терминал подвижной спутниковой связи «Гонец» предназначен для передачи в автоматическом режиме координатных данных и телематических данных с контролируемых подвижных и стационарных объектов. Программное обеспечение

терминала подразумевает необслуживаемую работу без участия оператора.

В спутниковых каналах «Земля – космический аппарат» (прямой канал) и «космический аппарат – Земля» (обратный канал) используется модифицированный GMSK сигнал (далее по тексту – MGMSK). Отличие MGMSK сигнала от GMSK модуляции состоит в применении перекодировки данных с целью обеспечить независимую передачу символов по квадратурным каналам.

Требования к модему абонентского спутникового терминала системы «Гонец-Д1М» приведены ниже:

- Диапазон рабочих частот: на передачу 313 – 315 МГц, на приём 387 – 390 МГц.
- Скорость приема информации в канале «Космос» – «Земля»: 9,6; 19,2; 38,4; 76,8 кбит/с.
- Скорость приема информации в канале «Земля» – «Космос»: 4,8; 9,6 кбит/с.
- Вид модуляции: MGMSK.
- Помехоустойчивое кодирование: каскадное.
- Внешний интерфейс: Ethernet 10/100 Base-T, USB.

## IV. ОСОБЕННОСТИ СнК ДЛЯ ПОСТРОЕНИЯ АБОНЕНТСКИХ СПУТНИКОВЫХ ТЕРМИНАЛОВ СИСТЕМЫ «ГОНЕЦ-Д1М»

При разработке системы на кристалле для таких приложений, как абонентский спутниковый терминал, приходится принимать во внимание множество факторов, важнейшими из которых являются компактность и его производительность, причем эти факторы, как правило, находятся в некотором противоречии друг с другом. И тем не менее, приемлемое решение проблемы высокой производительности при использовании процессорного ядра малой разрядности вполне можно найти, особенно для задач передачи данных, не требующих значительного объема вычислений [4].

Для абонентского спутникового терминала предлагается реализация СнК на базе 16-разрядного процессорного ядра с использованием 64-разрядной системной шины, что позволит объединить достоинства 16-разрядных процессорных систем и многоразрядных шинных структур [1].

Основным достоинством выбранного 16-разрядного процессорного ядра является компактность исполняемого кода, и как следствие, невысокие требования к объёму памяти, необходимой для исполнения программ. Это важное свойство позволяет создавать компактные однокристалльные системы со встроенной статической памятью и с небольшим количеством внешних выводов, необходимых только для подключения внешней периферии.

Для достижения нужных показателей производительности, помимо оптимизации структуры процессорного ядра, в состав СнК включена 64-разрядная шина, с более высокой (в несколько раз по

сравнению с 16-разрядной шиной) пропускной способностью. В сочетании с оптимизированным под эту шину контроллером прямого доступа к памяти, обеспечивающим обмены данными 64-разрядными словами, получаем существенный прирост в общей производительности системы [2].

Дополнительным важным способом повышения эффективности вычислительной системы является специализация путём включения в её состав аппаратных вычислительных или управляющих блоков. Такого рода блоки можно рассматривать как специализированные сопроцессоры, которые могут решать свою задачу параллельно основному процессору под его контролем и управлением [6]. Такой подход даёт выигрыш как в плане быстродействия, так и в плане энергопотребления, поскольку существенно снижает нагрузку на основной процессор и разделяет общую задачу на несколько параллельных вычислительных процессов. Этот фактор является важным для портативных приложений с батарейным электропитанием.

Таким образом, в результате всех предпринятых мер по повышению эффективности (оптимизация структуры процессорного ядра, расширение разрядности системной шины, оптимизация разрядности контроллера прямого доступа в память, использование в составе СнК специализированных аппаратных блоков) удаётся получить компактную систему на кристалле с высокой производительностью и оптимальным энергопотреблением, ориентированную для применения в составе абонентских спутниковых терминалов системы «Гонец-Д1М» [5].

#### V. СОСТАВ СнК ДЛЯ АБОНЕНТСКОГО СПУТНИКОВОГО ТЕРМИНАЛА

С целью оптимизации габаритно-весовых характеристик абонентского спутникового терминала в качестве основы при разработке терминала предлагается использовать СнК, в состав которой, помимо процессорного ядра, должен входить спутниковый модем, обеспечивающий обмен информацией между абонентским терминалом и космическим аппаратом, интерфейс Ethernet для связи с внешним миром, а также набор интерфейсов, необходимых для обмена информацией с другими потребителями информации.

СнК построена на основе 16-разрядного процессорного ядра, полностью совместимого по архитектуре и системе команд с микроконтроллером i80186, предназначенного для управления модемом, а также для обмена данными с внешними источниками и потребителями информации [9]. Методика тестирования процессорного ядра подобного типа рассмотрена в работе [7].

В состав СнК входят следующие основные устройства и интерфейсы:

- 16-разрядное процессорное ядро, совместимое по архитектуре и системе команд с микроконтроллером i80186.
- Встроенное масочное ПЗУ с начальным загрузчиком объёмом 1 Кбайт.
- Встроенное статическое ОЗУ объёмом 512 Кбайт.
- Контроллер прерываний с 36 линиями прерываний от периферийных устройств.
- Контроллер прямого доступа в память – 16 каналов.
- Спутниковый модем.
- Контроллер интерфейса Ethernet 10/100/1000 Мбит/сек (MAC-уровень).
- Два последовательных асинхронных порта UART.
- Два последовательных синхронных порта SPI.
- Последовательный синхронный порт I2C.
- Три универсальных параллельных 16-разрядных порта ввода вывода.
- Три программируемых 16-разрядных таймера.
- Сторожевой таймер.
- Служба реального времени.
- Механизм управления энергопотреблением.

Структурная схема предлагаемой к реализации СнК для абонентского спутникового терминала системы «Гонец-Д1М» приведена на рис. 1.

#### VI. ОСНОВНЫЕ ХАРАКТЕРИСТИКИ СнК

В качестве одной из важнейших характеристик процессорного ядра архитектуры i80186 является компактный программный код. Благодаря этому качеству процессорного ядра существенно снижаются требования к объёму оперативной памяти, необходимой для исполнения этого кода. Наличие в составе СнК 0.5 Мбайта статического ОЗУ полностью покрывают потребности в оперативной памяти для исполнения программ и хранения данных и освобождают от необходимости иметь в составе системы внешнюю динамическую память. Следует отметить, что максимальный объём встроенной статической памяти может быть, при необходимости, доведён до 1 Мбайта [10].

Другой важной характеристикой этого процессорного ядра является высокая тактовая частота, которая достигается за счёт оптимизированной конвейерной архитектуры ядра (до 7 уровней, включая предвыборку команд). Применение глубокой конвейерной обработки позволяет уменьшить число тактов, затрачиваемых на обработку одной команды (для большинства регистровых операций это число составляет один такт системной частоты, для операций, в которых один из операндов располагается в памяти, на выполнение операции затрачивается два или три такта системной частоты).

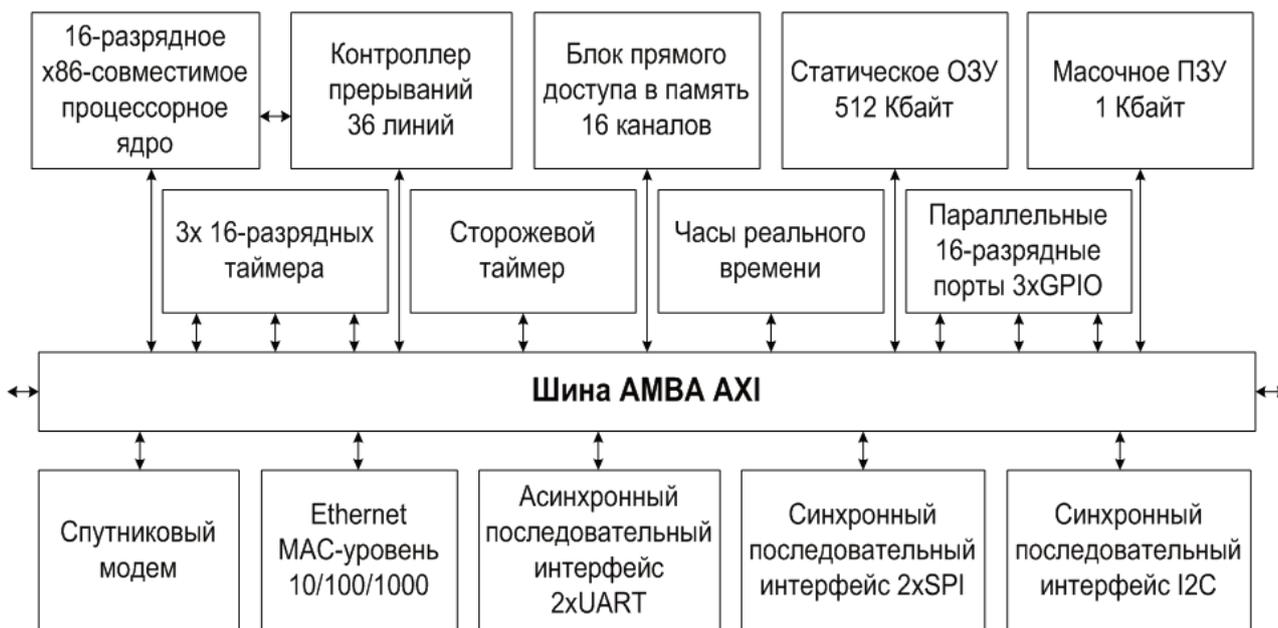


Рис. 1. Структурная схема СнК

Стоит отметить такое существенное качество СнК, влияющее на энергопотребление абонентского терминала, как наличие в составе СнК механизма управления энергопотреблением. Используя этот механизм, можно, в зависимости от типа выполняемой задачи и от интенсивности вычислений и потока данных, выбирать тактовую частоту, на которой должно работать процессорное ядро и задействованные устройства. Можно отключать тактовую частоту от устройств, которые не задействованы в текущей задаче, или не задействованы в задаче в текущий момент времени.

Если в процессе выполнения задачи возникает пауза, то можно перевести систему в режим пониженного энергопотребления путём снижения тактовой частоты до минимально возможной. В крайнем случае есть возможность переключить систему в «режим сна», когда отключены практически все устройства, кроме часов реального времени. В этом случае выход из «режима сна» производится или по будильнику, который отслеживает заданное абсолютное время, или по таймеру, который отсчитывает заданный интервал, или по внешнему сигналу, который сигнализирует о том, что пора «проснуться» и приниматься за работу.

Кроме прочих особенностей и достоинств СнК, построенной на процессорном ядре с микроконтроллерной архитектурой i80186, нельзя обойти стороной и тот факт, что микропроцессоры этой архитектуры одними из первых появились на Советском, а потом и на Российском рынке микроэлектроники и быстро завоевали популярность среди разработчиков электронной техники благодаря своей универсальности и простоте применения, а также благодаря достаточно высокой для того времени вычислительной мощности. За время, прошедшее с тех

пор, был наработан уникальный опыт использования микроконтроллеров архитектуры i80186, а также было наработано большое количество прикладного и системного программного обеспечения, включая популярные компиляторы, отладчики, симуляторы и операционные системы [3].

## VII. ОСНОВНЫЕ ВЫВОДЫ

Комплекс наземных средств потребителей многофункциональной системы персональной спутниковой связи «Гонец» представляет собой ряд модификаций абонентских терминалов, которые реализуют различные виды услуг связи, отличаются аппаратным составом, вариантами программного обеспечения, режимами работы, конструктивным исполнением и условиями эксплуатации.

Реализация на новом современном уровне программного-аппаратного комплекса «Гонец» и абонентского терминала подвижной спутниковой связи «Гонец» позволит работать как с существующей спутниковой группировкой «Гонец-Д1М», так и с новой спутниковой группировкой «Гонец-М1» (с 2025 года). Использование современных подходов при разработке аппаратуры обеспечит максимально эффективную эксплуатацию низкоорбитальных спутниковых группировок «Гонец-Д1М» и «Гонец-М1». Новый комплекс аппаратных средств позволит повысить рентабельность данных группировок; выйти на мировой рынок спутниковых услуг связи; обеспечить передачу данных для целей удалённого мониторинга объектов и обмена информацией в любой точке России, быть глобальной связной средой для системы ГЛОНАСС в части передачи координатно-временной информации из регионов, не охваченных наземными системами связи; стать базовым инфраструктурным элементом экосистемы цифровой экономики

Российской Федерации, наряду с традиционными наземными системами связи.

Использование при разработке аппаратных средств системы спутниковой связи «Гонец» современной элементной базы, оптимизированной под конкретные цели и задачи, позволит создать аппаратуру с максимально высокими технико-экономическими и эксплуатационными характеристиками.

#### ЛИТЕРАТУРА

- [1] Архипкин В.Я., Дябин М.И., Ерохин В.В., Леохин Ю.Л. Построение высокопроизводительной СнК на основе 16-разрядного процессорного ядра // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2020. Вып. 4. С. 134-139.
- [2] Ерохин В.В. Архитектура процессоров большой разрядности: проблемы и решения // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2020. Вып. 3. С. 158-164.
- [3] Ерохин В.В. Элементная база систем на кристалле: процессоры // Нано- и микросистемная техника. 2005. № 1. С. 35-44.
- [4] Вишнеков А.В., Ерохин В.В., Иванова Е.М. Выбор IP-блока при разработке системы на кристалле // Нано- и микросистемная техника. 2016. Т. 18. № 12. С. 773-782.
- [5] Беляев А.А., Гаврилов В.С., Кузнецов Д.А., Петричкович Я.Я., Солохина Т.В., Фролов Д.С., Функнер А.А. Эволюция многоядерных гетерогенных вычислительных систем в области обработки видеоданных // Проблемы разработки перспективных микро- и нанoeлектронных систем – 2014. Сборник трудов / под общ. ред. академика РАН А.Л. Стемпковского. М.: ИППМ РАН, 2014. Часть 2. С. 129-134.
- [6] Ерохин В.В., Мальцев П.П. Самотестирование сложных функциональных блоков // Проблемы разработки перспективных микроэлектронных систем – 2005. Сборник научных трудов / под общ. ред. А.Л.Стемпковского. М.:ИППМ РАН, 2005. С. 500-507.
- [7] Дябин М.И., Решетников А.В., Саксонов Е.А. Методика тестирования процессорного ядра системы на кристалле с x86-совместимым микропроцессором // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2020. Выпуск 3. С. 172-179.
- [8] Александр Бабин, Александр Минов. Спутниковая связь для Интернета вещей // Connect. 2017. № 5-6. С. 112-116.
- [9] Intel Corporation. 80C186EC/80C188EC microprocessor user's manual. Intel Corp., 1995. 515 p.
- [10] N.V. Bahadure. Microprocessors: The 8086/8088, 80186/80286, 80386/80486 and The Pentium Family. PHI Learning Pvt. Ltd., New Delhi, 2010.

## Designing of a System on Chip for a Satellite Subscriber Terminal of the «Gonets-D1M» System

V.Ya. Arkhipkin<sup>1</sup>, M.I. Dyabin<sup>2</sup>, V.V. Erokhin<sup>3</sup>, M.V. Sheblaev<sup>4</sup>

<sup>1</sup>“Accord” Ltd., director general, Moscow, info@akkordsystems.ru

<sup>2</sup>“Kaskad” Ltd., leading engineer, Moscow, dyabin@mail.ru

<sup>3</sup> JSC Progress MRI, chief of the communication equipment design division, Moscow, vladimir.v.erokhin@gmail.com

<sup>4</sup> Lomonosov Moscow State University, Faculty of Space research, assistant, Moscow, sheblaev@cosmos.msu.ru

**Abstract** — This paper describes the system-on-a-chip designed for use as the basis while development of satellite subscriber terminal of the system “Gonets-D1M”. The necessity and relevance of development of modern electronic components for satellite subscriber terminals is substantiated. Some features of the SoC, intended for building a satellite subscriber terminal, are discussed. The devices and interfaces are listed which are included into this SoC. Block diagram of the SoC is given. Detailed analysis of the SoC’s characteristics is done. The main requirements for the modem of the satellite subscriber terminal of the system “Gonets-D1M” are provided in the paper. The authors outline the prospects for advancing, primary purpose and scope of application of the Russian multifunctional system of personal satellite communication “Gonets”.

**Keywords** — satellite subscriber terminal, low-orbit satellite constellation, satellite modem, processor core, system on a chip.

#### REFERENCES

- [1] Arkhipkin V.Ya., Dyabin M.I., Erokhin V.V., Leokhin Yu.L. Designing a high-performance SoC based on a 16-bit processor core // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 4. P. 134-139. doi:10.31114/2078-7707-2020-4-134-139
- [2] Erokhin V.V. Multi-bit processors architectures: problems and solutions // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 3. P. 158-164. doi:10.31114/2078-7707-2020-3-158-164
- [3] Erokhin V.V. Elementnaya baza sistem na kristalle: protsessory (Electronic components of systems on chips: processors) // Nano- i mikrosistemnaya tekhnika. 2005. № 1. S. 35-44.

- [4] Vishenkov A.V., Erokhin V.V., Ivanova E.M. Vybor IP-bloka pri razrabotke sistemy na kristalle (Selecting an IP-block while development of a system on chip) // Nano- i mikrosistemnaya tekhnika. 2016. T. 18. № 12. S. 773-782.
- [5] Belyaev A.A., Gavrilov V.S., Kuznetsov D.A., Petrichkovich Ya.Ya., Solokhina T.V., Frolov D.S., Funkner A.A. Evolution in the area of multicore heterogeneous video data processing systems // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2014. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2014. Part 2. P. 129-134.
- [6] Erokhin V.V., Maltsev P.P. Self-testing of complex functional blocks // Problems of Perspective Microelectronic Systems Development - 2005. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2005. P. 500-507.
- [7] Dyabin M.I., Reshetnikov A.V., Saksonov E.A. A methodology for testing the microprocessor core of a system on chip with a x86-compatible microprocessor // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 3. P. 172-179. doi:10.31114/2078-7707-2020-3-172-179
- [8] Alexander Babin, Alexander Minov. Sputnikovaya svyaz dlya Interneta veshchey (Satellite communication for the Internet of things) // Connect. 2017. № 5-6. S. 112-116.
- [9] Intel Corporation. 80C186EC/80C188EC microprocessor user's manual. Intel Corp., 1995. 515 p.
- [10] Bahadure N.B. Microprocessors: The 8086/8088, 80186/80286, 80386/80486 and The Pentium Family. PHI Learning Pvt. Ltd., New Delhi, 2010.

# Анализ пропускной способности многобанковой памяти в системе на кристалле

А. В. Воронов, Р. В. Воронов, Р. Ф. Ильясов

АНО ВО «Университет Иннополис», г. Иннополис,

a.voronov@innopolis.university, r.voronov@innopolis.university, r.iliasov@innopolis.ru

**Аннотация** — Современные системы на кристалле используют многопортовую память. Одной из ее реализаций является многобанковая память, которая увеличивает пропускную способность при малых затратах логических элементов по сравнению с другими вариантами. Целью исследования является анализ задержки транзакций, при различных количествах портов и банков. В ходе работы были рассмотрены основные элементы, входящие в состав многобанковой памяти, варианты ее ускорения, а также другие способы реализации многопортовой памяти. После этого было проведено измерение задержек по предложенным тестам. В заключении было выявлено рекомендуемое количество банков по отношению к количеству портов.

**Ключевые слова** — многопортовая память, многобанковая память, арбитраж памяти, ready/valid интерфейс.

## I. ВВЕДЕНИЕ

В наши дни память на кристалле является одним из главных компонентов дизайна микроэлектронных плат. Как правило программируемые логические интегральные схемы (ПЛИС) комплектуются тремя блочными конфигурациями оперативной памяти (BRAM) [1]:

- 1) **Single Port.** Один порт на чтение/запись. Каждый такт можно запускать либо запрос на чтение, либо запрос на запись.
- 2) **Pseudo Dual Port.** Один порт на чтение и один порт на запись. Запрос на чтение и запрос на запись в каждом такте можно делать независимо.
- 3) **Dual Port.** Два порта на чтение/запись. Позволяет в каждом такте запускать два независимых запроса разных типов на разные адреса - два чтения, или две записи, или одно чтение и одну запись.

При проектировании сложных систем, таких как сетевые микросхемы или графические процессоры, часто возникает потребность в многопортовой памяти, позволяющей делать несколько операций чтения и записи одновременно [2].

В данной статье рассматривается разработка дизайна многопортовой памяти по принципу арбитража запросов, которая развивается в многобанковую память для устранения ряда недостатков. В завершение

проведена оценка пропускной способности в зависимости от количества портов и количества банков.

Основные свойства реализованной памяти:

- Взаимодействие модуля сделано на основе ready/valid интерфейса;
- Память масштабируема относительно портов чтения, портов записи, и банков памяти.
- При одновременном обращении по нескольким портам порядок обработки запросов произвольный;
- После подтверждения транзакции чтения, ответ приходит через несколько тактов. Количество тактов фиксировано и равно задержке чтения блока памяти. Данные сопровождаются дополнительным сигналом готовности;
- При операции записи данные будут записаны в память в течении нескольких тактов. Количество тактов фиксировано и равно задержке записи блока памяти.

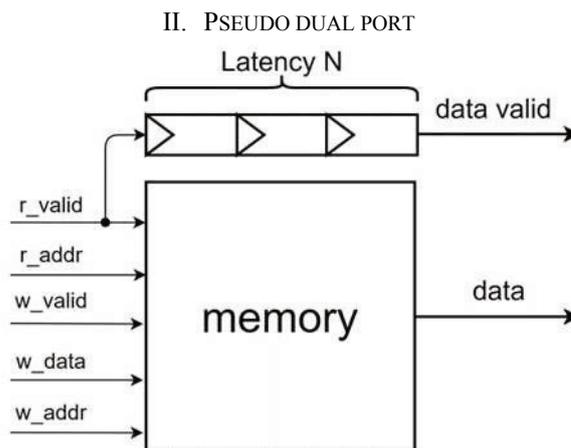


Рис. 1. Устройство Pseudo dual port

В качестве основы дизайна была выбрана память **Pseudo Dual Port BRAM** рис. 1. Использование блока памяти такого типа позволяет разнести отдельно порты чтения и записи из-за их независимой работы [3]. Следует учесть, что при единовременном чтении и записи по одному адресу, данные вернуться не обновленными, то есть чтение происходит раньше записи.

### III. МНОГОПОРТОВАЯ ПАМЯТЬ

В процессе создания многопортовой памяти необходимо решить проблему конфликтов, возникающую при запросе на чтение или на запись по двум портам одновременно. Это проблема порождается ограничением стандартного блока памяти.

Существует два общих принципа решения данной проблемы, которые были рассмотрены в статьях [4], [5], [6]:

#### A. Дублирование памяти

Один из вариантов, это дублирование блоков памяти для одновременного предоставления доступа многим портам. Существует несколько реализаций данного способа, например, таблица текущих значений (**Live Value Table**) рис. 2 или ОЗУ на основе XOR, исследованная в статье [2]. Для примера рассмотрим таблицу текущих значений.

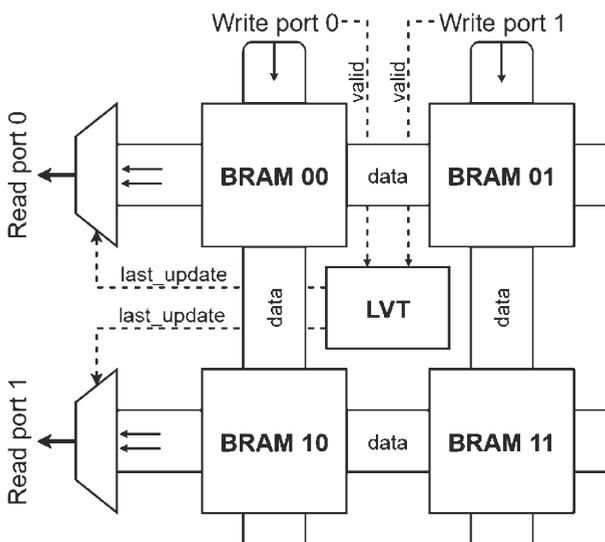


Рис. 2. LVT с 2 портами чтения и 2 портами записи

В данном случае используются блоки памяти в количестве (порты чтения \* порты записи) штук. Память по вертикали дублирует друг друга, а каждая комбинация блоков по горизонтали составляет единую память, где при чтении выбирается нужная секция с помощью таблицы значений. Так как каждому блоку соответствует только один порт чтения и один порт записи, то все операции могут происходить в один такт времени.

Плюсом данного метода является параллельная обработка портов, то есть время одного запроса не зависит от количества других. Минус данного подхода состоит в лишнем использовании памяти, суммарный объем памяти при этом равен объему одного блока. Другим минусом согласно [4] является существенное увеличение размера чипа.

#### B. Задержка запроса

Другой из вариантов, это обработка одного запроса, и приостановка других. Для данного способа также

существует несколько реализаций, одной из которых является установка **FIFO** перед блоком памяти. В этом случае запросы складываются в очередь, и выталкиваются, когда память свободна. Если очередь полная, то новые транзакции не инициируются. Другой вариант реализации рассмотрен в статьях [4], [7] – арбитраж запросов рис. 3, где основным принципом является предоставление доступа только одному порту одновременно, в то время, как остальные ожидают своей очереди

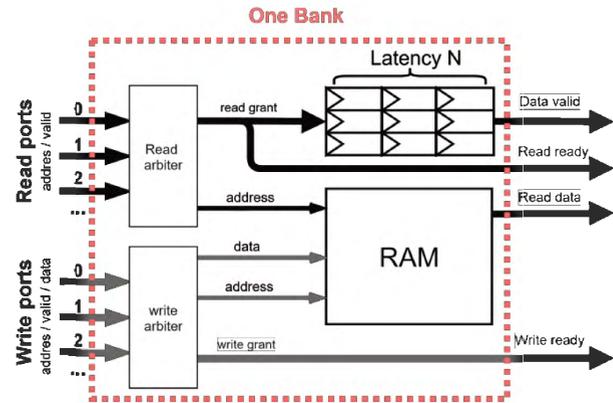


Рис. 3. Устройство многопортовой памяти по принципу арбитража запросов.

В устройстве памяти добавляется новый элемент - арбитр, который занимается распределением доступа к памяти, при этом обрабатывая ранние запросы в первую очередь. Таким образом максимальное время ожидания порта ограничено количеством запросчиков.

```
parameter N = 4; // Number of requesters

input wire [N-1:0] req;
output wire [N-1:0] grant;

reg [N-1:0] pointer_req;
wire [2*N-1:0] double_req = {req, req};
wire [2*N-1:0] double_grant =
double_req & ~(double_req - pointer_req);
assign grant [N-1:0] =
double_grant[N-1:0] | double_grant[2*N-1:N];
```

Рис. 4. Вариант реализации кругового асинхронного арбитра [8], [9]

В устройстве арбитра на рис. 4 основную роль выполняет *указатель на запрос (pointer request)*, так как он определяет очередность выдачи доступа. Логика в арбитрах устроена так, что выбирается запрос, на который ссылается указатель, или, если такого запроса нет, выбирается ближайший следующий к нему.

К примеру, при активном 1 и 3 порту из пяти, картина запросов будет следующая  $req = 01010_2$ :

если  $pointer\_req = 01000_2$ , то  $grant = 01000_2$   
 если  $pointer\_req = 10000_2$ , то  $grant = 00010_2$

Значение указателя по фронту клона смещается на позицию после выданного доступа для сохранения кругового (**round-robin**) эффекта.

Кроме этого, нужно чтобы порты работали по valid/ready протоколу, для обеспечения возможности приостанавливать их.

Плюсом метода арбитража запросов в отличие от таблицы текущих значений является использование только одного блока памяти, но из-за этого время осуществления транзакций зависит от количества запросчиков.

#### IV. ПОРТЫ ЧТЕНИЯ И ЗАПИСИ

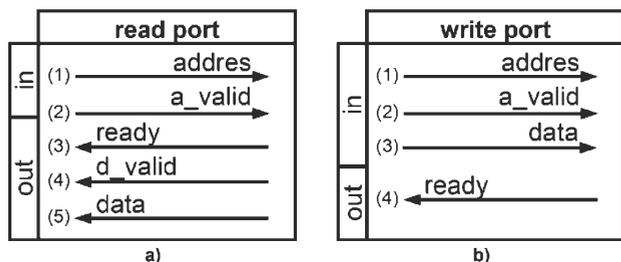


Рис. 5. Устройство порта чтения и записи

Разберём устройство портов с ready/valid интерфейсом, согласно [10], на примере порта чтения рис. 5а.:

- 1) **Address** – шина, по которой передается адрес ячейки памяти, к которой производится доступ.
- 2) **Address valid** – провод, по которому выставляется логическая единица, когда производится запрос и не снимается до тех пор, пока не было получено подтверждение по порту ready.
- 3) **Ready** – провод, который сигнализирует о принятии запроса и начале транзакции.

- 4) **Data valid** – провод, где выставляется логическая единица, когда проходят актуальные данные на шину данных. В целях упрощения, предполагается, что запрашивающий модуль всегда готов принять данные. В другом случае, сигнал true должен удерживаться до получения подтверждения о принятии данных от порта. Однако для этого на выходе необходимо поставить блок fifo, а всю конструкцию окружить кредитным счётчиком. Впрочем, это выходит за рамки статьи, и здесь рассматриваться не будет.
- 5) **Data** – шина, по которой передаются данные, полученные в ходе транзакции.

Порт записи (рис. 5б.) устроен похожим образом, но немного проще, т.к. отсутствует необходимость в сигнале valid на выходе.

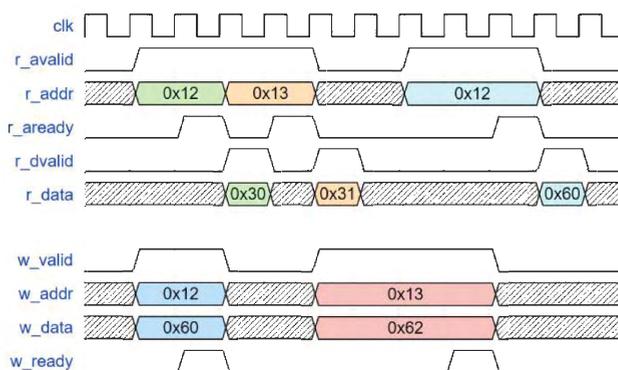


Рис. 6. Пример временной диаграммы чтения и записи

#### V. МНОГОБАНКОВАЯ ПАМЯТЬ

Одним из минусов многопортовой памяти с арбитражем портов является задержка запросов. Однако использование множества банков такой памяти позволит увеличить пропускную способность без увеличения количества ячеек памяти.

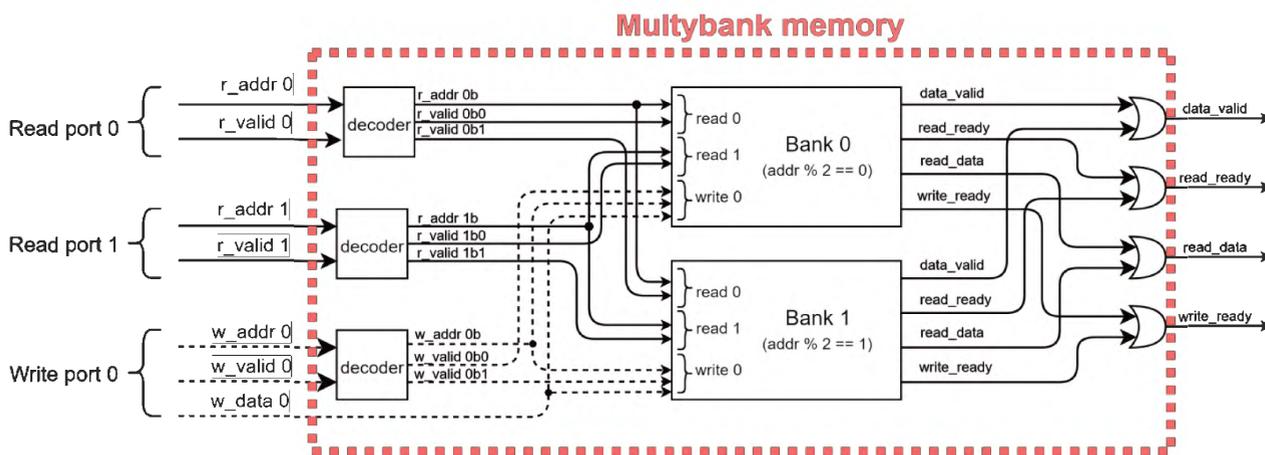


Рис. 7. Устройство многобанковой памяти

Многобанковая память создается на основе многопортовой памяти и является ее усложнением. Идея заключается в разделении памяти на N разделов (банков), где каждый банк является частью общей

памяти. Причём блоки памяти могут быть произвольного размера, и организованы так, чтобы устройства разного типа, у которых общие участки памяти малы, обращались преимущественно в

собственные банки. [11] Тем самым можно добиться лучшей пропускной способности.

Случаи обращения нескольких портов к одному банку приводят к проблеме конфликтов, которая решается задержкой запроса.

Вероятность конфликтов можно уменьшить путем увеличения количества банков или грамотным разбиением памяти на области. Ещё одним из способов оптимизации конфликтов является планирование выполнения инструкций на программном уровне или на уровне компилятора таким образом, чтобы максимально снизить количество одновременных записей в один и тот же банк.

Память на рисунке 7 имеет 2 порта чтения, 1 порт записи и 2 банка. Для каждого порта создается модуль декодера, который на основе адреса перенаправляет сигнал valid нужному банку. Помимо этого, результаты банков складываются. Таким образом, интерфейс многобанковой памяти внешне не отличим от многопортовой.

Плюсами использования многобанковой памяти является увеличение пропускного потока, при полном использовании памяти.

## VI. ОЦЕНКА ПРОПУСКНОЙ СПОСОБНОСТИ

Оценка пропускной способности была осуществлена путем измерения среднего времени обработки транзакций. Так как порты чтения и записи работают независимо, рассматривались случаи равного количества этих портов. Помимо этого, общая память разделена на банки одинакового объёма, и задержка чтения из памяти составляет 1 такт.

Измерения проходили путем трех тестов:

- Тест 1 (разделенный), при котором каждый порт обращается только к одному банку. Однако каждому банку может соответствовать несколько портов. Порты по банкам распределяются равномерно.
- Тест 2 (частично разделенный), при котором каждый порт обращается с вероятностью 80% к своему банку и 20% к другим. Порты по банкам распределяются равномерно. Этот случай моделирует условия наиболее приближенное к реальному распределение запросов.
- Тест 3 (случайный), при котором каждый порт обращается по случайному адресу.

Средняя задержка (average delay) измеряется в тактовых сигналах.

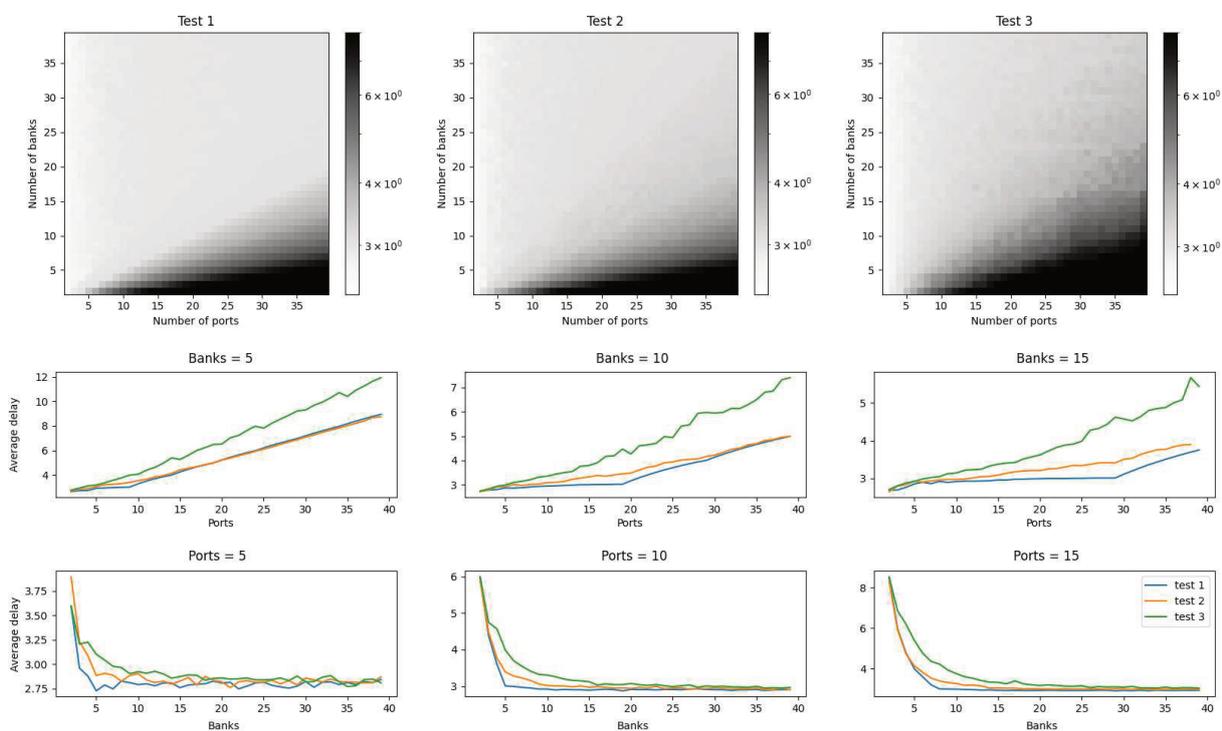


Рис. 8. Измерение средней задержки относительно количества портов и банков

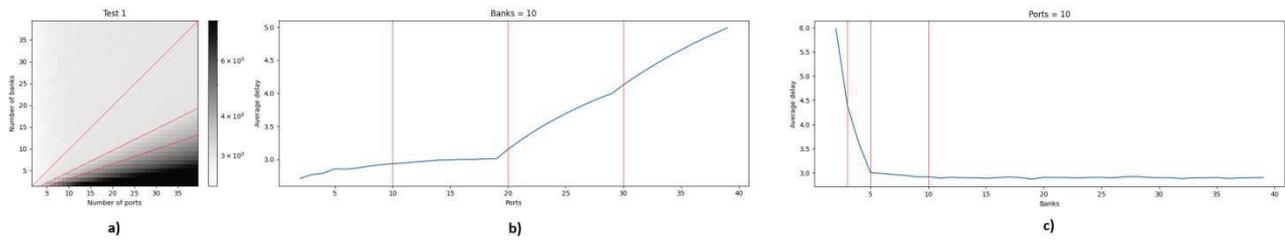


Рис. 9. Зависимость задержки 1 теста: а) от портов и банков, б) при фиксированном количестве банков, в) при фиксированном количестве портов

По данным графиков рис. 8 видно, что чем случайнее распределение запросов по банкам, тем больше средняя задержка транзакции, что объясняется увеличением количества конфликтов. Помимо этого, согласно графикам, зависимость задержки прямо пропорциональна количеству портов и обратно пропорциональна количеству банков.

На рисунке 9 представлена ситуация, когда порты обращаются только к своему банку. Красными линиями отмечены отношения количество портов к количеству банков кратные 1, 2, 3, что соответствуют характерным изменениям на графиках. Прослеживается следующая зависимость: пока количество портов меньше чем удвоенное количество банков, то увеличение задержки мало, при 2х кратных и 3х кратных превышениях происходит резкое увеличение задержки. Исходя из этого, можно сделать вывод, что оптимальное количество банков не должно быть меньше половины количества портов.

#### VII. ДАЛЬНЕЙШЕЕ УЛУЧШЕНИЕ ПАМЯТИ

Дополнительно были рассмотрены варианты улучшения многобанковой памяти, одним из которых является предоставление банкам возможности угадывать следующий запрос при их отсутствии, что позволяет сократить время транзакции на 1 такт. Это обеспечивается путем выставления **Ready** сигнала равным одному, для предполагаемого порта.

К примеру, изначально нет никаких запросов по портам, тогда банк выставляет **Ready** для предполагаемого порта, например, для порта номером 2. Если порт был угадан, то в тот момент, когда по нему выставляется запрос, сразу начинается транзакция, рис. 11. В противном случае, если запрос приходит по другим портам, то **Ready** выставляется с задержкой в один такт, из-за чего время транзакции остается неизменным, рис. 10.

Для выбора предполагаемого порта одной из лучших стратегий является распределение вероятности на основе частоты запросов. В простом случае бывает достаточным выбирать случайный порт.

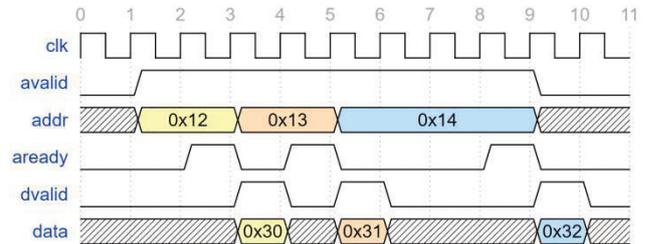


Рис. 10. Пример неэффективного ready/valid интерфейса (по умолчанию Ready = 0)

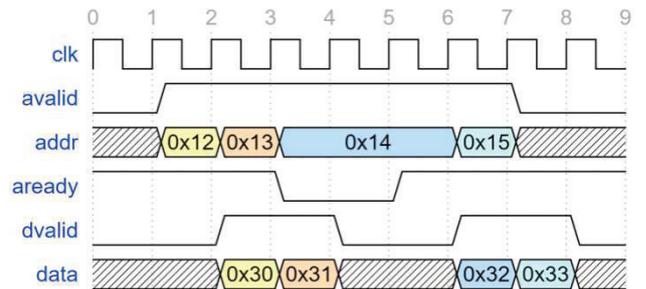


Рис. 11. Пример эффективного ready/valid интерфейса (по умолчанию Ready = 1)

#### VIII. ЗАКЛЮЧЕНИЕ

Таким образом, многобанковая организация памяти позволяет повысить пропускную способность системы за счет снижения количества конфликтов, во время которых к одному блоку памяти обращается несколько портов. Этот приём используется в графических процессорах, роутерах и других микросхемах. Альтернативой многобанковой памяти является дублирование памяти, но этот прием используется редко, из-за существенного увеличения размера чипа. В ходе исследования были установлены зависимости задержки транзакций от количества портов и количества банков памяти, а также проанализированы результаты и предложены улучшения.

#### БЛАГОДАРНОСТИ

Выражаем благодарность Юрию Панчулу за помощь в постановке изучения микроархитектуры цифровых схем в Иннополисе с 2018 год.

#### ЛИТЕРАТУРА

[1] Application specific multi-port memory customization in FPGAs / A. M. Gorker, E. Y. Hasan, Y. Arda, N. Smail// 24th International Conference on Field Programmable Logic and Applications (FPL). — 2014. — С. 1-4.

- [2] Composing Multi-Ported Memories on FPGAs / C. E. Laforest, Z. Li, T. O'Rourke [и др.]. // ACM Transactions on Reconfigurable Technology and Systems. — 2014. — № 7. — С. 1-23.
- [3] Мамаева Т. IDT: многопортовая память: как она работает? // Компоненты и Технологии. 2001. №14.
- [4] Verbeure, T. Building Multiport Memories with Block RAMs / T. Verbeure. // URL: <https://tomverbeure.github.io/2019/08/03/Multiport-Memories.html> (дата обращения: 31.08.2021).
- [5] Wang, Z. An Intelligent Multi-Port Memory / Z. Wang, Q. Zuo, J. Li. // International Symposium on Intelligent Information Technology Application Workshops. — 2008. — С. 251-254.
- [6] A multiported register file with register renaming for configurable softcore VLIW processors / Anjam F., Wong S., Nadeem F. // International Conference on Field-Programmable Technology. — 2010. — С. 403-408.
- [7] Орлов С. П., Биктимиркин Е. Ю., Тютнев А. А. Имитационная модель многопортовой памяти микропроцессоров. // Перспективные информационные технологии (ПИТ 2013): Тр. Междунар. науч.-техн. конф.—Самара: Изд. Самарск. науч. центра РАН 2013 (pp. 357-360).
- [9] Weber, M. Arbiters: Design Ideas and Coding Styles / M. Weber: Silicon Logic Engineering, Inc.
- [8] Advanced Synthesis Cookbook / Altera Corporation — 2011
- [10] Charles, E. L. Rules for Ready/Valid Handshakes / E. L. Charles.// FPGA Design Elements — URL: <http://fpgacpu.ca/fpga/handshake.html> (дата обращения: 05.09.2021).
- [11] Multibank Memory Optimization for Parallel Data Access in Multiple Data Arrays / Yin, a. X. Shouyi, a. M. Zhicong [и др.]. // Association for Computing Machinery. — 2016. — С. 1–8.
- [12] Салищев С. И., Шеин Р. Е. Новые алгоритмы для конвейерного вычисления БПФ по смешанному основанию без копирования на многобанковой памяти с произвольным доступом // КИО. 2013. №2.
- [13] Фролов М. С. Исследование временных параметров многопортовой памяти, реализованной на ПЛИС / М. С. Фролов; науч. рук. А. И. Солдатов // Неразрушающий контроль: сборник трудов VI Всероссийской научно-практической конференции "Неразрушающий контроль: электронное приборостроение, технологии, безопасность", Томск, 23-27 мая 2016 г.: Изд-во ТПУ, 2016. — [4 с.].
- [14] Dean, R. A. Multi-Port Memories / R. A. Dean. // High Performance Memory Testing: Design Principles, Fault Modeling and Self-Test. — 2003. — № 22A. — С. 47-56.
- [15] Лементуев В. А. Многопортовая память микропроцессорных систем / В. А. Лементуев // Информационные технологии и вычислительные системы, № 2, 2009. — С. 96 – 101.

## Multibank Memory Bandwidth Analysis in on-chip System

A. V. Voronov, R. V. Voronov, R. F. Iliasov

"University Innopolis", Innopolis, a.voronov@innopolis.university, r.voronov@innopolis.university, r.iliasov@innopolis.ru

**Abstract** — nowadays, memory on a chip is one of the main components of microelectronic design. Usually, field-programmable gate arrays (FPGAs) are equipped with three block configurations of RAM: Single Port, Pseudo Dual Port, and Dual Port. This article discusses the development of a multiport memory design based on the principle of request arbitration, which is then redesigned into multibank memory. The purpose of the study is to analyze the transaction delay, with different numbers of ports and banks. The Pseudo Dual Port BRAM was chosen as the basis of the design. Using this type of memory block allows separating the read and write ports because of their independent operation. In the process of creating multiport memory, it is necessary to solve the problem of conflicts that occur when a read or write requests are made on two ports simultaneously. This problem is caused by the limitation of the standard memory block. There are two general principles for solving this problem: memory duplication and request delay. The advantages and disadvantages of each option were considered. Finally, the bandwidth of the multibank memory was evaluated as a function of the number of ports and the number of banks. The bandwidth was estimated by measuring the average transaction processing time on 3 different tests. It was concluded that the optimal number of banks should not be less than half the number of ports.

**Keywords** — multiport memory, multibank memory, memory arbitration, ready/valid interface.

### REFERENCES

- [1] Application specific multi-port memory customization in FPGAs / A. M. Gorker, E. Y. Hasan, Y. Arda, N. Smail// 24th International Conference on Field Programmable Logic and Applications (FPL). — 2014. — pp. 1-4.
- [2] Composing Multi-Ported Memories on FPGAs / Charles, E. L., Z. Li, T. O'Rourke [et al.]. // ACM Transactions on Reconfigurable Technology and Systems. — 2014. — № 7. — pp. 1-23.
- [3] Mamaeva T. IDT: multiport memory: how does it work? // Components and Technology. 2001. № 14. (In Russian)
- [4] Verbeure, T. Building Multiport Memories with Block RAMs / T. Verbeure. // URL: <https://tomverbeure.github.io/2019/08/03/Multiport-Memories.html> (date of access: 31.08.2021).
- [5] Wang, Z. An Intelligent Multi-Port Memory / Z. Wang, Q. Zuo, J. Li. // International Symposium on Intelligent Information Technology Application Workshops. — 2008. — pp. 251-254.
- [6] A multiported register file with register renaming for configurable softcore VLIW processors / Anjam F., Wong S., Nadeem F. // International Conference on Field-Programmable Technology. — 2010. — pp. 403-408.
- [7] Orlov S. P., Biktimirkin E. Yu., Tyutnev A. A. A Simulation model of multiport microprocessor memory. // Advanced Information Technology (PIT 2013): International Scientific and Technical Conf.: Samarsk. Scientific Center of the RAS 2013 (pp. 357-360). (In Russian)

- [8] Advanced Synthesis Cookbook / Altera Corporation — 2011
- [9] Weber, M. Arbiters: Design Ideas and Coding Styles / M. Weber: Silicon Logic Engineering, Inc.
- [10] Charles, E. L. Rules for Ready/Valid Handshakes / E. L. Charles. // FPGA Design Elements — URL: <http://fpgacpu.ca/fpga/handshake.html> (date of access: 05.09.2021).
- [11] Multibank Memory Optimization for Parallel Data Access in Multiple Data Arrays / Yin, a. X. Shouyi, a. M. Zhicong [et al.]. // Association for Computing Machinery. — 2016. — pp. 1–8.
- [12] Salishhev S. I., Shein R. E. New algorithms for pipeline computation of mixed basis FFT without copying on multibank random access memory // KIO. 2013. №2. (In Russian)
- [13] Frolov M. S. Study of time parameters of multiport memory implemented on FPGA / Frolov M. S.; supervisor. A. I. Soldatov // Nondestructive testing: VI All-Russian Scientific and Practical Conference "Nondestructive testing: electronic instrumentation, technology, safety", Tomsk, 23-27 may 2016 y.: TPU Press, 2016. — [4 p.]. (In Russian)
- [14] Dean, R. A. Multi-Port Memories / R. A. Dean. // High Performance Memory Testing: Design Principles, Fault Modeling and Self-Test. — 2003. — № 22A. — pp. 47-56.
- [15] Lementuev V. A. Multiport memory of microprocessor systems / Lementuev V. A. // Information Technology and Computer Systems, № 2, 2009. — (pp. 96-101). (in Russian)

# Исследование цифровых рекурсивных формирователей отсчетов комплексных гармонических сигналов

Т.В. Наумович

Вятский государственный университет, г. Киров, ntv\_new@mail.ru

**Аннотация** — В работе представлена классификация синтезаторов частоты, в состав одних из которых входят исследуемые рекурсивные формирователи отсчетов комплексных гармонических сигналов. Показано, что рассматриваемые формирователи являются частным случаем рекурсивных формирователей полиномиально-фазовых сигналов произвольной степени. Исследуемые формирователи представлены как неустойчивые цифровые фильтры с полюсом на единичной окружности в  $z$ -плоскости. Рассмотрены эффекты, связанные с процессом квантования в структуре формирователя, в результате чего происходит смещение полюса с единичной окружности. Рассмотрена структура, в которой квантование не приводит к смещению полюса с окружности. Описано моделирование процесса формирования отсчетов сигнала в Simulink.

**Ключевые слова** — Прямой цифровой синтез, полиномиально-фазовые сигналы, рекурсивное формирование отсчетов, квантование, структуры формирователей.

## 1. ВВЕДЕНИЕ

Генерация различных сигналов является одной из важных задач при реализации устройств радиотехнических систем. Наиболее часто требуется формирование гармонических сигналов. Для генерации таких сигналов в современных системах применяются синтезаторы частоты. Под синтезом частоты понимается процесс формирования сигнала с заданной формой и с заданными параметрами под управлением некоторого опорного генератора. При построении синтезаторов частот применяются различные принципы [1 – 6] (рис. 1).

Когерентные синтезаторы, в отличие от некогерентных позволяют формировать сигналы с точностью до фазы. В данной работе рассматриваются только когерентные синтезаторы. Синтезаторы реализуются как аналоговые [7]–[9], так и цифровые устройства [10]–[14]. Данная работа посвящена цифровым синтезаторам. При косвенном синтезе (indirect synthesis) как правило применяется фазовая автоподстройка частоты [14]–[17]. При прямом синтезе (direct synthesis) для формирования сигнала используются отсчеты сигнала (дискретные во времени и квантованные по уровню) [18]–[21]. Одним из способов реализации устройств прямого цифрового синтеза (DDS) предусматривает применение постоянных запоминающих устройств, в которых

записаны значения предварительно вычисленных значений формируемого сигнала. На рис. 1 эти синтезаторы обозначены как табличные [10], [14], [18], [21], [22]. В данной работе исследуются синтезаторы, которые относятся к классу синтезаторов, с вычислением отсчетов сигнала в реальном масштабе времени [10], [18], [21], а конкретно к подклассу, характеризующему рекурсивным вычислением отсчетов [10], [14], [18].

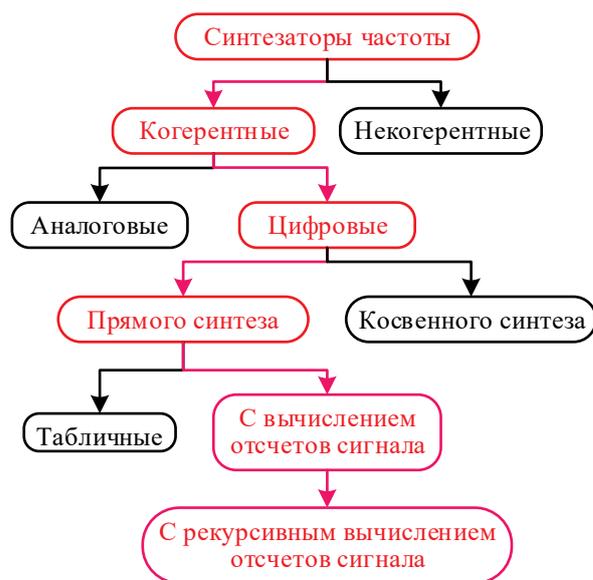


Рис. 1. Классификация частотных синтезаторов



Рис. 2. Структура цифровых формирователей сигналов на основе прямого частотного синтеза

Структура формирователей на основе прямого синтеза иллюстрируется рис. 2. Основным элементом является блок числового управления отсчетами сигнала (NCO – Numerically Controlled Oscillator), который вычисляет отсчеты сигнала в соответствии с заданными

параметрами. Далее происходит восстановление непрерывного сигнала из последовательности отсчетов при помощи цифроаналогового преобразователя ДАС. В работе рассматривается реализация только блока НСО.

Наши работы [23] - [26] посвящены разработке цифровых рекурсивных формирователей комплексных отсчетов полиномиально-фазовых сигналов (ПФС)

$$y_{n,k} = y_n(kT) = a \exp\left(j2\pi \sum_{i=0}^n d_{n,i} (kT)^{n-i}\right), \quad (1)$$

где  $a$  – амплитуда сигнала,  $T$  – период дискретизации,  $k=0, \dots, K$ ,  $n$  – степень полинома и соответственно степень ПФС,  $d_{n,i}$  – коэффициенты полиномов, определяемые параметрами ПФС. ПФС нулевой, первой, второй и третьей степени – это соответственно константа, гармонический сигнал, сигналы с линейной и квадратичной модуляцией. В [26] представлен алгоритм рекурсивного вычисления отсчетов ПФС произвольной степени, проведено моделирование соответствующих синтезаторов. Моделирование подтвердило работоспособность синтезаторов (в том числе рекурсивных синтезаторов ПФС первой степени) при их работе в арифметике с плавающей точкой.

Данная работа посвящена исследованию рекурсивных формирователей комплексных отсчетов гармонических сигналов в арифметике с фиксированной точкой и конечной длиной слова.

## II. РЕКУРСИВНОЕ ФОРМИРОВАНИЕ ОТСЧЕТОВ ПФС

Отсчеты комплексного ПФС  $n$ -й степени (1) можно представить следующим образом:

$$y_{n,k} = a u_{n,k}, \quad (2)$$

где

$$u_{n,k} = \exp(j2\pi\varphi_{n,k}), \quad (3)$$

$$\varphi_{n,k} = \sum_{i=0}^n c_{n,i} k^{n-i}, \quad (4)$$

$$c_{n,i} = d_{n,i} T^{n-i}. \quad (5)$$

Преобразования, описанные нами в [23], позволяют получить следующее рекурсивное выражение

$$u_{n,k} = u_{n,k-1} u_{n-1,k}. \quad (6)$$

Отсчеты  $u_{n-1,k}$  тоже являются отсчетами ПФС, но степень этого ПФС на единицу меньше.

Таким образом, для получения  $u_{n,k}$  необходимо выполнить следующую последовательность вычислений

$$u_{0,k} \rightarrow u_{1,k} \rightarrow u_{2,k} \rightarrow \dots \rightarrow u_{n-1,k} \rightarrow y_{n,k}, \quad (7)$$

где

$$u_{n-m,k} = \exp(j2\pi\varphi_{n-m,k}) = u_{n-m,k-1} u_{n-m-1,k}, \quad (8)$$

$$m = 0, \dots, n-1. \quad (9)$$

Элементы вектора коэффициентов

$$\mathbf{c}_n = [c_{n,0} \ c_{n,1} \ \dots \ c_{n,n}] \quad (10)$$

$c_{n,i}$  определяются требованиями к формируемому ПФС  $n$ -й степени. Коэффициенты же полиномов меньших степеней вычисляются по значениям коэффициентов полиномов больших степеней в последовательности

$$\mathbf{c}_n \rightarrow \mathbf{c}_{n-1} \rightarrow \dots \rightarrow \mathbf{c}_2 \rightarrow \mathbf{c}_1 \rightarrow \mathbf{c}_0 \quad (11)$$

следующим образом [23]:

$$c_{m-1,i} = \sum_{l=m-i}^m (-1)^{m-l+i} \binom{l}{l+i-m+1} c_{m,m-l}, \quad (12)$$

где

$$\binom{p}{q} = \frac{p!}{q!(p-q)!} \quad (13)$$

- биномиальные коэффициенты из  $p$  по  $q$ .

Начальные условия  $u_{n-m,-1}$  вычисляются подстановкой в (8) (при  $m=1, \dots, n-1$ ) значения  $k=-1$ . Для  $m=0$  подстановка  $k=-1$  выполняется для выражения (2).

Таким образом, алгоритм работы рекурсивного формирователя может быть проиллюстрирован рис. 3.

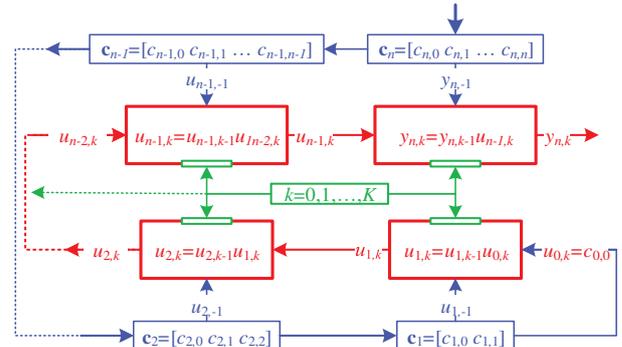


Рис. 3. Последовательность действий при реализации алгоритма работы рекурсивного формирователя отсчетов ПФС  $n$ -й степени

Рекурсивный формирователь ПФС  $n$ -й степени состоит из  $n$  идентичных рекурсивных блоков (рис. 4). На рис. 3 они изображены как красные прямоугольники. Соответствующие операции выполняются в цикле  $k=0, \dots, K$  (зеленый цвет на рис. 3). Прямоугольники синего цвета изображают задание вектора коэффициентов  $\mathbf{c}_m$  и вычисление векторов  $\mathbf{c}_{n-1}, \dots, \mathbf{c}_2, \mathbf{c}_1, \mathbf{c}_0$ . Синим цветом показано также вычисление начальных условий  $u_{n,-1}, u_{n-1,-1}, \dots, u_{2,-1}, u_{1,-1}$  для блоков формирователя.

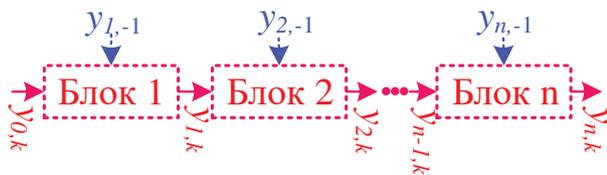


Рис. 4. Структурная схема рекурсивного формирователя отсчетов ПФС  $n$ -й степени

Структура рекурсивного Блока  $i$  представлена на рис. 5. Данная схема неудобна для моделирования в Simulink, потому что начальные условия в блоке задержки можно задать только при помощи выпадающего окна.

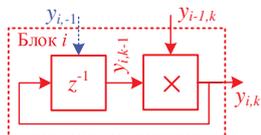


Рис. 5. Структура рекурсивного Блока  $i$  формирователя отсчетов ПФС произвольной степени

Удобнее применять вместо нее схему, представленную на рис. 6. В этом случае начальные условия  $y_{i-1}$  учитываются путем сложения нулевых начальных условий блоков задержки с сигналами

$$x_{i,k} = y_{i-1} \delta_{k,0}, \quad (14)$$

где

$$\delta_{k,0} = \begin{cases} 1, & \text{при } k = 0 \\ 0, & \text{при } k \neq 0 \end{cases} \quad (15)$$

- дельта Кронекера.

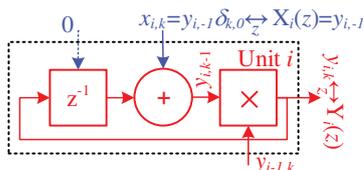


Рис. 6. Схема, эквивалентная схеме, представленной на рис. 5

### III. РЕКУРСИВНЫЙ ФОРМИРОВАТЕЛЬ ОТСЧЕТОВ ГАРМОНИЧЕСКОГО СИГНАЛА

Итак, поскольку гармонический сигнал является ПФС первой степени, то рекурсивный формирователь отсчетов такого сигнала состоит только из одного рекурсивного Блока 1 ( $i = 1$ ). Работу Блока 1 можно описать следующим выражением

$$\begin{aligned} y_{1,k} &= a \exp(j2\pi(c_{1,0}k + c_{1,1})) = \\ &= a \exp(j2\pi(c_{1,0}((k-1)+1) + c_{1,1})) = \\ &= a \exp(j2\pi(c_{1,0}(k-1) + c_{1,1})) \exp(j2\pi c_{1,0}) = \\ &= y_{1,k-1} y_{0,k}. \end{aligned} \quad (16)$$

где

$$y_{0,k} = \exp(j2\pi c_{1,0}). \quad (17)$$

Очевидно, что начальное условие для этого блока равно

$$y_{1,-1} = a \exp(j2\pi(-c_{1,0} + c_{1,1})). \quad (18)$$

Simulink-модель формирователя представлена на Рис. 7.

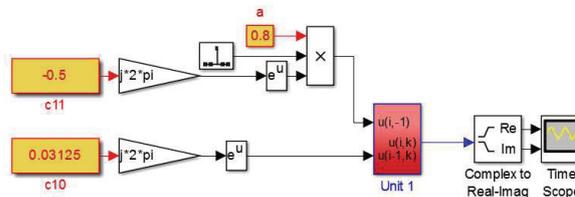


Рис. 7. Моделирование рекурсивного формирователя гармонического сигнала в Simulink

Собственно моделью формирователя является только блок Unit 1. Остальные элементы предназначены только для задания параметров формируемого сигнала и отображения результатов моделирования. Содержание блока Unit 1 раскрывается на рис. 8.

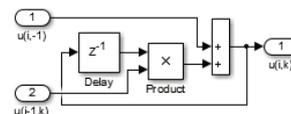


Рис. 8. Схема Блока Unit 1

Модель, представленная на рис. 7, работает в арифметике с плавающей точкой.

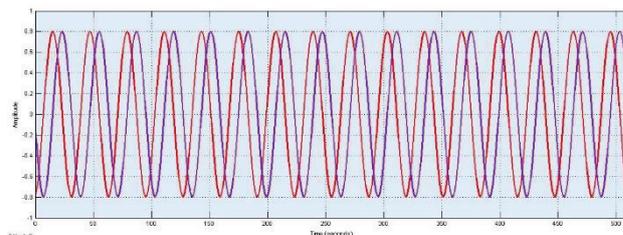


Рис. 9. Результат моделирования схемы, представленной на рис. 7 (арифметика с плавающей точкой)

Один из результатов моделирования представлен на рис. 9.

Представляет интерес исследование влияния на работу формирователя ограничение разрядности отсчетов. Соответствующая Simulink-модель показана на рис. 10.

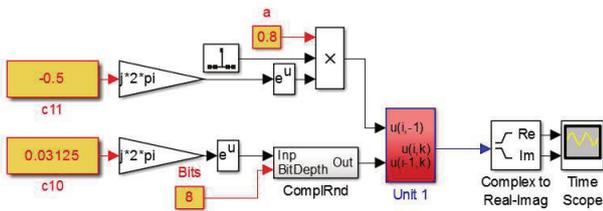


Рис. 10. Модель формирователя со структурой рис. 6 с учетом ограничения разрядности отсчетов

В модель добавлен блок квантования комплексных отсчетов ComplRnd (рис. 11), в состав которого входят идентичные блоки квантования вещественных отсчетов RealRnd и ImagRnd (рис. 12).

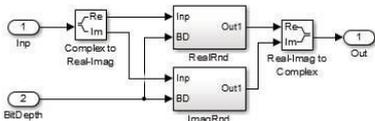


Рис. 11. Блок квантования комплексных отсчетов

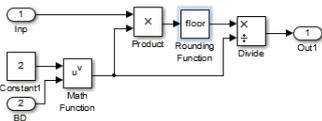


Рис. 12. Блок квантования вещественных отсчетов

В модель добавлен блок квантования комплексных отсчетов ComplRnd (рис. 11), в состав которого входят идентичные блоки квантования вещественных отсчетов RealRnd и ImagRnd (рис. 12). Квантование реализуется следующим образом

$$x_{кв} (x, q) = \text{quant} (x * 2^q) / 2^q, \quad (19)$$

где  $x_{кв}$  - результат квантования отсчета  $x$ ,  $q$  - разрядность,  $\text{quant}(\bullet)$  - функция, реализующая какой-либо способ квантования. В Simulink предусмотрены четыре варианта квантования:

- round – округление до ближайшего целого;
- floor – округление до ближайшего меньшего или равного целого;
- ceil – округление до ближайшего большего или равного целого;
- fix – для положительных отсчетов – аналогично floor, для отрицательных – аналогично ceil.

Моделирование показало (рис. 13 – 16), что использовании любого варианта при малой разрядности с течением времени происходит изменение мгновенной амплитуды формируемого сигнала. Происходит либо затухание сигнала, либо процесс идет «вразнос». Эти эффекты препятствуют формированию достаточно продолжительных сигналов.

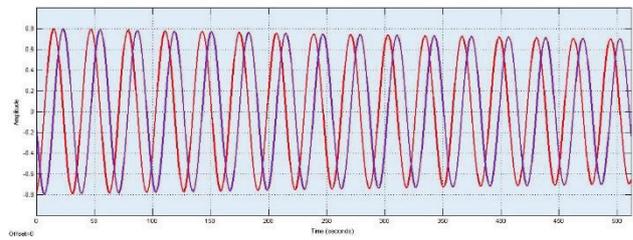


Рис. 13. Результаты моделирования при использовании функции round

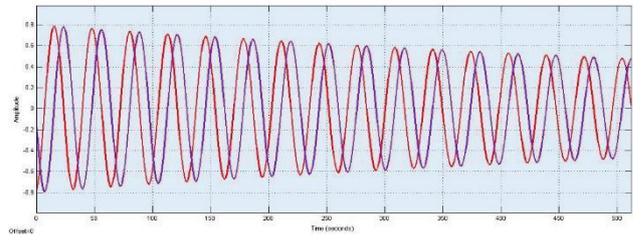


Рис. 14. Результаты моделирования при использовании функции floor

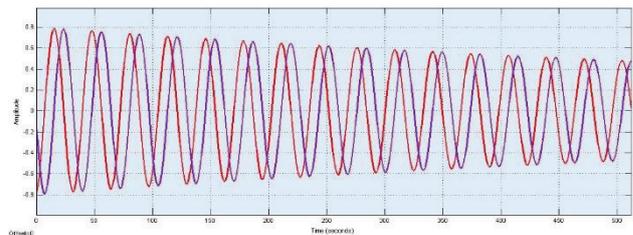


Рис. 15. Результаты моделирования при использовании функции fix

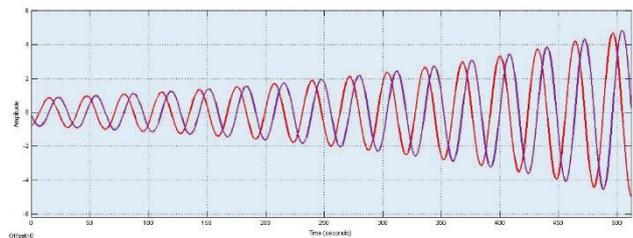


Рис. 16. Результаты моделирования при использовании функции ceil

#### IV. ОБЪЯСНЕНИЕ ПОСЛЕДСТВИЙ КВАНТОВАНИЯ ОТСЧЕТОВ

Синтезированную структуру формирователя (рис. 6) можно интерпретировать как структуру цифрового фильтра (ЦФ) с передаточной функцией

$$H_1(z) = \frac{Y_1(z)}{X_1(z)} = \frac{y_{0,k} z}{z - y_{0,k}}. \quad (20)$$

Полос передаточной функции  $z_p = y_{0,k}$  этого ЦФ определяется выражением (17). Модуль полюса равен 1, поэтому он расположен на единичной окружности в  $z$ -плоскости (рис. 17), ЦФ является неустойчивым и он превращается в генератор комплексного гармонического сигнала, что и требуется для построения формирователя гармонических сигналов.

Очевидно, что при квантовании действительной и мнимой частей коэффициента  $y_{0,k}$  полюсы ЦФ с передаточной функцией (20) будут располагаться в  $z$ -плоскости в узлах квадратной решетки, с шагом, определяемым разрядностью (рис. 18). Очевидно также, что вследствие квантования полюс ЦФ  $z_p$  сместится с единичной окружности либо внутрь единичного круга и ЦФ станет устойчивым, а выходной сигнал станет затухающим, либо сместится за пределы единичного круга и ЦФ пойдет «вразнос».

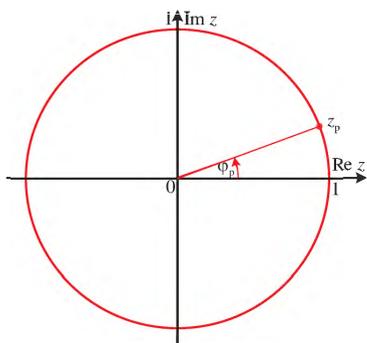


Рис. 17. Расположение в  $z$ -плоскости полюса неустойчивого ЦФ, используемого как рекурсивного формирователя комплексного гармонического сигнала

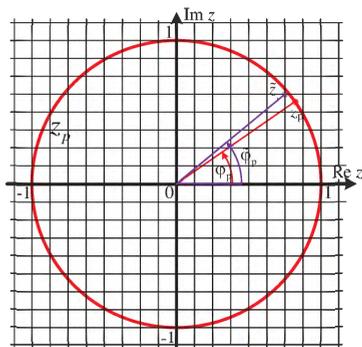


Рис. 18. Изменение положения полюса ЦФ вследствие квантования коэффициента  $y_{0,k}$

Это и объясняет описанные выше последствия квантования отсчетов.

#### V. ИЗМЕНЕНИЕ СТРУКТУРЫ ФОРМИРОВАТЕЛЯ

В течение последних лет наш коллектив разрабатывает новый подход к синтезу рекурсивных цифровых фильтров с конечной длиной слова. Основные результаты были изложены в аналитическом докладе на конференции МЭС в 2018 г. [27]. В рамках этого подхода были изучены процессы дискретизации  $z$ -плоскости вследствие квантования коэффициентов ЦФ [27]-[29]. Известно, что полюсы прямой формы ЦФ с квантованными коэффициентами расположены на пересечении систем концентрических окружностей (в том числе с центром в начале координат  $z$ -плоскости, в этом случае единичная окружность входит в систему концентрических окружностей) и системой параллельных равноотстоящих прямых, параллельных

оси ординат (рис. 19). Поэтому целесообразна реализация формирователя в виде прямой формы комплексного неустойчивого ЦФ с полюсом на единичной окружности (рис. 20). Значение полюса, равно

$$z_p = \exp(j2\pi c_{1,0}) \quad (21)$$

обеспечивается ЦФ с знаменателем передаточной функции, равным

$$D(z) = z^2 - 2(\operatorname{Re} z_p)z + 1 = z^2 - 2\cos(2\pi c_{1,0})z + 1. \quad (22)$$

Полученное решение совпадает со структурой, приведенной, например, в [5].

Квантование коэффициента при этом приведет только к смещению полюса, который при этом останется на единичной окружности. Выходной сигнал такого формирователя будет незатухающим и система не пойдет «вразнос».

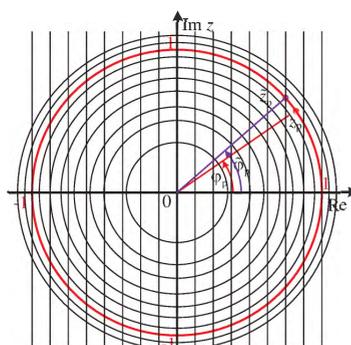


Рис. 19. Изменение положения полюса прямой формы неустойчивого ЦФ вследствие квантования коэффициента  $y_{0,k}$

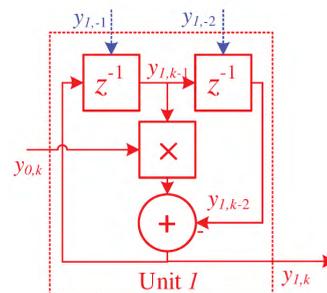


Рис. 20. Прямая форма рекурсивного формирователя отсчетов комплексного гармонического сигнала

Было проведено моделирование прямой формы формирователя в Simulink (рис. 21, 22).

Результаты моделирования показывают, что формируемые колебания являются незатухающими при любом способе квантования (рис. 23).

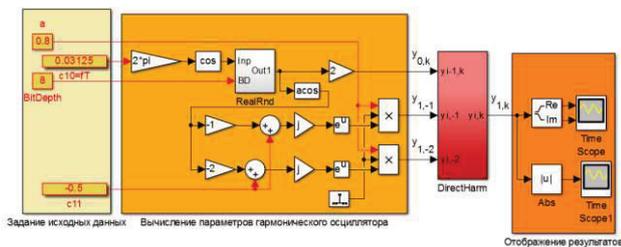


Рис. 21. Simulink-модель прямой формы рекурсивного формирователя отсчетов комплексного гармонического сигнала

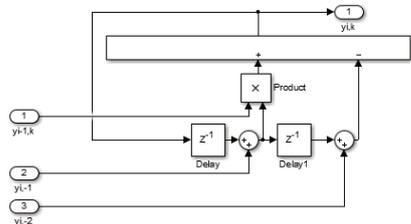


Рис. 22. Блок DirectHarm

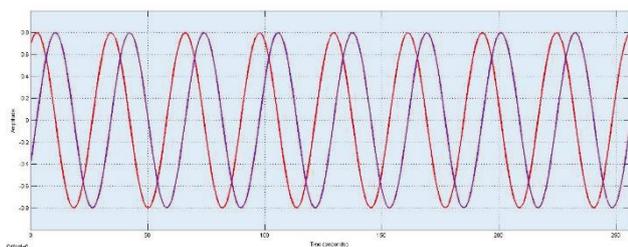


Рис. 23. Результаты работы модели, представленной на рис. 21

## VI. ЗАКЛЮЧЕНИЕ

В статье описаны результаты исследования цифровых рекурсивных формирователей отсчетов комплексного гармонического сигнала. Рассматриваемые формирователи интерпретировались как неустойчивые рекурсивные комплексные цифровые фильтры, полюсы которых расположены на единичной окружности в  $z$ -плоскости. Были рассмотрены формирователи, являющиеся изученными в наших предыдущих публикациях частными случаями рекурсивных формирователей отсчетов полиномиально-фазовых сигналов (гармонические сигналы — это полиномиально-фазовые сигналы первой степени). Эти формирователи характеризуются тем, что квантование в структуре этих формирователей приводит к тому, что полюсы соответствующих цифровых фильтров могут располагаться в  $z$ -плоскости только в узлах квадратной решетки с шагом, определяемым разрядностью. По этой причине полюсы не могут располагаться на единичной окружности, они сдвигаются либо внутрь единичного круга, вызывая затухание формируемых колебаний, либо выходят за пределы единичного круга, в результате чего выходной сигнал фильтра идет «вразнос». С учетом проведенных ранее исследований в области синтеза рекурсивных цифровых фильтров с конечной длиной слова проведен

анализ структур, в которых квантование приводит к тому, что разрешенными позициями полюсов являются точки пересечения системы концентрических окружностей с системой параллельных равноотстоящих прямых, параллельных оси ординат. В этих структурах удается «закрепить» полюсы на единичной окружности. В результате удается формировать отсчеты незатухающих колебаний.

## ЛИТЕРАТУРА

- [1] Манасевич В. Синтезаторы частот: Теория и проектирование. М.: Связь. 1979. 384 с.
- [2] Chenakin A. Frequency Synthesizers: From concept to product. Boston: Artech House. 2011. 254 p.
- [3] Atallah J.G., Ismail M. Integrated frequency synthesis for convergent wireless solutions. New York: Springer. 2012. 204 p.
- [4] Lacaíta A., Levantino S., Samori C. Integrated frequency synthesizers for wireless systems. Cambridge: Cambridge University Press. 2007. 250 p.
- [5] Rohde U.L., Rubiola E., Whitaker J.C. Microwave and wireless synthesizers: Theory and design. Hoboken, NJ, USA: John Wiley & Sons, Inc. 2021. 819 p.
- [6] Craninckx J., Steyaert M. Wireless CMOS frequency synthesizer design. Dordrecht: Springer Science+Business Media. 1998. 274 p.
- [7] Westra J.R., Verhoeven C.J.M., van Roermund A. Oscillators and oscillator systems: Classification, analysis and synthesis. New York: Springer Science+Business Media. 1999. 282 p.
- [8] Vaucher C.S. Architectures for RF frequency synthesizers. New York: Kluwer Academic Publishers. 2002. 276 p.
- [9] Luong H.C., Yin J. Transformer-based design techniques for oscillators and frequency dividers. Cham, Switzerland: Springer. 2015. 214 p.
- [10] Vankka J. Digital synthesizers and transmitters for software radio. Dordrecht: Springer. 2005. 374 p.
- [11] Staszewski R.B., Balsara P.T. All-digital frequency synthesizer in deep-submicron CMOS. Hoboken: John Wiley & Sons. 2006. 276 p.
- [12] Farazian M., Gudem P.S., Larson L.E. Fast hopping frequency generation in digital CMOS. New York: Springer Science+Business Media. 2013. 157 p.
- [13] Rogers R., Plett C., Dai F. Integrated circuit design for high-speed frequency synthesis. Boston: Artech House. 2006. 495 p.
- [14] Goldberg B.-G. Digital frequency synthesis demystified. Eagle Rock: LLH Technology Publishing. 1999. 352 p.
- [15] Xiu L. Nanometer frequency synthesis beyond the phase-locked loop. Hoboken: IEEE Press + John Wiley & Sons. 2012. 334 p.
- [16] Egan W.F. Advanced frequency synthesis by phase lock. Hoboken: IEEE Press + John Wiley & Sons. 2011. 297 p.
- [17] Razavi B. Design of CMOS Phase-Locked Loops: From Circuit Level to Architecture Level. Cambridge: Cambridge University Press. 2020. 507 p.
- [18] Symons P. Digital waveform generation. Cambridge: Cambridge University Press. 2014. 366 p.
- [19] Vankka J., Halonen K.A.I. Direct Digital Synthesizers: Theory, Design and Applications. New York: Springer. 2001. 211 p.
- [20] Рябов И.В. Прямой цифровой синтез сложных широкополосных сигналов в задачах радиолокации, навигации связи. Йошкар-Ола: ПГТУ. 2016. 152 с.

- [21] Streamlining digital signal processing : A tricks of the trade guidebook. Ed. by R.G. Lyons. 2<sup>nd</sup> ed. Hoboken: IEEE Press + John Wiley & Sons. 2012. 466 p.
- [22] Гнатек Ю. Р. Справочник по цифроаналоговым и аналогоцифровым преобразователям. М.: Радио и связь. 1982. 552 с.
- [23] Лесников В.А., Частиков А.В., Гарш Д.Г. Цифровой рекурсивный формирователь отсчетов сигнала с линейной частотной модуляцией. Патент РФ No 2577488. Дата приоритета 17.02.2015. Дата публикации 15.02.2016.
- [24] Lesnikov V., Chastikov A., Garsh D., Naumovich T., Numerically controlled linear chirp oscillator // 5<sup>th</sup> Mediterranean Conference on Embedded Computing (MECO 2016). Bar, Montenegro. 12-16 June 2016. IEEE. 4 p.
- [25] Лесников В.А., Частиков А.В., Гарш Д.Г., Наумович Т.В. Цифровой рекурсивный формирователь отсчетов сигнала с линейной частотной модуляцией // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2016. № 1. С. 224-229.
- [26] Lesnikov V., Naumovich T., Chastikov A. Recursive Numerically-Controlled Polynomial Phase Signal Oscillator // International Siberian Conference on Control and Communications (SIBCON 2021). Kazan. 13-15 May 2021. IEEE. 4 p.
- [27] Лесников В.А., Наумович Т.В., Частиков А.В. Синтез рекурсивных цифровых фильтров с конечной длиной слова: проблемы и их решения // Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС). 2018. Вып. 4. С. 89-97. doi:10.31114/2078-7707-2018-4-89-97
- [28] Lesnikov V., Naumovich T., Chastikov A. Topography of z-plane which is discretized due to quantization of coefficients of digital biquad filters// International Siberian Conference on Control and Communications (SIBCON 2016). Moscow. 12-14 May 2016. IEEE. 4 p.
- [29] Lesnikov V., Naumovich T., Chastikov A. The sampling of the z-plane due to the quantization of the digital filter coefficients // 7<sup>th</sup> Mediterranean Conference on Embedded Computing (MECO 2018). Budva, Montenegro. 10-14 June 2018. IEEE. 4 p.

## Study of Digital Recursive Generators of Samples of Complex Harmonic Signals

T.V. Naumovich

Vyatka State University, Kirov, ntv\_new@mail.ru

**Abstract** — The article describes the results of a study of digital recursive oscillators for complex harmonic signal samples. The considered oscillators were interpreted as unstable recursive complex digital filters, the poles of which are located on the contour of the unit circle in the z-plane. The oscillators, which were studied in our previous publications, were special cases of recursive generators of samples of polynomial-phase signals. Harmonic signals are polynomial-phase signals of the first degree. These oscillators are characterized by the fact that quantization in the structure of these oscillators leads to the fact that the poles of the corresponding digital filters can be located in the z-plane only at the nodes of a square lattice with a step determined by the bit depth. For this reason, the poles cannot be located on the contour of the unit circle in the z-plane. They either move inside the unit circle, causing the generated oscillations to damp, or go beyond the unit circle, as a result of which the filter output signal is fell apart. Taking into account the earlier studies in the field of synthesis of recursive digital filters with a finite word length, the analysis of structures in which quantization leads to the fact that the allowed positions of the poles are the intersection points of a system of concentric circles with a system of parallel equidistant straight lines parallel to the ordinate axis are carried out. In these structures, it is possible to "fix" the poles on the unit circle. As a result, it is possible to form counts of continuous oscillations. The simulation of the process of forming signal samples in Simulink is described.

**Keywords** — Direct digital synthesis, polynomial phase signals, recursive signal generation, quantization, structures of oscillators.

### REFERENCES

- [1] Manassevich, V. Sintezatory chastot: Teoriya i proektirovanie. M.: Svyaz'. 1979. 384 p.
- [2] Chenakin A. Frequency Synthesizers: From concept to product. Boston: Artech House. 2011. 254 p.
- [3] Atallah J.G., Ismail M. Integrated frequency synthesis for convergent wireless solutions. New York: Springer. 2012. 204 p.
- [4] Lacaíta A., Levantino S., Samori C. Integrated frequency synthesizers for wireless systems. Cambridge: Cambridge University Press. 2007. 250 p.
- [5] Rohde U.L., Rubiola E., Whitaker J.C. Microwave and wireless synthesizers : Theory and design. Hoboken, NJ, USA: John Wiley & Sons, Inc. 2021. 819 p.
- [6] Craninckx J., Steyaert M. Wireless CMOS frequency synthesizer design. Dordrecht: Springer Science+Business Media. 1998. 274 p.
- [7] Westra J.R., Verhoeven C.J.M., van Roermund A. Oscillators and oscillator systems: Classification, analysis and synthesis. New York: Springer Science+Business Media. 1999. 282 p.
- [8] Vaucher C.S. Architectures for RF frequency synthesizers. New York: Kluwer Academic Publishers. 2002. 276 p.
- [9] Luong H.C., Yin J. Transformer-based design techniques for oscillators and frequency dividers. Cham, Switzerland: Springer. 2015. 214 p.
- [10] Vankka J. Digital synthesizers and transmitters for software radio. Dordrecht: Springer. 2005. 374 p.
- [11] Staszewski R.B., Balsara P.T. All-digital frequency synthesizer in deep-submicron CMOS. Hoboken: John Wiley & Sons. 2006. 276 p.

- [12] Farazian M., Gudem P.S., Larson L.E. Fast hopping frequency generation in digital CMOS. New York: Springer Science+Business Media. 2013. 157 p.
- [13] Rogers R., Plett C., Dai F. Integrated circuit design for high-speed frequency synthesis. Boston: Artech House. 2006. 495 p.
- [14] Goldberg B.-G. Digital frequency synthesis demystified. Eagle Rock: LLH Technology Publishing. 1999. 352 p.
- [15] Xiu L. Nanometer frequency synthesis beyond the phase-locked loop. Hoboken: IEEE Press + John Wiley & Sons. 2012. 334 p.
- [16] Egan W.F. Advanced frequency synthesis by phase lock. Hoboken: IEEE Press + John Wiley & Sons. 2011. 297 p.
- [17] Razavi B. Design of CMOS Phase-Locked Loops: From Circuit Level to Architecture Level. Cambridge: Cambridge University Press. 2020. 507 p.
- [18] Symons P. Digital waveform generation. Cambridge: Cambridge University Press. 2014. 366 p.
- [19] Vankka J., Halonen K.A.I. Direct Digital Synthesizers: Theory, Design and Applications. New York: Springer. 2001. 211 p.
- [20] Ryabov I.V. Pryamoj cifrovoj sintez slozhnyh shirokopolosnyh signalov v zadachah radiolokacii, navigacii svyazi. Joshkar-Ola: PGTU. 2016. 152 c.
- [21] Streamlining digital signal processing : A tricks of the trade guidebook. Ed. by R.G. Lyons. 2<sup>nd</sup> ed. Hoboken: IEEE Press + John Wiley & Sons. 2012. 466 p.
- [22] Gnatek YU. R. Spravochnik po cifroanalogovym i analogocifrovym preobrazovatelyam. M.: Radio i svyaz'. 1982. 552 c.
- [23] Lesnikov V.A., CHastikov A.V., Garsh D.G. Cifrovoj rekursivnyj formirovatel' otschetov signala s linejnoj chastotnoj modulyaciej. Patent RF No 2577488. Data prioriteta 17.02.2015. Data publikacii 15.02.2016.
- [24] Lesnikov V., Chastikov A., Garsh D., Naumovich T., Numerically controlled linear chirp oscillator // 5<sup>th</sup> Mediterranean Conference on Embedded Computing (MECO 2016). Bar, Montenegro. 12-16 June 2016. IEEE. 4 p.
- [25] Lesnikov V.A., Chastikov A.V., Garsh D.G., Naumovich T.V. Digital recursive generator of the samples of chirp // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2016. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2016. Part 1. P. 224-229.
- [26] Lesnikov V., Naumovich T., Chastikov A. Recursive Numerically-Controlled Polynomial Phase Signal Oscillator // International Siberian Conference on Control and Communications (SIBCON 2021). Kazan. 13-15 May 2021. IEEE. 4 p.
- [27] Lesnikov V.A., Naumovich T.V., Chastikov A.V. Synthesis of Recursive Digital Filters with Finite Word Length: Problems and Their Solutions // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018. Issue 4. P. 89-97. doi:10.31114/2078-7707-2018-4-89-97
- [28] Lesnikov V., Naumovich T., Chastikov A. Topography of z-plane which is discretized due to quantization of coefficients of digital biquad filters// International Siberian Conference on Control and Communications (SIBCON 2016). Moscow. 12-14 May 2016. IEEE. 4 p.
- [29] Lesnikov V., Naumovich T., Chastikov A. The sampling of the z-plane due to the quantization of the digital filter coefficients // 7<sup>th</sup> Mediterranean Conference on Embedded Computing (MECO 2018). Budva, Montenegro. 10-14 June 2018. IEEE. 4 p.

# Разработка полностью цифровой схемы фазовой автоподстройки частоты

Р.И. Халирбагинов

АО «ПКК Миландр», г. Москва,

rkhairbaginov@yahoo.com

**Аннотация** — Представлен метод разработки полностью цифровой схемы фазовой автоподстройки частоты на основе стандартных библиотечных ячеек. Маршрут проектирования включает в себя разработку масштабируемой архитектуры для обеспечения возможности миграции на различные технологические библиотеки. Особенности построения составляющих схему блоков позволяет производить автоматическое размещение и трассировку в цифровом маршруте без существенного ухудшения характеристик схемы. Предлагаемая архитектура сочетает простоту проектирования и хорошие выходные характеристики.

**Ключевые слова** — осциллятор с цифровым управлением, фазовая автоподстройка, библиотека стандартных ячеек, времяизмерительная система, фазовый детектор.

## 1. ВВЕДЕНИЕ

Большинство электронных схем сталкиваются с проблемами сдвига и запаздывания тактовых сигналов. Синхронизация тактового сигнала определяется разницей времени поступления его между двумя последовательно смежными регистрами. Регистры и триггеры не получают тактовый сигнал одновременно. Тактовый сигнал задается генератором, он имеет собственную ошибку, из-за которой происходит отклонение от ожидаемого временного интервала. Цепь с фазовой синхронизацией работает над тем, чтобы временной интервал, наблюдаемый на тактовых входах различных триггеров схемы, соответствовал временным интервалам, генерируемым опорным сигналом. Основная задача схемы фазовой автоподстройки частоты (ФАПЧ) – генерировать выходной сигнал с фазой, связанной с фазой входного высокоточного опорного сигнала. Это свойство используется для генерации тактового сигнала, восстановления тактового сигнала из потока данных, распределения тактового сигнала, а также лежит в основе схемы синтезатора частоты. Схематически ФАПЧ это система с обратной связью, которая сравнивает фазы выходного и входного сигнала и генерирует флаг фазовой ошибки. Фазовая ошибка передается на осциллятор в виде управляющего сигнала. В соответствии с ним, осциллятор увеличивает или уменьшает частоту колебаний на выходе.

ФАПЧ являются неотъемлемой частью микропроцессоров и микроконтроллеров. Их схемы

часто работают с несколькими различными частотами. ФАПЧ в таком случае используется в качестве синтезатора частот тактовых сигналов этих систем. Схема ФАПЧ может умножать значение опорной частоты на входе до рабочей частоты процессора на выходе. Этот коэффициент умножения может быть довольно большим.

Традиционно схема ФАПЧ разрабатывается в виде аналогового блока. Этот блок интегрируется в цифровую схему, что в свою очередь вызывает серьезные трудности. Аналоговые ФАПЧ подвержены влиянию цифрового шума, технологических уходов процесса и имеют достаточно большую площадь и рассеиваемую мощность. Современные тенденции в технологии проектирования интегральных микросхем диктуют требования к уменьшению площади, занимаемой на кристалле и снижению энергопотребления. Возможность масштабирования дизайна при смене технологического процесса также является полезным свойством. Основная цель – уменьшение количества аналоговых блоков и компонентов в проекте. Аналоговую схему сложно перепроектировать. Для соответствия требуемым спецификациям эта работа зачастую равна разработке нового блока. Это увеличивает общее время работы над проектом. Масштабировать цифровой дизайн и вносить в него корректировки по мере изменения требований гораздо проще.

Цифровая схема ФАПЧ является альтернативой аналоговой ФАПЧ. Цифровая ФАПЧ демонстрирует лучшую производительность во многих параметрах по сравнению с аналоговой схемой, при этом потребляет меньше энергии и занимает меньшую площадь на кристалле. Последнее достигается отсутствием пассивных компонентов в схеме. Цифровая ФАПЧ обеспечивает более короткое время синхронизации, обладает низкой восприимчивостью к цифровым шумам, тогда как в аналоговой ФАПЧ управляющее напряжение осциллятора сильно восприимчиво к переключениям цифровой логики, расположенной на кристалле рядом. Используя все преимущества методов цифрового проектирования удастся упростить тестирование и верификацию проекта, имеющего в своем составе цифровую схему ФАПЧ.

## II. АРХИТЕКТУРА ФАПЧ

Цифровые ФАПЧ во многом подобны аналоговым ФАПЧ, но компоненты, используемые для их построения, являются цифровыми. В представленной работе осциллятор с цифровым управлением (DCO) используется вместо осциллятора, управляемого напряжением (VCO). Фазовый детектор (PD) на входе заменяется комбинацией времязмерительной системы (TDC) для поиска диапазона рабочей частоты и фазочастотного детектора (PFD), используемого для выравнивания фазы выходного сигнала. Генератор накачки (CHP), контролирующий ток зарядки или разрядки фильтра петли, заменен на цифровой контроллер (CTRL). Аналоговый фильтр петли (LPF), сглаживающий высокочастотные помехи на выходе генератора накачки, заменяется цифровым фильтром, например, фильтром случайных блужданий (DLF).

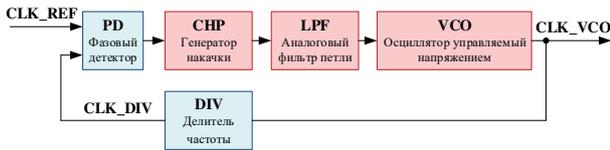


Рис. 1. Блок схема аналоговой ФАПЧ

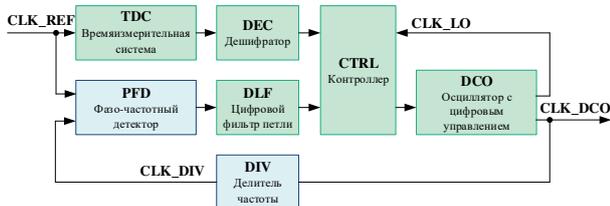


Рис. 2. Блок схема цифровой ФАПЧ

Существуют различные методы разработки схемы цифровой ФАПЧ. Основными векторами развития схемотехники цифровых ФАПЧ, помимо базовых уменьшения площади схемы и снижения её потребления, являются улучшение характеристик осциллятора, повышение эффективности бинарного алгоритма поиска рабочей частоты и совершенствование времязмерительной системы.

В настоящее время наметилось два основных направления, определяющих тенденции развития схем ФАПЧ. Одно из них ставит приоритетом максимальное повышение производительности вкупе с повышением точности. Другое направлено на снижение потребления и упрощение процесса проектирования путём его полной или частичной автоматизации, хотя и в ущерб

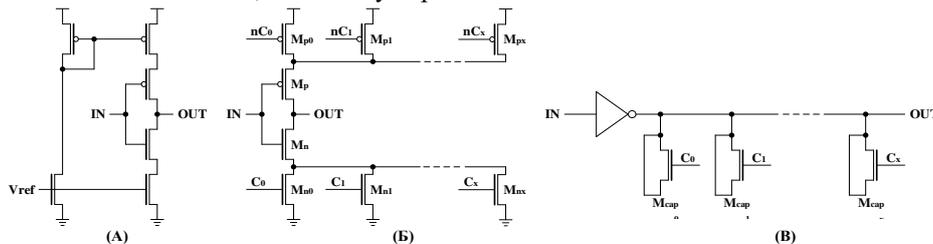


Рис. 3. Инверторы с контролируемой задержкой: (А) - с использованием токового зеркала, (Б) - с использованием коммутируемых транзисторов, (В) - с распределенной шунтирующей ёмкостью

некоторым характеристикам. Каждое направление связано с областью применения и необходимыми для него требованиями.

### А. Осциллятор с цифровым управлением

Определяющим фактором в выборе направления является метод построения осциллятора, поскольку он во многом определяет архитектуру всей схемы ФАПЧ и ее выходные характеристики, такие как ток потребления, динамический диапазон и шаг перестройки, джиттер. Наиболее распространенным методом построения DCO является кольцевой генератор, который имеет в цепи схему с контролируемой задержкой. За последние годы представлена масса схемотехнических решений позволяющих контролировать выходной период осциллятора при помощи цифрового кода.

Одним из решений является использование в кольцевом генераторе линии задержки, управляемой напряжением (VCDL – voltage controlled delay line). Чаще всего используются два метода контроля задержки на элементе: токовый current-starved инвертор [1, 2] или инвертор с шунтирующим конденсатором [3, 4]. Для задания тока в current-starved инверторах используют токовое зеркало или схему с коммутируемыми транзисторами. В первом случае необходим цифро-аналоговый преобразователь (ЦАП) для задания опорного напряжения в токовом зеркале. Такой метод сложен в реализации, однако, он обеспечивает наилучшую монотонность изменения периода выходного сигнала в зависимости от управляющего цифрового кода. Для случая коммутируемых транзисторов существует дискретность изменения сопротивления и, соответственно, задержки распространения сигнала.

В инверторах с шунтирующей ёмкостью контролируется ток, заряжающий внешнюю относительно инвертора нагрузочную ёмкость узла цепи кольцевого генератора. Основным недостатком является необходимость использования емкостей малого номинала (а значит малой геометрической площади), отсюда возникает чувствительность к разбросу удельной емкости, которая может достигать 20-50%. Этот разброс ограничивает минимально возможное приращение значения задержки распространения сигнала на инверторе, что ограничивают применение метода в серийно выпускаемых изделиях [5].

Альтернативным подходом к построению осциллятора является использование LC-колебательного контура вместо кольцевого генератора. Контроль периода выходного сигнала осуществляется подстройкой номинала ёмкости в колебательном контуре. Такая реализация осциллятора чаще всего встречается в радиоприёмных высокочастотных трактах, где требуется очень высокая и стабильная частота (больше 1ГГц). Однако улучшение характеристик достигается добавлением пассивного компонента LC-контура, который занимает большую часть площади всей схемы цифровой ФАПЧ.

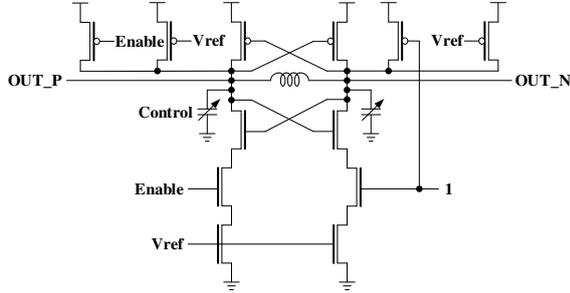


Рис. 4. Осциллятор на основе LC-колебательного контура

Все вышеперечисленные реализации DCO несмотря на имеющиеся преимущества ограничены в применении в полностью цифровом дизайне по ряду причин. Основными причинами являются большая площадь и custom-дизайн, лишённый портативности. Для интеграции этих решений в цифровой маршрут проектирования необходимо разрабатывать схему в аналоговом маршруте, а затем производить характеризацию параметров блока. Это неизбежно приводит к увеличению трудозатрат и ухудшению точности моделирования. Поэтому разработчики вынуждены переносить весь дизайн в аналоговый маршрут и верифицировать схему средствами смешанного моделирования. Такой подход усложняет процесс разработки и верификации. При необходимости перенести схему на другой технологический процесс или при изменении опций существующего процесса, схему необходимо разрабатывать заново.

В работе предлагается использовать построение схемы осциллятора на стандартных библиотечных ячейках. В его основе лежит схема кольцевого генератора с изменяемой длиной цепи задержки (VLRO – variable length ring oscillator).

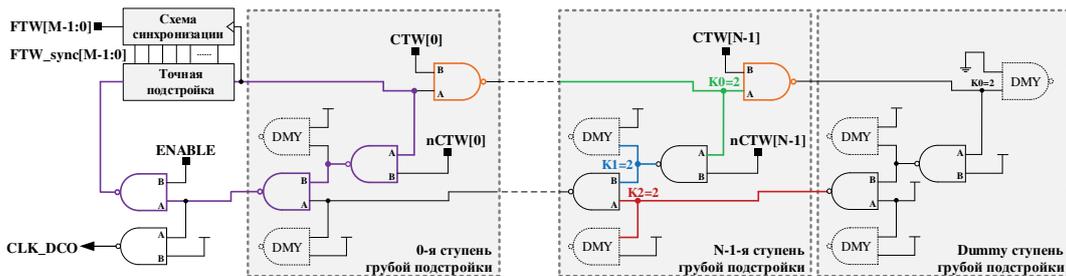


Рис. 5. Кольцевой генератор с изменяемой длиной цепи задержки

Схема кольцевого генератора полностью построена на цифровых логических элементах и её характеристики могут быть рассчитаны моделированием в цифровом симуляторе. Это значительно упрощает процесс проектирования. Элементы стандартной цифровой библиотеки имеют предсказуемые характеристики, это позволяет получить оценку как худшего, так и лучшего случая при моделировании. Однако, несмотря на очевидные преимущества подобной реализации, серьёзной проблемой является дискретность изменения периода выходного сигнала.

Минимальный шаг изменения задержки в цепи кольцевого генератора определяет задержка на 2 ячейках И-НЕ и для процесса КМОП 90нм составляет 240пс. Это является достаточно большой величиной и ограничивает реализацию высокопроизводительных схем подобным методом. Для уменьшения шага подстройки выходной частоты DCO и для повышения точности поиска целевого значения предложена схема осциллятора с разделением на грубую и точную подстройку частоты. Период колебаний выходного сигнала состоит из задержки на ступенях грубой (COARSE) и точной (FINE) подстройки:

$$\tau_{DCO} = \tau_{COARSE} + \tau_{FINE} \quad (1)$$

$$\tau_{COARSE} = N_{CRS\_CELL} \times 2 \times \tau_{NAND} + 1 \times \tau_{NAND} \quad (2)$$

Для точной подстройки осциллятора с цифровым управлением предлагается метод, использующий разность задержки путей внутри библиотечной ячейки И-НЕ. Вся входная информация для расчета задержки через ячейку или группу ячеек описана в библиотеке стандартных цифровых ячеек. Например, ёмкости входов/выходов и номиналы задержек приведенные к ёмкости нагрузки.

Минимальный шаг изменения периода выходного сигнала для данной конструкции DCO определяется разницей задержек распространения сигнала через путь А и В двух ячеек И-НЕ и для процесса КМОП 90нм составляет 32пс. Это значение также называется коэффициентом усиления осциллятора  $K_{DCO}$ . Полное значение задержки через все ступени точной подстройки представлено в выражении:

$$\tau_{FINE} = \sum_{i=0}^{N_{FN\_CELL}} \tau_{NAND\_A} + K_{DCO} \times FTW[i] \quad (3)$$

### В. Частотная синхронизация. Времяизмерительная система

Механизм частотной синхронизации отвечает за поиск и вывод правильной частоты на выходе ФАПЧ, при этом фаза выходного сигнала не будет выровнена относительно фазы опорного сигнала и разница между этими фазами неизвестна. Фазовая синхронизация функционально превосходит частотную благодаря дополнительной возможности выравнивания фазы. ФАПЧ с фазовой синхронизацией используются в системах восстановления тактового сигнала из потока данных или в приложениях активного подавления перекося при распределении тактовых сигналов по кристаллу. Однако, поскольку фазовая синхронизация требует длительного времени установления, ФАПЧ с частотной синхронизацией реализуются в приложениях, где выравнивание фазы выходного тактового сигнала ФАПЧ не требуется, например, в синтезаторе частоты.

В представленной работе используется гибридная схема, сочетающая преимущества фазовой и частотной синхронизации. Времяизмерительная система применяется для быстрой частотной синхронизации при помощи преобразования временной информации о входном опорном сигнале в цифровой код. При включении схемы ФАПЧ после нескольких эталонных тактовых циклов времяизмерительная система предоставляет контроллеру длину периода входного опорного сигнала. Период может быть рассчитан путем деления равными отрезками длиной равной задержке на одной стандартной цифровой библиотечной ячейке И-НЕ.

После того, как контроллер ФАПЧ получает выходной код с дешифратора времяизмерительной системы, он формирует код грубой подстройки и запускает ОЦУ на необходимой частоте. Далее, машина состояний в контроллере переводит схему ФАПЧ в режим отслеживания фазы при помощи фазового детектора.

Существует множество подходов для реализации времяизмерительной системы. В [1] и [6] для повышения точности подсчета длины импульса используется дополнительный высокочастотный генератор. Использование схемы Vernier позволяет повысить точность при поиске частоты [7], однако для данной реализации используются два дополнительных высокочастотных генератора с минимальным смещением по фазе. В [8] используется Freeze Vernier Delay Line, где состояние медленной линии задержек может фиксироваться быстрой линией задержек, сокращая потребление большого количества элементов схемы. С увеличением точности измерения в цепочке времяизмерительной системы уменьшается длина задержки на одном элементе, но увеличивается их количество. Поскольку каждый вывод элемента задержки направляется на свой D-триггер, требуется большое количество триггеров, это увеличивает площадь и потребление. В [9] используется

двухуровневая конструкция времяизмерительной системы, что позволяет значительно уменьшить количество используемых D-триггеров, уменьшить сложность разводки и снизить энергопотребление.

В данной работе было решено использовать конструкцию времяизмерительной системы, включающую счётчик Counter TDC, работающий на высокой частоте, и два Flash TDC для повышения точности поиска периода входного опорного сигнала. Тактирование счётчика осуществляется с выхода схемы DCO, работающей в режиме локального осциллятора на максимальной частоте. Режим локального осциллятора активен в момент начального поиска рабочей частоты. Благодаря использованию такой схемы удаётся согласовать оцениваемые временные интервалы в одной системе отсчета. Счётчик даёт оценку с точностью равной минимальному периоду выходного сигнала ОЦУ. Для предложенной схемы ОЦУ это значение можно представить в следующем виде:

$$R_{CNT\_TDC} = 2 \times \tau_{DCO\_MIN} \quad (4)$$

Чтобы уменьшить ошибку дискретности поиска частоты используется классическая схема Flash TDC. Первая схема Flash TDC А измеряет интервал времени до начала счёта счётчика Counter TDC, вторая схема Flash TDC В измеряет интервал после окончания счёта. Особенностью конструкции представленной схемы Flash TDC является использование универсальной ячейки задержки (UDC), которая в точности топологически повторяет ступень грубой подстройки осциллятора. Такая схема даёт оценку со следующей точностью:

$$R_{FLASH\_TDC} = 2 \times \tau_{NAND} \quad (5)$$

Применение счётчика для грубой оценки длительного интервала вместо использования длинной цепочки Flash TDC позволяет значительно уменьшить аппаратные затраты на имплементацию этого блока. Так по оценкам при физическом синтезе схема с использованием одной длинной цепочки Flash TDC составляет более 70% от площади всей схемы ФАПЧ. Представленная схема уменьшает площадь времяизмерительной системе более чем на 80%.

Три кодовых слова TDC\_A, TDC\_B и TDC\_C поступают в дешифратор, который преобразует термометрический код в число равное количеству значений единиц задержек на элементе И-НЕ, составляющих период входного опорного сигнала CLK\_REF. После дешифрации полученного кода на выходе контроллера выставляется правильное значение кода грубой подстройки (CTW – coarse tuning word). Этим завершается работа времяизмерительной системы и режима частотной синхронизации.

Блок схема времяизмерительной системы представлена на рис. 6. Диаграмма работы времяизмерительной системы представлена на рис. 7.

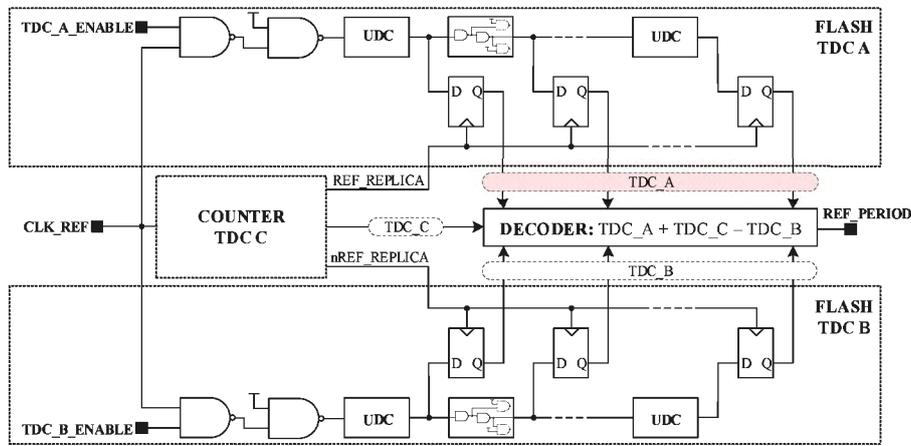


Рис. 6. Времяизмерительная система

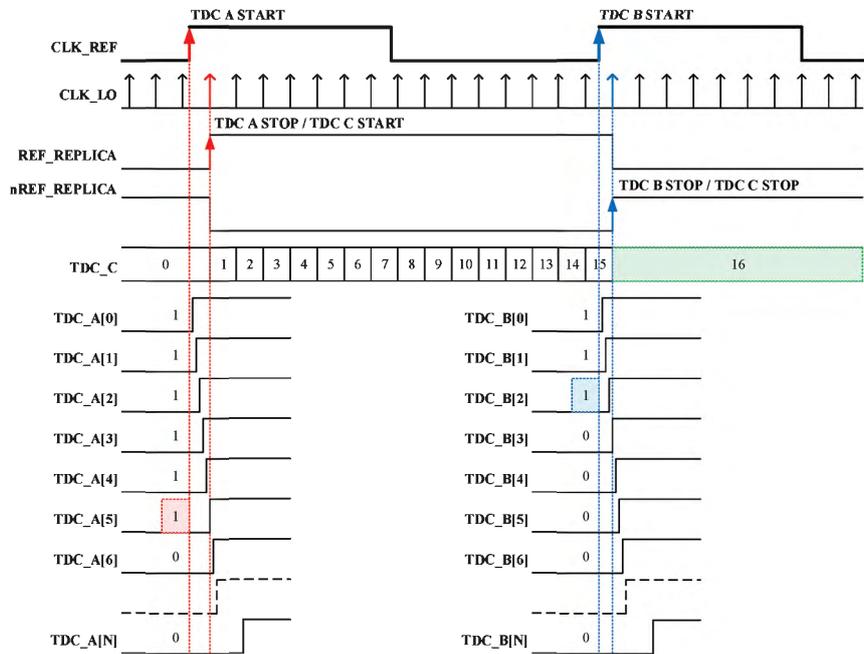


Рис. 7. Оценка периода входного опорного сигнала времяизмерительной системой

### С. Фазовая синхронизация. Фазо-частотный детектор и фильтр петли

Фазовая синхронизация осуществляется при помощи схемы фазового детектора. В этой работе используется распространенная реализация фазо-частотного детектора на D-триггерах (рис. 8). Он имеет два входа: CLK\_REF и CLK\_DIV и два выхода UP и DOWN, чтобы генерировать выходной флаг фазовой ошибки, когда передний фронт тактового сигнала наблюдается позже или раньше по отношению к опорному сигналу (рис. 9).

Флаг ошибки с фазового детектора поступает на цифровой последовательный фильтр. Цифровой фильтр построен по схеме фильтра случайных блужданий и представляет из себя реверсивный счетчик с изменяемым модулем счета. Модуль счета – это коэффициент фильтрации цифрового фильтра.

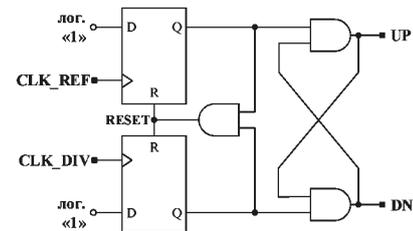


Рис. 8. Фазо-частотный детектор на D-триггерах

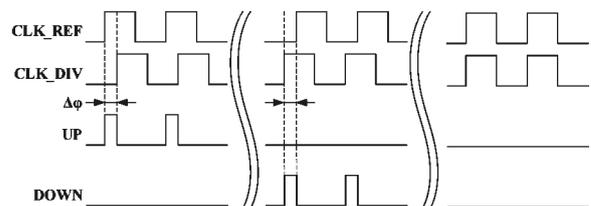


Рис. 9. Фазовая синхронизация

Схема фильтра позволяет аккумулировать состояние флага ошибки, и в зависимости от коэффициента фильтрации пропускает или не пропускает сигнал на контроллер (Рисунок 10). Отфильтрованный сигнал фазовой ошибки поступает на контроллер, который формирует кодовое слово точной подстройки осциллятора (FTW – fine tuning word).

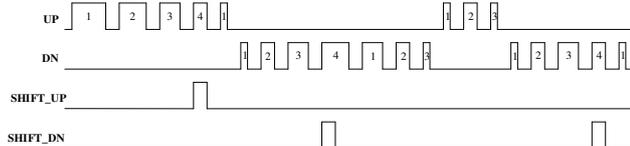


Рис. 10. Пример работы последовательного фильтра случайных блужданий

### III. МАРШРУТ ФИЗИЧЕСКОГО СИНТЕЗА

Для автоматизации процесса логического и физического синтеза схемы полностью цифровой ФАПЧ RTL описание схемы на языке Verilog HDL было параметризовано и разбито на функциональные модули. Использован алгоритм позволяющий организовать цифровые ячейки и модули в сегменты с регулярной структурой размещения и трассировки для минимизации паразитного влияния RC-составляющей в критических узлах схемы. Это позволяет повысить качество выходных параметров схемы. В качестве инструмента для решения этих задач применяется средства программного обеспечения из пакета Cadence Innovus, а именно SDP Flow – Structured data path.

В рамках маршрута SDP создается описание структуры размещения и трассировки модулей и ячеек. При этом само описание также параметризовано, что позволяет использовать его в маршруте автоматизированного проектирования схемы полностью цифровой ФАПЧ. Для этого было осуществлено выделение на этапе создания HDL описания уникальных повторяющихся блоков в отдельные модули и подмодули. (рис. 11).

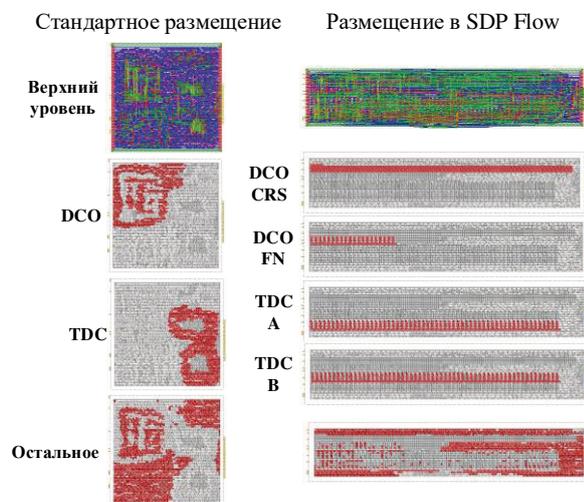


Рис. 11. Структурированное размещение цифровых элементов

Особенностью конструкции является универсальная ячейка задержки (UDC), которая используется при построении ступеней грубой подстройки осциллятора и элементов цепи задержки в схеме Flash TDC. Неиспользуемые выходы доопределяются константными значениями (рис. 12).

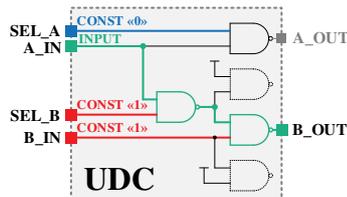


Рис. 12. Универсальная ячейка задержки

При физическом синтезе ячейки цифровых элементов «2И-НЕ», составляющие модули UDC, структурируются в определенном неизменном порядке и имеют одинаковое размещение и разводку внутри модуля. На верхнем уровне эти модули располагаются структурированной матрицей таким образом, чтобы зависящие друг от друга и связанные величины задержек в цепи измерительной системы и цифрового осциллятора были комплементарны. В результате удастся повторить на моделировании схемы после физического синтеза поведение и характеристики, полученные при моделировании логической схемы. Это является свидетельством того, что благодаря оптимальному размещению элементов схемы удалось свести к минимуму влияние паразитных RC-задержек. Важно, что процесс структурирования полностью автоматический и не привязан к параметризованному описанию схемы. Это позволяет свободно изменять параметры для корректировки выходных характеристик схемы ФАПЧ по результатам верификации.

### IV. ПОЛУЧЕННЫЕ РЕЗУЛЬТАТЫ

Схема осциллятора была описана на языке Verilog HDL. Исходя из предварительной оценки количество ступеней грубой подстройки было выбрано равным  $N=128$ , количество ступеней точной подстройки  $M=20$ . RTL описание было промоделировано и получены зависимости частоты и периода выходного сигнала CLK\_DCO от кода грубой (CTW) и точной (FTW) подстройки частоты (рис. 13).

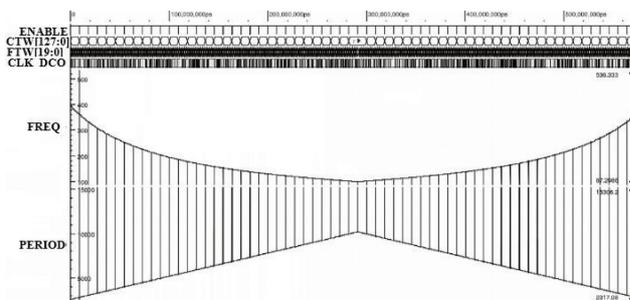


Рис. 13. Результаты моделирования осциллятора

Полученная схема осциллятора была использована при построении схемы полностью цифровой ФАПЧ с времяизмерительной системой, представленной на рис. 6. Частота опорного сигнала была выбрана – 8МГц. Коэффициент умножения ФАПЧ установлен равным 8. На рис. 14, 15 представлены результаты моделирования схемы ФАПЧ в режимах частотной и фазовой синхронизации соответственно.

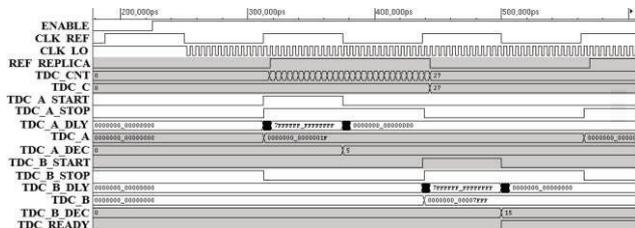


Рис. 14. Частотная синхронизация

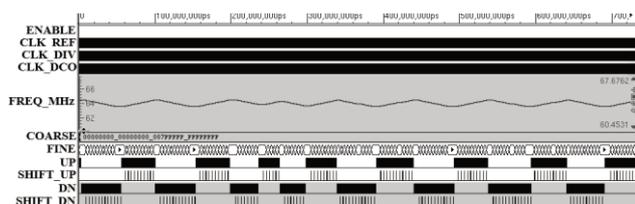


Рис. 15. Фазовая синхронизация

Результаты моделирования подтверждают значительное уменьшение времени частотной синхронизации благодаря использованию времяизмерительной системы. Наличие последовательного фильтра позволяет избежать нежелательных отклонений от рабочей частоты при фазовой синхронизации, сглаживая характеристику подстройки выходной частоты. Она колеблется в диапазоне 63-65 МГц при целевом значении 64 МГц.

Для верификации полученного дизайна было произведено прототипирование части схемы на ПЛИС. Из-за специфических особенностей механизма частотной синхронизации было решено исключить из схемы времяизмерительную систему и точную подстройку осциллятора. Проверялся функционал фазовой синхронизации и работа последовательного фильтра. Динамический диапазон перестройки составил 9-400 МГц с шагом подстройки 1.8нс.

## V. ВЫВОДЫ

В этой работе представлен метод проектирования полностью цифровой ФАПЧ на основе стандартных библиотечных ячеек. Архитектура построения имеет ряд важных особенностей. Применение ячейки UDC в схеме осциллятора и времяизмерительной системе позволило добиться согласования цепей задержек по длине и площади. Эта особенность также позволяет структурировать схему при физическом синтезе, выделив UDC в отдельную ячейку, на основе которой строятся все основные блоки. В ходе работы был

проведен логический и физический синтез топологии разработанной схемы ФАПЧ по КМОП технологии с проектными нормами 90нм. Результаты моделирования схемы после физического синтеза с экстрагированными параметрами согласуются с оценками, которые были даны на этапе RTL описания. Динамический диапазон составил 10-400МГц с шагом подстройки 32пс.

Результаты прототипирования на ПЛИС позволяют утверждать, что использованная архитектура схемы осциллятора и последовательного фильтра является оптимальным выбором. При этом благодаря примененным схемотехническим решениям при реализации в заказной схеме представленный дизайн может обеспечивать лучшие характеристики.

## ПОДДЕРЖКА

При поддержке Федерального государственного бюджетного учреждения «Фонд содействия развитию малых форм предприятий в научно-технической сфере» (Фонд содействия инновациям) в рамках НИР по теме «Разработка автоматизированного генератора универсальной полностью цифровой схемы фазовой автоподстройки частоты» победителя конкурса «Участник молодежного научно-инновационного конкурса» («УМНИК»).

## ЛИТЕРАТУРА

- [1] T. Olsson and P. Nilsson, "A digitally controlled PLL for SoC applications," in *IEEE Journal of Solid-State Circuits*, vol. 39, no. 5, pp. 751-760, May 2004.
- [2] J. Zhao and Yong-bin Kim, "A 12-bit digitally controlled oscillator with low power consumption," 2008 51st Midwest Symposium on Circuits and Systems, 2008, pp. 370-373, doi: 10.1109/MWSCAS.2008.4616813.
- [3] P. Raha, S. Randall, R. Jennings, B. Helmick, A. Amerasekera, and B. Haroun, "A robust digital delay line architecture in a 0.13- $\mu$ m CMOS technology node for reduced design and process sensitivities," in *Proc. ISQED'02*, pp. 148-153, Mar. 2002.
- [4] P. Andreani, F. Bigongiari, R. Roncella, R. Saletti and P. Tenini, "A Digitally Controlled Shunt Capacitor CMOS Delay Line," *Analog Circuits and Signal Processing*, Kluwer Academic Publishers, Volume 18, pp. 89-96. 1999.
- [5] Зиновьев, Д. В. Особенности проектирования полностью цифровых систем ФАПЧ для процессорных устройств: диссертация на соискание ученой степени кандидата технических наук. – Москва, 2005. – 122 с.
- [6] F. Brandonisio and F. Maloberti An All-Digital PLL with a First Order Noise Shaping Time-to-Digital Converter // *IEEE International Symposium on Circuits and Systems (ISCAS)*. – 2010. - P. 241 – 244.
- [7] Y. Park and D. Wentzloff A Cyclic Vernier TDC for ADPLLs Synthesized From a Standard Cell Library // *IEEE Transactions on Circuits and Systems I: Regular Papers*. – 2011 - Vol. 58. - P. 1511 – 1517.
- [8] J. Angevare and K. Blutman A CMOS 0.23pj Freeze Vernier Time-To-Digital Converter // *NORCHIP*. – 2013. - P. 1 - 4.
- [9] D. Sheng, C. C. Chung, and C. Y. Lee A Fast-Lock-In ADPLL with High-Resolution and Low-Power DCO for SoC Applications // *IEEE APCCAS*. – 2006. - P. 105 - 108.

# Design of All-digital Phase-locked Loop

R.I. Khalirbaginov

JSC «ICC Milandr», Moscow

rkhairbaginov@yahoo.com

**Abstract** — A design methodology of an all-digital phase-locked loop based on standard library cells is presented. The design route includes development of a scalable architecture to enable migration to various technology libraries. The design features of the main blocks allow automatic placement and routing in a digital route without degradation of the circuit characteristics. The proposed architecture combines design simplicity and good performance.

**Keywords** — digitally controlled oscillator, phase-locked loop, standard cells library, time-measuring system, phase detector.

## REFERENCES

- [1] T. Olsson and P. Nilsson, "A digitally controlled PLL for SoC applications," in IEEE Journal of Solid-State Circuits, vol. 39, no. 5, pp. 751-760, May 2004.
- [2] J. Zhao and Yong-bin Kim, "A 12-bit digitally controlled oscillator with low power consumption," 2008 51st Midwest Symposium on Circuits and Systems, 2008, pp. 370-373, doi: 10.1109/MWSCAS.2008.4616813.
- [3] P. Raha, S. Randall, R. Jennings, B. Helmick, A. Amerasekera, and B. Haroun, "A robust digital delay line architecture in a 0.13- $\mu$ m CMOS technology node for reduced design and process sensitivities," in Proc. ISQED'02, pp. 148-153, Mar. 2002.
- [4] P. Andreani, F. Bigongiari, R. Roncella, R. Saletti and P. Tenini, "A Digitally Controlled Shunt Capacitor CMOS Delay Line," Analog Circuits and Signal Processing, Kluwer Academic Publishers, Volume 18, pp. 89-96. 1999.
- [5] Zinoviev, D.V. Design features of all-digital PLL systems for processor devices: Thesis for the degree of Candidate of Engineering Sciences. - Moscow, 2005. - 122 p.
- [6] F. Brandonisio and F. Maloberti An All-Digital PLL with a First Order Noise Shaping Time-to-Digital Converter // IEEE International Symposium on Circuits and Systems (ISCAS). - 2010. - P. 241 - 244.
- [7] Y. Park and D. Wentzloff A Cyclic Vernier TDC for ADPLLs Synthesized From a Standard Cell Library // IEEE Transactions on Circuits and Systems I: Regular Papers. - 2011 - Vol. 58. - P. 1511 - 1517.
- [8] J. Angevare and K. Blutman A CMOS 0.23pj Freeze Vernier Time-To-Digital Converter // NORCHIP. - 2013. - P. 1 - 4.
- [9] D. Sheng, C. C. Chung, and C. Y. Lee A Fast-Lock-In ADPLL with High-Resolution and Low-Power DCO for SoC Applications // IEEE APCCAS. - 2006. - P. 105 - 108.

# Simulating Integrated Circuit Immunity to Powerful Conducted Emissions in Circuits with Single Modal Reservation

A.V. Zhecheva, Y.S. Zhechev

Tomsk State University of Control Systems and Radioelectronics, Tomsk, Russia

zhecheva.av@gmail.com, zhechev75@gmail.com

**Abstract**— The paper considers the model of IC immunity to powerful conducted interference in circuits with a single modal reservation. The model is analyzed under the influence of pulses of the same and different polarities with and without IC power supply. The results show that the surge protection system based on dual diodes without power supply protects better against bipolar pulses. The efficiency of such a protection system strongly depends on the parasitic parameters. When the upper boundary frequency of unwanted signals increases the efficiency of protection decreases. At the same time, the combined application of such a system with passive protection devices based on modal filtration allows for a desirable level of attenuation of conducted interference even in the presence of unwanted parasitic parameters.

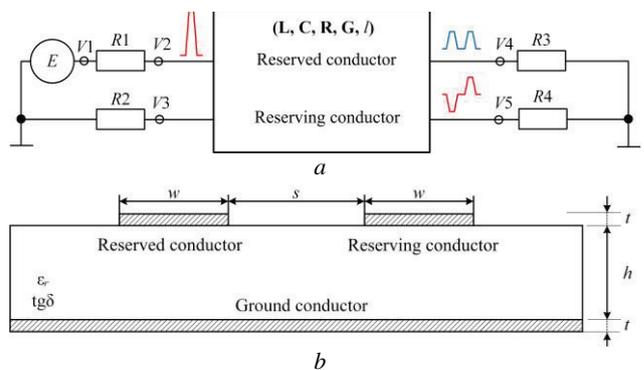
**Keywords**— integrated circuits, ultra-short pulse, electromagnetic compatibility, modal reservation, schematic simulation.

## I. INTRODUCTION

During the operation of high-voltage and high-frequency equipment, there are complex transients that can generate broadband electromagnetic interference (EMI) [1]. A dangerous type of such interference is conductive EMI, in particular, ultra-short pulses (USP) [2]. They can damage radio-electronic equipment and bypass traditional interference protection systems (because these systems have limited performance). Such approach as reservation, or redundancy, is used to improve the reliability and fault tolerance of critical radio-electronic equipment (REE). Modal reservation (MR, or modal redundancy) is a type of cold standby [3]–[5]. Its main idea is to design a special layout of reserved (or primary) and reserving (or secondary) circuits to ensure strong electromagnetic coupling between them. Fig. 1 shows a connection diagram of a generalized transmission line and a cross-section of a microstrip line (MSL) with a single MR. Due to different propagation velocities of the USP, it is decomposed to a sequence of lower amplitude pulses [6].

In the case of a single MR, two unipolar pulses are obtained at the far end of the reserved conductor, and two bipolar pulses are obtained at the far end of the reserving conductor. Thus, with a sufficiently large amplitude and short duration of a USP, the components terminating not

only the reserved ( $R3$ ) but also the reserving ( $R4$ ) transmission line may be at risk. Paper [7] presents the results of calculating  $N$ -norms at the far end of the reserved and reserving conductors of a device with a single MR. The  $N$ -norms of the decomposed pulses are analyzed there. The results showed that the probability of failure of the reserving circuit is lower than that of the reserved circuit. However, these results give a limited evaluation because they do not take into account a circuit design. To protect high-speed integrated circuits (ICs) against overvoltages and electrostatic discharge (ESD), semiconductor components, and diodes in particular, are most commonly used. Thus, for example, in [8] the authors investigated a novel gate-coupled silicon-controlled rectifier to effectively protect deep-submicron MOS circuits. The paper [9] presented a new high voltage swing bipolar ESD protection device which provides low leakage precision mixed-signal ICs operating at high voltages and high temperatures. Another study provided a novel power-rail ESD clamp circuit with a small time constant to achieve a longer turn-on time [10]. In [11], the authors demonstrated a PNP-based bidirectional ESD protection device with the base bias controlled by two pMOS transistors. The paper [12] proposed a novel RC-triggered bidirectional ESD protection circuit in SOI technology. In [13], the authors presented the analysis of a device failure caused by the on-chip ESD structure defects. To protect ICs from ESD and overvoltage, additional electronic components are also used - resistors, Zener diodes, TVS diodes, suppressors, and buffer microchips. For our study, we chose the circuit model from [14] because it



**Fig. 1. Connection diagram (a) and cross-section (b) of the generalized transmission line with a single MR**

is commonly used as a model for IC immunity to the effects of powerful conducted EMI. A number of studies have been conducted that investigate such a circuit solution for various purposes. For example, in [15], this model was used to analyze the effectiveness of ESD suppression. However, the efficiency of suppressing USPs of different polarities has not been evaluated. Thus, the purpose of this study is to analyze the threat of the USP of different polarities on the example of a typical IC overvoltage protection circuit.

## II. SIMULATION APPROACHES AND COMPONENTS

The authors used schematic approaches implemented in the electronic design automation software Advanced Design System 2020 (ADS). Fig. 2 shows a connection diagram of a typical overvoltage protection system in ADS software. Fig. 3 shows unipolar and bipolar trapezoidal pulses obtained at the output of the circuits with MR (V4 and V5 nodes). The amplitude of the pulses is 1000 V, the time of the rise, fall and flat top is 100 ps, the time interval between pulses is 400 ps.

We analyzed the voltage waveforms on the  $R_{load}$  resistor ( $50 \Omega$ ). The analysis of an IC response to the excitation of a USP of different polarities was carried out with the activated and deactivated power supply (SRC2). Parasitic parameters of the diodes were considered with the series inductance  $L_d$  and parallel capacitor  $C_d$ . Parasitic parameters of supply and ground circuits were analyzed with series connected parallel LC-circuits. The inductance

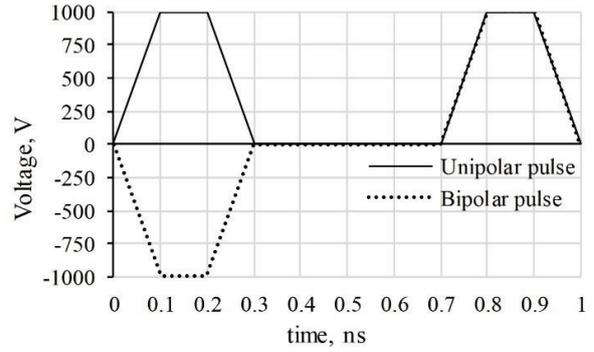


Fig. 3. Unipolar and bipolar trapezoidal pulses obtained at the output of the circuits with MR (V4 and V5 nodes)

resistance of the LC-circuit was  $0.1 \Omega$ . The inductance and capacitance of the LC-circuit were  $0.1 \text{ nH}$  and  $2 \text{ pF}$ , respectively. The common mode chokes  $L_{cm}$  and capacitors  $C_4$ ,  $C_5$ , and the differential chokes  $L_{dm1}$ ,  $L_{dm2}$  (there is no electromagnetic coupling between the differential inductors) and capacitor  $C_3$  take into account the parasitic parameters of IC pins. The capacitances were  $1 \text{ pF}$ , the inductances were  $0.1 \text{ nH}$ , the coupling factor between the common mode choke inductors was  $0.9$ .

$N$ -norms were used to obtain the numerical characteristics of the analyzed waveforms and signals [16], [17]. Table 1 demonstrates the norms used and their characteristics [2].

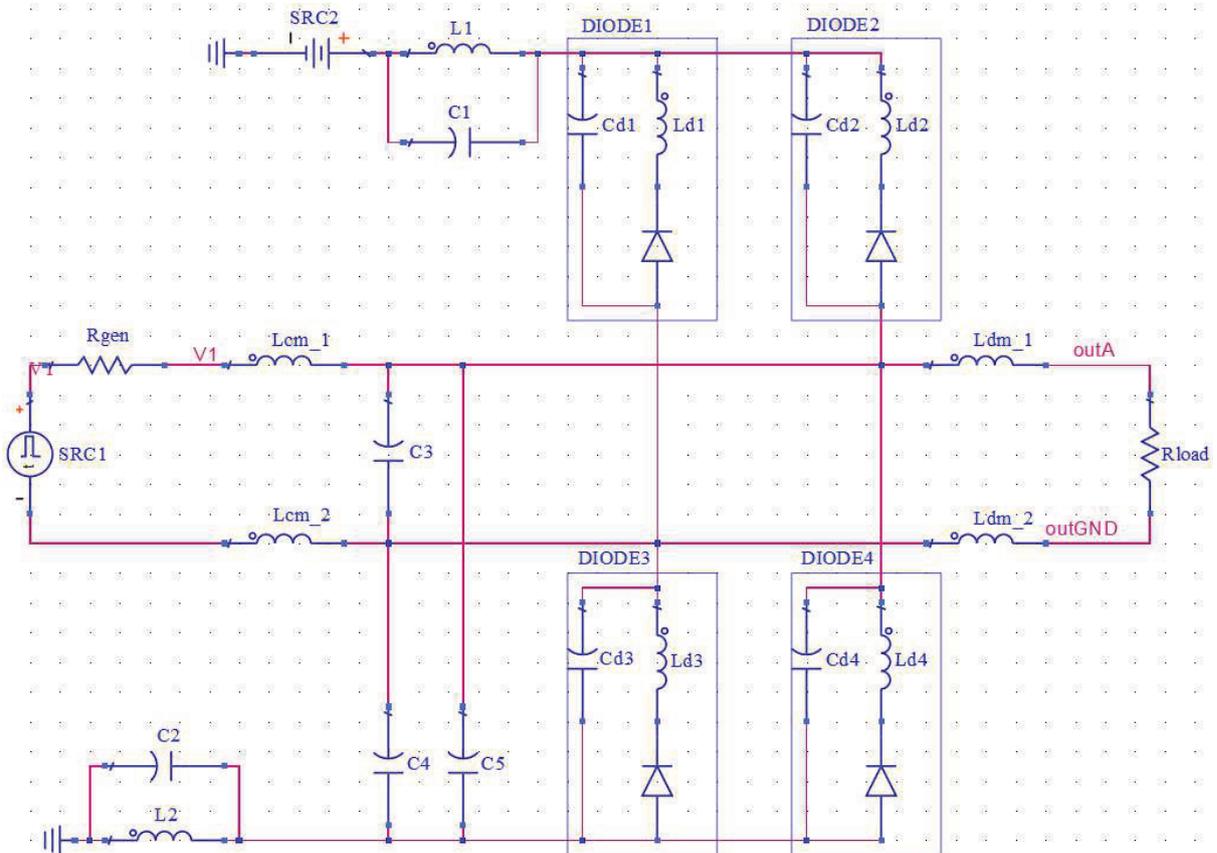


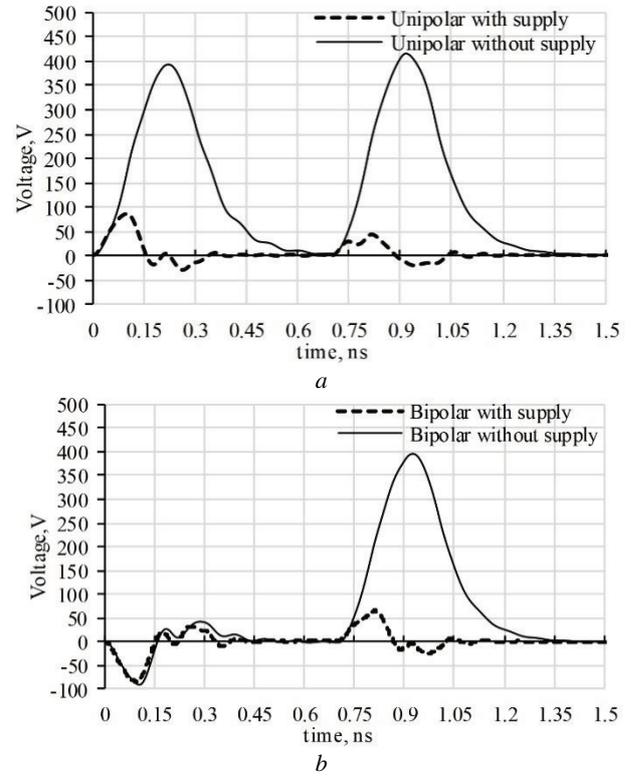
Fig. 2. Connection diagram of a typical overvoltage protection system in ADS software from [14]

### III. SIMULATION RESULTS

The section presents the results of analyzing the model of IC immunity to powerful conducted emissions in circuits with a single MR. Fig. 4 shows the voltage waveforms under the influence of unipolar and bipolar pulses with and without IC power supply. The highest amplitude at the output (414 V) is observed when a USP of the same polarity is applied, and the power supply is switched off. There are two positive pulses at the output. This is caused by the fact that the diodes connected to the power supply appear to be out of service. When the circuit is exposed to USPs of different polarity, the maximum voltage is 395 V. However, there is only one positive pulse at the output. In the case when the protection circuit is connected to the power supply, the maximum voltage amplitude does not exceed 85 V. Table 2 demonstrates the  $N$ -norms of the waveforms under study.

The results show that there is a higher probability of component sparking, circuit failure, dielectric breakdown, and so on in the absence of power. Thus, for example, in the case of the unipolar pulse, the value of  $N_2$  increased by 1.69 times; in the case of the bipolar pulse, the value increased by 1.47 times. When we analyze the threat of bipolar and unipolar pulses, we can notice that in circuits with power supply the value of  $N_1$ – $N_5$  norms for bipolar pulses is the same or lower than for unipolar pulses. Thus, the  $N_1$  values is 1.31 times greater,  $N_2$  is equal,  $N_3$  is 6.98 times greater,  $N_4$  is 1.15 times smaller,  $N_5$  is 1.1 times smaller. When analyzing the threat of pulses in circuits without power supply, we can see that the value of  $N_1$ – $N_5$  norms is also less for bipolar pulses.

Thus, it can be seen that in the case when the power is applied, the input pulses are shunted to ground or the power



**Fig. 4. Voltage waveforms under the influence of unipolar (a) and bipolar (b) pulses with and without power supply**

supply. In this case it is observed that pulses of different polarity are suppressed differently. When there is no power supply, pulses of positive polarity travel without any obstruction to the load, while pulses of negative polarity are suppressed. In this case, the shape of the pulses is strongly influenced by both matching and parasitic parameters of diodes and transmission line. It is also found that the protection system without power supplies provides better suppression of bipolar pulses than unipolar pulses. It can be assumed that the reserving conductor is in less danger than the reserved conductor.

Table 1

*N*-norm parameters: description and application

Formula	Name	Application
$N_1 =  R(t) _{\max}$	The peak value (absolute)	Circuit failure /electric breakdown / electric arc effects
$N_2 = \left  \frac{\partial R(t)}{\partial t} \right _{\max}$	The peak derivative (absolute)	Component sparking / circuit failure
$N_3 = \left  \int_0^t R(t) dt \right _{\max}$	The peak pulse (absolute)	Dielectric breakdown (if $R$ means the $E$ field)
$N_4 = \int_0^{\infty}  R(t)  dt$	Rectified general pulse	Equipment damage
$N_5 = \left\{ \int_0^{\infty}  R(t) ^2 dt \right\}^{\frac{1}{2}}$	The square root of the action integral	Component burnout

Table 2

*N*-norm of the waveforms under study

	Unipolar with supply	Unipolar without supply	Bipolar with supply	Bipolar without supply
$N_1$	85.68	414.2	65.31	395.46
$N_2$	$2.03 \cdot 10^{12}$	$3.44 \cdot 10^{12}$	$2.01 \cdot 10^{12}$	$2.96 \cdot 10^{12}$
$N_3$	$0.817 \cdot 10^{-8}$	$19.5 \cdot 10^{-8}$	$0.117 \cdot 10^{-8}$	$9.503 \cdot 10^{-8}$
$N_4$	$0.179 \cdot 10^{-7}$	$1.941 \cdot 10^{-7}$	$0.206 \cdot 10^{-7}$	$1.104 \cdot 10^{-7}$
$N_5$	$0.842 \cdot 10^{-3}$	$7.44 \cdot 10^{-3}$	$0.928 \cdot 10^{-3}$	$5.221 \cdot 10^{-3}$

#### IV. CONCLUSION

During the operation of REE, there are complex transients that can generate conducted USPs. They can damage REE and bypass traditional interference protection devices due to their limited performance. Modal Reservation (MR, or modal redundancy) is used to improve the reliability, fault tolerance, and noise immunity of the REE. When passing the USP on the MR circuit, two unipolar pulses are generated at the far end of the reserved (or primary) conductor, and two bipolar pulses are generated at the far end of the reserving (or secondary) conductor. Thus, with a large sufficient amplitude and short duration of the USP, the components of the transmission line may be at risk. To protect high-speed ICs against overvoltages and conducted emissions, dual diodes are most commonly used. In this paper, the authors presented the results of the analysis of the model of IC immunity to powerful conducted emissions in circuits with a single MR. The results show in circuits with MR the probability of failure of the reserved circuit is lower than that of the reserving circuit. This is partially caused by the fact that the negative part of the bipolar pulse is shunted to the ground through diodes. At the same time, in circuits without power supply, the positive components of both unipolar and bipolar pulses are able to unobstructedly penetrate and damage equipment. The parasitic parameters of diodes can significantly limit the speed of operation. Concurrently, the combined use of the dual diode system with passive protection devices based on modal filtration (with a high level of interference suppression) allows achieving a desirable level of conducted interference attenuation even in the presence of unwanted parasitic parameters. The perspective of this study is to conduct an experimental study to confirm the results of the circuit simulation. It is also relevant to study the effectiveness of such protection against other types of pulses.

#### SUPPORT

The research was supported by the Ministry of Science and Higher Education of the Russian Federation (Project FEWM-2020-0041) in TUSUR.

#### REFERENCES

- [1] J. Lehr and P. Ron, *Foundations of Pulsed Power Technology*, 07 2017.
- [2] N. Mora, F. Vega, G. Lugin, F. Rachidi, M. Rubinstein, "Study and classification of potential IEMI sources," *System and assessment notes*, Note 41, 8 July 2014.
- [3] V. Sharafutdinov and T. Gazizov, "Analysis of reservation methods based on modal filtration," *Systems of Control, Communication and Security*, no. 3, pp. 117–144, 2019.

- [4] A. V. Medvedev and Y. S. Zhechev, "Analysis of frequency characteristics of a structure with single modal reservation before and after failure," *IOP Conference Series: Materials Science and Engineering*, vol. 862, p. 022037, May 2020.
- [5] A. V. Medvedev, T. R. Gazizov, and Y. S. Zhechev, "Evaluating modal reservation efficiency before and after failure," *Journal of Physics: Conference Series*, vol. 1488, p. 012015, Mar. 2020.
- [6] A. T. Gazizov, A. M. Zabolotsky, and T. Rashitovich Gazizov, "UWB pulse decomposition in simple printed structures," *IEEE Transactions on Electromagnetic Compatibility*, vol. 58, no. 4, pp. 1136–1142, Aug. 2016.
- [7] Y. S. Zhechev, A. V. Zhecheva, A. V. Medvedev, and T. R. Gazizov, "Using N-norms for analysing a device with a single modal reservation," *Journal of Physics: Conference Series*, vol. 1611, p. 012065, 2020.
- [8] L. Zhao, J. Liu, H. Chen, R. Tian, and Z. Liu, "A novel GCSCR structure for ESD protection application," *2016 IEEE International Nanoelectronics Conference (INEC)*, May 2016.
- [9] J. Zhao, J. A. Salcedo, and J.-J. Hajjar, "On-chip protection in precision integrated circuits operating at high voltage and high temperature," *2016 IEEE International Reliability Physics Symposium (IRPS)*, Apr. 2016.
- [10] J. Cao, Z. Ye, Y. Wang, G. Lu, and X. Zhang, "A low-leakage power clamp ESD protection circuit with prolonged ESD discharge time and compact detection network," *2015 IEEE 11th International Conference on ASIC (ASICON)*, Nov. 2015.
- [11] D.-W. Lai, G. de Raad, W.-J. Tseng, T. Smedes, and A. J. Huitsing, "Bidirectional ESD protection device using PNP with pMOS-controlled nwell bias," *IEEE Electron Device Letters*, vol. 39, no. 3, pp. 331–334, Mar. 2018.
- [12] Y. Wang, Z. Liu, and J. Liu, "A Novel RC-triggered bidirectional ESD protection circuit in SOI technology," *2019 8th International Symposium on Next Generation Electronics (ISNE)*, Oct. 2019.
- [13] F. Liu, W. Huang, X. Huang, C. Ma, X. Lin, and Z. Liu, "Failure analysis of a PLL ESD structure design defect," *2017 IEEE 24th International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA)*, Jul. 2017.
- [14] IEC 62433-6 CD : EMC IC modelling - Part 6: Models of integrated circuits for immunity behavioural simulation Conducted pulse immunity modelling (ICIM-CPI)
- [15] A. Durier, P. Fernandez-Lopez, J.-L. Levant, and C. Marot, "ICIM-CPI: Integrated circuits immunity model: Conducted pulse immunity: Description, extraction and example," *2018 IEEE International Symposium on Electromagnetic Compatibility and 2018 IEEE Asia-Pacific Symposium on Electromagnetic Compatibility (EMC/APEMC)*, May 2018.
- [16] D. Giri, *High-power electromagnetic radiators: nonlethal weapons and other applications*. Harvard University Press, 2004.
- [17] R. R. Gazizov, B. S. Muhambetzhanova, T. T. Gazizov, and A. A. Kvasnikov, "Diagnostics of the printed circuit board bus of a spacecraft autonomous navigation system with using the N-norms," *IOP Conference Series: Materials Science and Engineering*, vol. 560, p. 012017, Jul. 2019.

# Моделирование устойчивости интегральных схем к мощным кондуктивным воздействиям в цепях с однократным модальным резервированием

А.В. Жечева, Е.С. Жечев

Томский государственный университет систем управления, связи и безопасности, Томск

zhecheva.av@gmail.com, zhechev75@gmail.com

**Аннотация**—Статья представляет результаты анализа модели устойчивости интегральных схем к мощным кондуктивным воздействиям в цепях с однократным модальным резервированием. Используются однополярные и разнополярные импульсные воздействия на интегральную схему с поданным питанием и без него. Результаты показали, что защита от перенапряжения на основе сдвоенных диодов без источника питания лучше защищает от биполярных импульсов. Эффективность такой защиты сильно зависит от паразитных параметров. При этом при увеличении верхней граничной частоты нежелательных воздействий эта эффективность может снизиться. В то же время совместное применение диодной и пассивной защиты на основе модальной фильтрации способно обеспечить желаемый уровень ослабления кондуктивных помех даже при наличии паразитных параметров.

**Ключевые слова**— интегральные схемы, сверхкороткий импульс, электромагнитная совместимость, модальное резервирование, схемотехническое моделирование.

## ЛИТЕРАТУРА

- [1] Lehr J., Ron P. Foundations of pulsed power technology. – John Wiley & Sons, 2017.
- [2] MoraN., VegaF., LuginG., RachidiF., RubinsteinM. Study and classification of potential IEMI sources. – 2014. – №. ARTICLE.
- [3] Sharafutdinov V. R., Gazizov T. R. Analysis of reservation methods based on modal filtration //Systems of Control, Communication and Security. – 2019. – №. 3. – С. 117-144.
- [4] Medvedev A. V., Zhechev Y. S. Analysis of frequency characteristics of a structure with single modal reservation before and after failure //IOP Conference Series: Materials Science and Engineering. – IOP Publishing, 2020. – Т. 862. – №. 2. – С. 022037.
- [5] Medvedev A. V., Gazizov T. R., Zhechev Y. S. Evaluating modal reservation efficiency before and after failure //Journal of Physics: Conference Series. – IOP Publishing, 2020. – Т. 1488. – №. 1. – С. 012015.
- [6] Gazizov A. T., Zabolotsky A. M., Gazizov T. R. UWB pulse decomposition in simple printed structures //IEEE Transactions on Electromagnetic Compatibility. – 2016. – Т. 58. – №. 4. – С. 1136-1142.
- [7] ZhechevY. S., ZhechevaA. V., MedvedevA. V., GazizovT. R. Using N-norms for analysing a device with a single modal reservation //Journal of Physics: Conference Series. – IOP Publishing, 2020. – Т. 1611. – №. 1. – С. 012065.
- [8] Zhaol., LiuJ., ChenH., TianR., LiuZ. A novel GCSCR structure for ESD protection application //2016 IEEE International Nanoelectronics Conference (INEC). – IEEE, 2016. – С. 1-2.
- [9] Zhao J., Salcedo J. A., Hajjar J. J. On-chip protection in precision integrated circuits operating at high voltage and high temperature //2016 IEEE International Reliability Physics Symposium (IRPS). – IEEE, 2016. – С. EL-4-1-EL-4-3.
- [10] CaoJ., YeZ., WangY., LuG., ZhangX. A low-leakage power clamp ESD protection circuit with prolonged ESD discharge time and compact detection network //2015 IEEE 11th International Conference on ASIC (ASICON). – IEEE, 2015. – С. 1-4.
- [11] LaiD.-W., RaadG.de, TsengW.-J., SmedesT., Huitsing A. J. Bidirectional ESD protection device using PNP with pMOS-controlled Nwell bias //IEEE Electron Device Letters. – 2018. – Т. 39. – №. 3. – С. 331-334.
- [12] Wang Y., Liu Z., Liu J. A Novel RC-Triggered Bidirectional ESD Protection Circuit in SOI Technology //2019 8th International Symposium on Next Generation Electronics (ISNE). – IEEE, 2019. – С. 1-3.
- [13] LiuF., HuangW., HuangX., MaC., LinX., LiuZ. Failure analysis of a PLL ESD structure design defect //2017 IEEE 24th International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA). – IEEE, 2017. – С. 1-4.
- [14] IEC 62433-6 CD : EMC IC modelling - Part 6: Models of integrated circuits for immunity behavioural simulation Conducted pulse immunity modelling (ICIM-CPI)
- [15] DurierA., Fernandez-LopezP., LevantJ.-L., MarotC. ICIM-CPI: Integrated circuits immunity model: Conducted pulse immunity: Description, extraction and example //2018 IEEE International Symposium on Electromagnetic Compatibility and 2018 IEEE Asia-Pacific Symposium on Electromagnetic Compatibility (EMC/APEMC). – IEEE, 2018. – С. 695-700.
- [16] Giri D. V. High-power electromagnetic radiators: nonlethal weapons and other applications. – Harvard University Press, 2004.
- [17] Gazizov R. R., Muhambetzhanova B. S., Gazizov T. T., KvasnikovA. A. Diagnostics of the printed circuit board bus of a spacecraft autonomous navigation system with using the N-norms //IOP Conference Series: Materials Science and Engineering. – IOP Publishing, 2019. – Т. 560. – №. 1. – С.012017.

## Двухкаскадный экранированный модальный фильтр для работы в дифференциальном и синфазном режимах

В.П. Костелецкий, А.М. Заболоцкий, А.М. Лакоза

Томский государственный университет систем управления и радиоэлектроники, г. Томск  
kosteletskiy.vp@gmail.com

**Аннотация** — В статье представлены результаты исследования временных и частотных характеристик экранированного модального фильтра (МФ) для защиты от сверхкоротких импульсов в дифференциальном и синфазном режимах. Показано влияние каскадирования МФ. Приведены матрицы коэффициентов электростатической и электромагнитной индукций, характеристического импеданса и вектор погонных задержек. Использовано тестовое воздействие с амплитудой 250 мВ и длительностью 300 пс по уровню 0,5. В ходе моделирования однокаскадного экранированного МФ амплитуда импульсов на выходе МФ составила 82 мВ в дифференциальном и 74 мВ в синфазном режимах, что соответствует вносимым потерям 9,7 дБ и 10,6 дБ соответственно. Частота среза 190 МГц в дифференциальном и 181 МГц в синфазном режимах. При моделировании двухкаскадного экранированного МФ амплитуда импульсов на выходе МФ составила 31 мВ в дифференциальном и 23 мВ в синфазном режимах, что соответствует вносимым потерям 18,1 дБ и 20,7 дБ соответственно. Частота среза 130 МГц в дифференциальном и 121 МГц в синфазном режимах. В ходе экспериментального исследования двухкаскадного экранированного МФ амплитуда импульсов на выходе МФ составила 32 мВ в дифференциальном и 16 мВ в синфазном режимах, что соответствует вносимым потерям 17,8 дБ и 23,9 дБ соответственно. Частота среза 98 МГц в дифференциальном и 127 МГц в синфазном режимах.

**Ключевые слова** — электромагнитная совместимость, сверхкороткий импульс, синфазный режим, дифференциальный режим, модальный фильтр, кондуктивные помехи.

### I. ВВЕДЕНИЕ

В наше время наблюдается интенсивное распространение радиоэлектронной аппаратуры (РЭА) [1], [2] во всех отраслях жизнедеятельности человека. Эксплуатация РЭА сопряжена с риском нарушений ее работы или отказами [3]. Часто от правильного функционирования РЭА зависит успех проекта, что накладывает дополнительные требования к надежности и обеспечению электромагнитной совместимости (ЭМС). Увеличение плотности монтажа, рабочих частот и количества межсоединений проводников приводит к ухудшению ЭМС [4]. РЭА, по мере увеличения быстродействия, становится чувствительнее к импульсным помехам, ранее не

оказывающим значительного влияния на ее работу, но теперь способны приводить к ложным срабатываниям и сбоям. Важным направлением ЭМС является защита РЭА от помех, проникающих в электронику по проводникам цепей питания и интерфейсов [5]. Наиболее опасным помеховым воздействием является сверхкороткий импульс (СКИ), который характеризуется малой длительностью воздействия. Такой импульс обладает спектром, перекрывающим широкий диапазон частот, в результате традиционные средства ограничения импульсных помех оказываются неэффективными [6]. Распространяясь по проводникам СКИ приводит к пробое диэлектриков и полупроводников повреждая оборудование. Для защиты от сверхкоротких импульсов (СКИ) существуют устройства, в основе работы которых лежат модальные искажения, возникающие в линиях передачи из-за разности задержек мод [7]. К таким устройствам относят модальные фильтры (МФ) и защитные меандровые линии [8], [9]. Ослабление СКИ требуется, как в дифференциальном, так и в синфазном режимах [10], что достигается при использовании устройства [11]. МФ просты в изготовлении, обладают высокими механическими показателями и стабильностью электрических параметров. Однако экранированные МФ для защиты в дифференциальном и синфазном режимах, а также влияние каскадирования на его характеристики недостаточно исследованы. Существуют исследования такого МФ, однако в них отсутствует экспериментальное подтверждение результатов. Между тем, важно провести такое исследование, для расширения номенклатуры устройств, применяемых для обеспечения ЭМС, поскольку в технических требованиях по защите критичной аппаратуры задаются ослабления к обеим модам. Цель работы – исследовать временные и частотные характеристики экранированного модального фильтра (МФ), для защиты в дифференциальном и синфазном режимах.

### II. ПАРАМЕТРЫ МФ И ПОДХОДЫ К МОДЕЛИРОВАНИЮ

Устройство для защиты от СКИ в дифференциальном и синфазном режимах, представляет собой экранированную полосковую структуру. Такой МФ состоит из электрического экрана и шести проводников одинаковой длины, расположенных в неоднородном диэлектрическом

заполнении. Для уменьшения амплитуды импульсов разложения применено каскадирование МФ, как в [12]. Электрические параметры материалов, поперечное сечение и длина МФ выбраны по критериям допустимой токовой нагрузки, уменьшения амплитуды импульсов на выходе МФ, а также доступности материалов для изготовления макета. Так, активные проводники рассчитаны на номинальный ток 1,9 А, при условии, что протекание тока увеличит температуру проводника на 1°C. Значение тока вычислено в соответствии с международным стандартом по производству печатных плат IPC-2221 [13]. Согласно ему ток, на который рассчитан проводник, определяется как

$$I = k \cdot \Delta T^{0,44} \cdot A^{0,725},$$

где  $k$  – коэффициент для внешних слоев, который равен 0,048,  $\Delta T$  – изменение температуры проводника в градусах Цельсия,  $A$  – площадь поперечного сечения проводника в милах.

На рис. 1 приведено поперечное сечение МФ со следующими параметрами:  $w$  – ширина пассивных и активных проводников,  $w_1$  – ширина опорных проводников,  $s$  – расстояние между активным и опорным проводниками,  $t$  – толщина проводников,  $h_1$  – расстояние от проводников до экрана в верхней и нижней частях поперечного сечения МФ,  $h_2$  – толщина диэлектрических слоев из стеклотекстолита,  $h_3$  – расстояние между листами стеклотекстолита. Для реализации условий, при которых появляются необходимые модальные явления, взяты следующие значения параметров:  $w = 3$  мм,  $w_1 = 6$  мм,  $g = 4,2$  мм,  $s = 0,5$  мм,  $t = 35$  мкм,  $h_1 = 6$  мм,  $h_2 = 430$  мкм,  $h_3 = 3$  мм,  $\epsilon_{r1} = 1$ ,  $\epsilon_{r2} = 4,7$ .

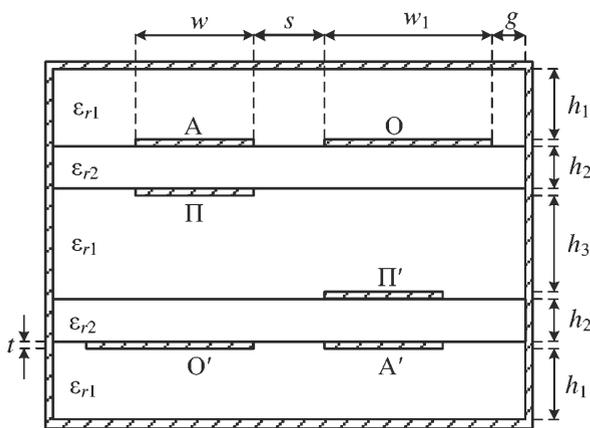


Рис. 1. Поперечное сечение МФ

Компьютерное моделирование выполнено без учета потерь в диэлектриках и проводниках. Вычисления погонных задержек, матрицы характеристического импеданса, коэффициентов электромагнитной ( $L$ ) и электростатической ( $C$ ) индукций выполнено с использованием программного продукта TALGAT [14], при длине сегмента 11 мкм. Моделирование временных откликов и частотных характеристик выполнено в PathWave Advanced Design System [15].

При моделировании временных откликов в качестве тестового воздействия использован оцифрованный сигнал с осциллографа вычислительного комбинированного С9-11, с длительностью 300 пс по уровню 0,5. Форма половины его э.д.с. изображена на рис. 2.

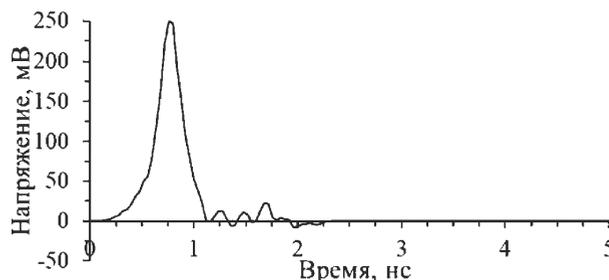
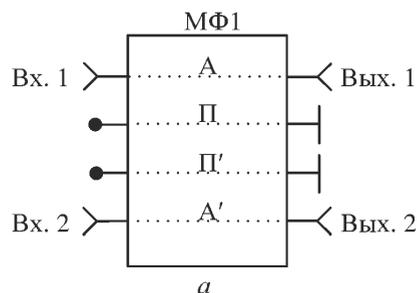
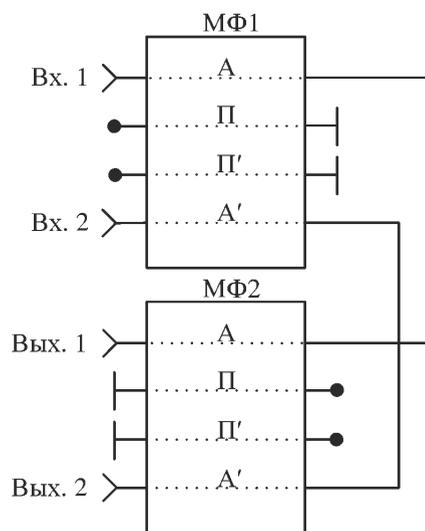


Рис. 2. Форма половины э.д.с. тестового воздействия на МФ

Для оценки влияния каскадирования необходимо моделирование однокаскадного и двухкаскадного МФ. На рис. 3 изображены схемы электрических соединений одного (рис. 3а) и двух (рис. 3б) каскадов МФ. Активные проводники на ближнем и дальнем концах имеют соединители для подключения.



а



б

Рис. 3. Схема электрических соединений одного (а) и двух (б) каскадов МФ

При моделировании полагается, что опорные проводники соединены с электрическим экраном, по

всей длине, а пассивные – только на дальнем конце каждого каскада, тем самым реализуя режим «холостой ход – короткое замыкание», МФ1 – первый каскад, МФ2 – второй каскад. Длина МФ1 110 мм, а второго – 220 мм.

Для моделирования дифференциального режима, между Вх. 1 и Вх. 2 подключают генератор с внутренним сопротивлением 50 Ом. Между Вых. 1 и Вых. 2 подключают сопротивление 50 Ом. Для моделирования синфазного режима Вх. 1 и Вх. 2 закорачивают перемычкой и подключают генератор с внутренним сопротивлением 50 Ом. Вых. 1 и Вых. 2 закорачивают перемычкой и подключают сопротивление 50 Ом.

Поскольку что представленный МФ работает в дифференциальном и синфазном режимах,  $S$ -параметры определяются по методике, изложенной в [16], по (1, 2) вычисляют балансные параметры модуля коэффициента передачи для дифференциального  $S_{dd21}$  и синфазного  $S_{cc21}$  режимов соответственно:

$$S_{dd21} = \frac{S_{21} - S_{41} - S_{23} + S_{43}}{2}, \quad (1)$$

$$S_{cc21} = \frac{S_{21} + S_{41} + S_{23} + S_{43}}{2}. \quad (2)$$

### III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

Однокаскадный и двухкаскадный МФ имеют одинаковые поперечные сечения. Их матрицы  $C$  и  $L$ :

$$C = \begin{bmatrix} 336,3 & -305,9 & -0,23 & -1,76 \cdot 10^{-2} \\ -305,9 & 337,6 & -2,2 & -0,23 \\ -0,23 & -2,2 & 337,6 & -305,9 \\ -1,76 \cdot 10^{-2} & -0,23 & -305,9 & 336,3 \end{bmatrix} \text{ пФ/м,}$$

$$L = \begin{bmatrix} 315,8 & 243,7 & 21,9 & 17,6 \\ 243,7 & 315,1 & 27,3 & 21,9 \\ 21,9 & 27,3 & 315,1 & 243,7 \\ 17,6 & 21,9 & 243,7 & 315,8 \end{bmatrix} \text{ нГн/м.}$$

Также вычислены матрица характеристического импеданса  $Z$  и вектор погонных задержек мод  $\tau$  МФ:

$$Z = \begin{bmatrix} 72,6 & 61,9 & 4,1 & 3,5 \\ 61,9 & 72,4 & 4,7 & 4,1 \\ 4,1 & 4,7 & 72,4 & 61,9 \\ 3,5 & 4,1 & 61,9 & 72,6 \end{bmatrix} \text{ Ом, } \tau = \begin{bmatrix} 4,23 \\ 6,81 \\ 4,07 \\ 6,77 \end{bmatrix} \text{ нс/м.}$$

На рис. 4 представлены результаты компьютерного моделирования однокаскадного экранированного МФ во временной области.

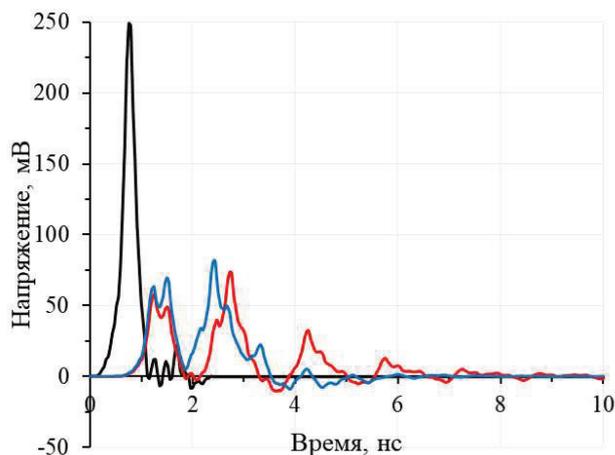


Рис. 4. Формы сигналов: половина э.д.с. тестового воздействия (—), на выходе однокаскадного МФ в дифференциальном (—) и синфазном (—) режимах

При моделировании однокаскадного экранированного МФ получены следующие результаты: в дифференциальном режиме максимальная амплитуда импульсов на выходе МФ составила 82 мВ, а в синфазном – 74 мВ. Вносимые потери составили 9,68 дБ в дифференциальном и 10,57 дБ в синфазном режимах.

На рис. 5 приведены балансные частотные характеристики однокаскадного экранированного МФ в дифференциальном и синфазном режимах, вычисленные по (1, 2). Частота среза однокаскадного МФ, определенная по балансным частотным характеристикам равна, 190 МГц в дифференциальном и 181 МГц в синфазном режимах.

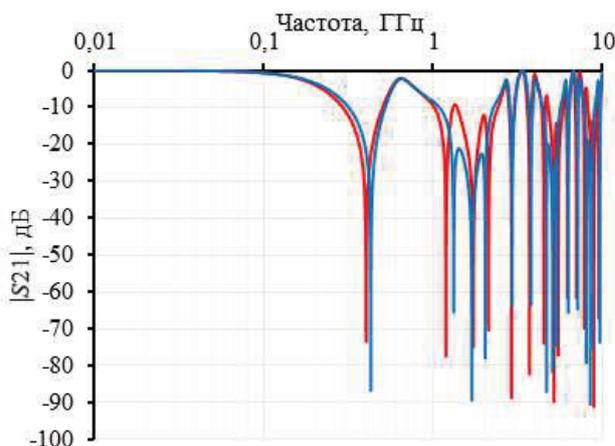


Рис. 5. Модули коэффициента передачи однокаскадного МФ в дифференциальном (—) и синфазном (—) режимах

На рис. 6 представлены результаты вычислительного эксперимента для двухкаскадного МФ во временной области. Видно, что при прохождении через него амплитуда воздействующего сигнала уменьшилась за счет его разложения на импульсы меньшей амплитуды.

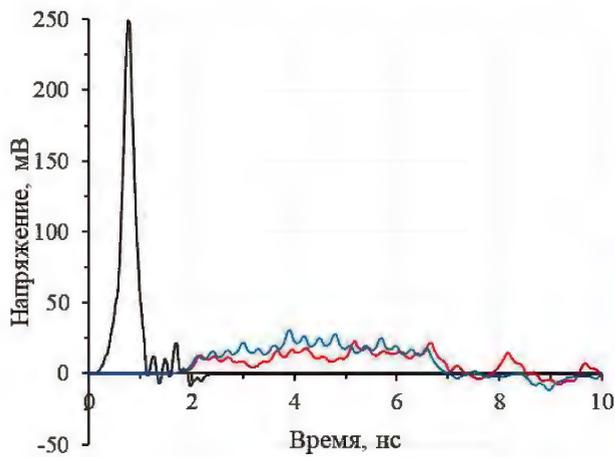


Рис. 6. Формы сигналов: половина э.д.с. тестового воздействия (—), на выходе двухкаскадного МФ в дифференциальном (—) и синфазном (—) режимах

Так, в дифференциальном режиме максимальная амплитуда импульсов на выходе МФ составила 31 мВ, а в синфазном – 23 мВ. Вносимые потери составили 18,13 дБ в дифференциальном и 20,72 дБ в синфазном режимах. На рис. 7 приведены балансные частотные характеристики двухкаскадного МФ в дифференциальном и синфазном режимах, вычисленные по (1, 2). Частота среза в дифференциальном режиме составила 130 МГц, в синфазном – 121 МГц.

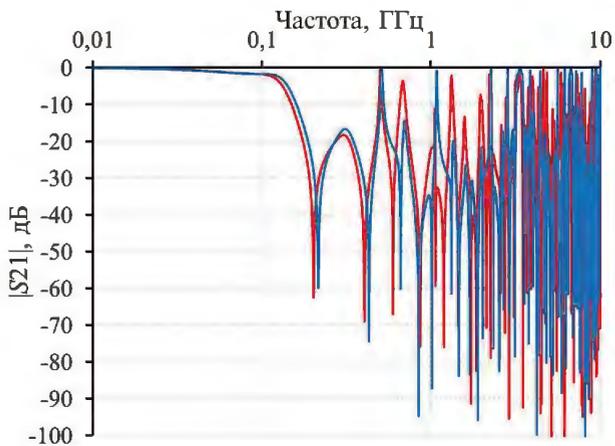


Рис. 7. Модули коэффициента передачи двухкаскадного МФ в дифференциальном (—) и синфазном (—) режимах

Таким образом, из результатов компьютерного моделирования видно что добавление второго каскада уменьшает амплитуду помеховых импульсов на выходе МФ. Так, амплитуда на выходе МФ уменьшилась на 51 мВ в обоих режимах. Частота среза МФ уменьшается на 60 МГц в обоих режимах.

#### IV. ЭКСПЕРИМЕНТАЛЬНЫЕ РЕЗУЛЬТАТЫ

Для подтверждения ослабления помехового импульса двухкаскадным МФ выполнено экспериментальное исследование. Печатные платы (ПП), из которых изготовлены каскады МФ,

изображены на рис. 8. При изготовлении ПП использован материал диэлектрика СТФ-2-35 0,5 мм.

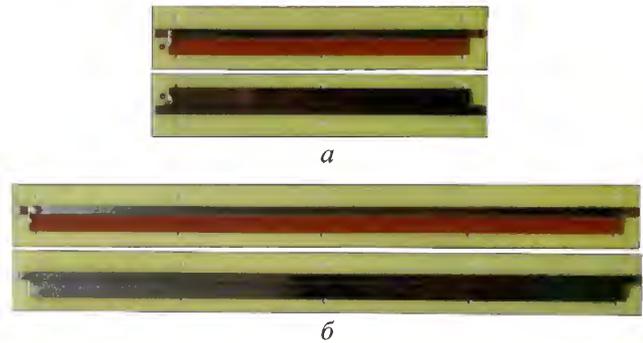


Рис. 8. Макеты ПП первого (а) и второго каскадов (б) МФ

На рис. 9 показан способ размещения ПП МФ в экранирующем корпусе. В макете двухкаскадного МФ опорные проводники через каждые 50 мм соединяются с корпусом.



Рис. 9. Способ размещения ПП МФ в экранирующем корпусе

Макет двухкаскадного МФ, показанный на рис. 10, изготовлен по схеме электрических соединений, изображенной на рис. 3б. При проектировании использованы параметры поперечного сечения МФ, как в моделировании.



Рис. 10. Макет МФ

Макет МФ без учета кабелей для подключения имеет геометрические размеры 335 x 25 x 22 мм. Электрический экран с толщиной стенок 2 мм изготовлен из алюминиевого сплава марки Д16Т.

Для проведения экспериментальных исследований во временной области, использован осциллограф вычислительный комбинированный С9-11. Схема соединений функциональных модулей для измерений во временной области изображена на рис. 11.

На рис. 12 приведены формы напряжения на выходе МФ в дифференциальном (синяя кривая) и синфазном (красная кривая) режимах, а также форма тестового воздействия. Амплитуда тестового воздействия составила 250 мВ. Максимальная амплитуда импульсов

на выходе МФ составила 32 мВ в дифференциальном и 16 мВ в синфазном режимах. Вносимые потери составили 17,84 дБ в дифференциальном и 23,86 дБ в синфазном режимах.



Рис. 11. Схема для измерений во временной области

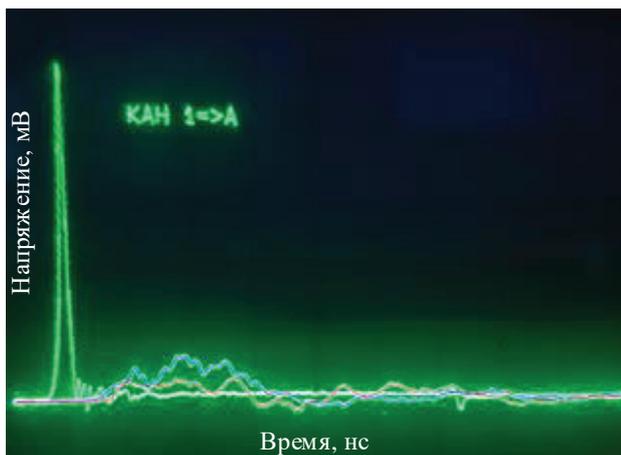


Рис. 12. Формы сигналов: половины э.с. тестового воздействия (—), на выходе МФ в дифференциальном (—) и синфазном (—) режимах

Для проведения экспериментальных исследований в частотной области, использованы скалярный анализатор P2M-40, датчик КСВ ДК4-50-05Р-05Р, головка детекторная Д42-50-05. Схема соединений функциональных модулей для измерений в частотной области изображена на рис. 13.

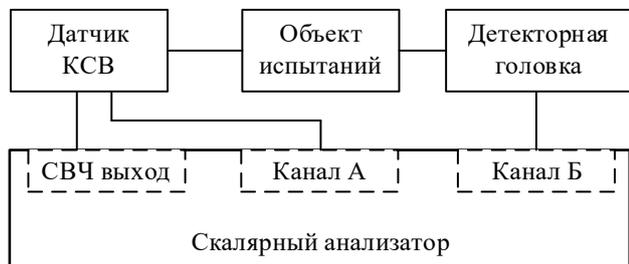


Рис. 13. Схема для измерений в частотной области

На рис. 14 показаны частотные характеристики МФ в дифференциальном и синфазном режимах. Частота среза МФ в дифференциальном режиме составила 98 МГц, а в синфазном – 127 МГц.

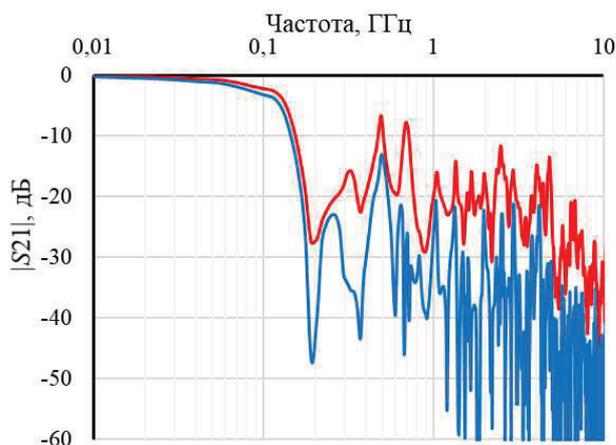


Рис. 14. Измеренные модули коэффициента передачи двухкаскадного МФ в дифференциальном (—) и синфазном (—) режимах

## V. ОБСУЖДЕНИЕ РЕЗУЛЬТАТОВ

На основе данных компьютерного моделирования однокаскадного и двухкаскадного экранированного МФ, приведенных на рис. 4 и рис. 6, а также эксперимента, приведенных на рис. 12, вычислены вносимые потери МФ (табл. 1).

Таблица 1

Вносимые потери МФ, дБ

	DM	CM
1 каскад (моделирование)	9,68	10,57
2 каскада (моделирование)	18,13	20,72
2 каскада (эксперимент)	17,84	23,86

Из результатов исследования (табл. 1) видно, что увеличение числа каскадов МФ приводит к увеличению вносимых потерь. Так, в дифференциальном режиме ослабление увеличилось на 8,45 дБ, а в синфазном на 10,15 дБ. В ходе эксперимента получено подтверждение ослабления помехового импульса двухкаскадным МФ. Абсолютное отклонение результатов эксперимента от моделирования составило 0,29 дБ для дифференциального режима и 3,14 дБ для синфазного.

На основе данных компьютерного моделирования и экспериментальных исследований зависимостей  $|S_{dd21}|$  и  $|S_{cc21}|$ , вычислены частоты среза (табл. 2).

Таблица 2

Частота среза МФ, МГц

	DM	CM
1 каскад (моделирование)	190	181
2 каскада (моделирование)	130	121
2 каскада (эксперимент)	98	127

Из табл. 2 видно, что увеличение числа каскадов МФ привело к уменьшению полосы пропускания полезного сигнала на 60 МГц в обоих режимах. Данные,

полученные в результате эксперимента, подтверждают уменьшение полосы пропускания двухкаскадного МФ. Абсолютное отклонение результатов эксперимента от моделирования составило 32 МГц для дифференциального режима и 6 МГц для синфазного.

При проведении компьютерного моделирования во временной и частотной областях, не учтено влияние проводов, соединителей и крепежа, а также разброса параметров, чем и обусловлены различия результатов моделирования и эксперимента.

#### VI. ЗАКЛЮЧЕНИЕ

В работе исследован экранированный МФ, в дифференциальном и синфазном режимах. Выполнено вычисление его матриц характеристического импеданса, погонных задержек, электростатической и электромагнитной индукций. Определены временные отклики на выходе однокаскадного и двухкаскадного вариантов МФ при воздействии длительностью 300 пс по уровню 0,5. Вычислены частотные характеристики в диапазоне частот от 10 МГц до 10 ГГц. Также изготовлен двухкаскадный макет МФ, проведено экспериментальное исследование временных откликов на выходе в обоих режимах и частотных характеристик в диапазоне от 10 МГц до 10 ГГц.

Компьютерное моделирование выявило, что вносимые потери двухкаскадного МФ больше, чем однокаскадного. Впервые продемонстрировано экспериментальное подтверждение ослабления СКИ двухкаскадным экранированным МФ в дифференциальном и синфазном режимах. Получено ослабления 17,8 и 23,9 дБ для дифференциального и синфазного режимов соответственно, при полосе пропускания полезного сигнала от 0 до 98 МГц в дифференциальном и до 127 МГц в синфазном режимах. Простота конструкции минимизирует вероятность выхода из строя компонентов МФ и позволяет производить его в рамках типового технологического процесса, используемого производителями печатных плат. Это обуславливает актуальность применения такого фильтра в сферах деятельности человека от бытовой до космической, ввиду малой массы, радиационной стойкости, стабильности электрических параметров и высоких характеристик.

#### ПОДДЕРЖКА

Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 20-37-70020.

#### ЛИТЕРАТУРА

[1] Shieh M., Shieh Y. The increasing role of portable electronics in the emergency department // 2013 IEEE Third

International Conference on Consumer Electronics; Berlin (ICCE-Berlin). 2013. P. 156-157.

- [2] Hermanns K., Peng Y., Mantooth A. The increasing role of design automation in power electronics: Gathering what is needed // IEEE Power Electronics Magazine. 2020. №. 1. P. 46-50.
- [3] Shao J. et al. Environmental worthiness prediction method for electronic product based on physics-of-failure // 2016 Prognostics and System Health Management Conference (PHM-Chengdu). 2016. P. 1-4.
- [4] Williams T., Armstrong K. EMC for Systems and Installations. – Newnes, 1999.
- [5] Mora N., Vega F., Lugin G., Rachidi F., Rubinstein M. Study and Classification of Potential IEMI Sources. System and Assessment Notes, 2014, note 41.
- [6] Charles A. L., Atwood K. W., Electronic Engineering. 3rd Ed. John Wiley & Sons. 1973. 199 p.
- [7] Gazizov T. R., Zabolotsky A. M. New approach to EMC protection // 18th International Zurich Symposium on Electromagnetic Compatibility. 2007. P. 273-276.
- [8] Gazizov A. T., Zabolotsky A. M., Gazizov T. R. UWB pulse decomposition in simple printed structures // IEEE Transactions on Electromagnetic Compatibility. 2016. Vol. 58. № 4. P. 1136–1142.
- [9] Газизов Т.Р. Сравнительный анализ двух видов новых устройств для защиты от электромагнитного терроризма // Материалы VII Региональной научно-практической конференции «Наука и практика: проектная деятельность – от идеи до внедрения». 2018. С. 623-625.
- [10] Miloudi M., Bendaoud A., Miloudi H., Nemlich S., Slimani H. Analysis and reduction of common-mode and differential-mode EMI noise in a Flyback switch-mode power supply (SMPS) // 20th Telecommunications Forum (TELFOR). 2012. P. 1080-1083.
- [11] Костелецкий В. П., Заболоцкий А. М. Полосковая структура, защищающая от сверхкоротких импульсов в дифференциальном и синфазном режимах. Заявка №2020126543. Патент РФ на изобретение №2748423. Опубликовано: 25.05.2021. Бюл. №15.
- [12] Заболоцкий А. М., Газизов Т. Р., Калимулин И. Ф. Новые решения для обеспечения электромагнитной совместимости бортовой радиоэлектронной аппаратуры космического аппарата. Издательство ТУСУРа, 2016. 288 с.
- [13] Adam J. New correlations between electrical current and temperature rise in PCB traces // Twentieth Annual IEEE Semiconductor Thermal Measurement and Management Symposium. 2004. P. 292-299.
- [14] Kuksenko S. P., Preliminary results of TUSUR University project for design of spacecraft power distribution network: EMC simulation. // IOP Conf. Series: Materials Science and Engineering. 2019. V. 560, №. 012110, P. 1–7.
- [15] <https://www.keysight.com/ru/ru/products/software/pathwave-design-software/pathwave-advanced-design-system.html> (дата обращения: 10.08.2021)
- [16] Dunsmore J. P. Handbook of microwave component measurements: with advanced VNA techniques. John Wiley & Sons. 2020.

# Two-Cascade Shielded Modal Filter for Differential and Common Mode Operations

V.P. Kosteletskii, A.M. Zabolotsky, A.M. Lakoza

Tomsk State University of Control Systems and Radioelectronics, Tomsk  
kosteletskiy.vp@gmail.com

**Abstract** — This paper presents the results of the study of time and frequency characteristics of the shielded modal filter (MF) employed for protecting electronic equipment against ultrashort pulses in differential and common modes. In particular, the paper considers how cascading the structure of the MF affects the pulse amplitudes at its output. The matrices of electrostatic and electromagnetic induction coefficients are presented, as well as the characteristic impedance and the vector of the per-unit length delays. A test excitation used had an amplitude of 250 mV and a duration of 300 ps at the 0.5 level. During the simulation of a one-cascade shielded MF, the pulse amplitudes at the MF output were 82 mV in the differential mode and 74 mV in the common mode, which corresponds to the insertion losses of 9.7 dB and 10.6 dB, respectively. The cutoff frequency was 190 MHz in the differential mode and 181 MHz in the common mode. When simulating a two-cascade shielded MF, the pulse amplitudes at the MF output were 31 mV in the differential mode and 23 mV in the common mode, which corresponds to the insertion losses of 18.1 dB and 20.7 dB, respectively. The cutoff frequency was 130 MHz in the differential mode and 121 MHz in the common mode. In the experimental study of a two-cascade shielded MF, the pulse amplitudes at the MF output were 32 mV in the differential mode and 16 mV in the common mode, which corresponds to the insertion losses of 17.8 dB and 23.9 dB, respectively. The cut-off frequency was 98 MHz in differential mode and 127 MHz in common mode.

**Keywords** — electromagnetic compatibility, ultrashort pulse, common mode, differential mode, modal filter, conducted interference.

## REFERENCES

- [1] Shieh M., Shieh Y. The increasing role of portable electronics in the emergency department // 2013 IEEE Third International Conference on Consumer Electronics, Berlin (ICCE-Berlin). 2013. P. 156-157.
- [2] Hermanns K., Peng Y., Mantooth A. The increasing role of design automation in power electronics: Gathering what is needed // IEEE Power Electronics Magazine. 2020. №. 1. P. 46-50.
- [3] Shao J. et al. Environmental worthiness prediction method for electronic product based on physics-of-failure // 2016 Prognostics and System Health Management Conference (PHM-Chengdu). 2016. P. 1-4.
- [3] Williams T., Armstrong K. EMC for Systems and Installations. – Newnes, 1999.
- [5] Mora N., Vega F., Lugin G., Rachidi F, Rubinstein M. Study and Classification of Potential IEMI Sources. System and Assessment Notes, 2014, note 41.
- [6] Charles A. L., Atwood K. W., Electronic Engineering. 3rd Ed. John Wiley & Sons. 1973. 199 p.
- [7] Gazizov T. R., Zabolotsky A. M. New approach to EMC protection //18th International Zurich Symposium on Electromagnetic Compatibility. 2007. P. 273-276.
- [8] Gazizov A. T., Zabolotsky A. M., Gazizov T. R. UWB pulse decomposition in simple printed structures // IEEE Transactions on Electromagnetic Compatibility. 2016. Vol. 58. № 4. P. 1136–1142.
- [9] Gazizov T.R. Sravnitelnyy analiz dvukh vidov novykh ustroystv dlya zashchity ot elektromagnitnogo terrorizma [Comparative analysis of two types of new devices for protection against electromagnetic terrorism] //Materials of the VII Regional Scientific and Practical Conference "Science and Practice: project activity - from idea to implementation". 2018. P. 623-625.
- [10] Miloudi M., Bendaoud A., Miloudi H., Nemlich S., Slimani H. Analysis and reduction of common-mode and differential-mode EMI noise in a Flyback switch-mode power supply (SMPS) // 20th Telecommunications Forum (TELFOR). 2012. P. 1080-1083.
- [11] Kosteletskii V.P., Zabolotskiy A.M. Poloskovaya struktura, zashchishchayushchaya ot sverkhkorotkikh impul'sov v differentsial'nom i sinfaznom rezhimakh. [Stripe structure protecting against ultrashort pulses in differential and common modes]. Application №2020126543. Patent of the Russian Federation for the invention No.2748423. Publish:25.05.2021. Newsletter no.15.
- [12] Zabolotsky A.M., Gazizov T.R., Kalimulin I. F. Novyye resheniya dlya obespecheniya elektromagnitnoy sovmestimosti bortovoy radioelektronnoy apparatury kosmicheskogo apparata [New Solutions for Ensuring Electromagnetic Compatibility of On-Board Radio-Electronic Equipment of Spacecraft]. TUSUR Publishers, 2016. 288 c.
- [13] Adam J. New correlations between electrical current and temperature rise in PCB traces //Twentieth Annual IEEE Semiconductor Thermal Measurement and Management Symposium. 2004. P. 292-299.
- [14] Kuksenko S.P., Preliminary results of TUSUR University project for design of spacecraft power distribution network: EMC simulation. //IOP Conf. Series: Materials Science and Engineering. 2019. V. 560, №. 012110, P. 1–7.
- [15] <https://www.keysight.com/ru/ru/products/software/pathwave-design-software/pathwave-advanced-design-system.html> (access date: 10.08.2021)
- [16] Dunsmore J. P. Handbook of microwave component measurements: with advanced VNA techniques. John Wiley & Sons. 2020.

# Дополнительные импульсы при разложении сверхкороткого импульса в модальном фильтре с лицевой и торцевой связями на двухсторонней печатной плате

М.А. Самойличенко, Т.Р. Газизов

Томский государственный университет систем управления и радиоэлектроники, г. Томск,  
1993mary2011@mail.ru

**Аннотация** — Рассмотрено появление дополнительных импульсов на выходе модального фильтра (МФ) на двухсторонней плате с лицевой и торцевой связями, а также в трех структурах, полученных из него удалением одного пассивного проводника. Рассматривается случай, когда на концах каждого из пассивных проводников установлены резисторы сопротивлением 50 Ом. Выявлено, что дополнительные импульсы присутствуют во всех исследуемых структурах МФ. Показано, что амплитуда дополнительных импульсов не превышает амплитуды основных импульсов мод. Однако в каждой из структур МФ есть дополнительные импульсы с большей амплитудой, чем импульсов мод с тройным проходом по линии. В МФ без правого нижнего пассивного проводника наблюдается минимальная амплитуда дополнительных импульсов, а без левого верхнего – максимальная. Продемонстрировано, что в МФ со всеми пассивными проводниками дополнительных импульсов меньше всего.

**Ключевые слова** — модальный фильтр, сверхкороткий импульс, печатная плата, устройство защиты.

## I. ВВЕДЕНИЕ

Проблема обеспечения электромагнитной совместимости становится все более острой из-за непрерывного развития электронных устройств в направлении снижения их массогабаритных показателей и повышения частот их работы. Массовое использование различных электронных средств приводит к созданию непреднамеренных взаимных помех, которые затрудняют и нередко исключают возможность нормальной совместной работы [1].

Особую опасность представляют сверхкороткие импульсы (СКИ) [2]. Основными особенностями такого воздействия являются: большая крутизна фронта, за счет чего формируется помеха с шириной спектра до нескольких ГГц, высокая проникающая способность, вследствие непрерывного заполнения спектра, энергия, которая локализуется в одной точке, что приводит к увеличению вероятности отказов в чувствительных областях, и большая амплитуда [3, 4]. Для защиты от СКИ в РЭА устанавливают те или иные компоненты защиты, например, газовые разрядники, варисторы, TVS-диоды, LC- и RC-фильтры, ЕМИ-фильтры. Однако они имеют недостатки, например, нестойкость

полупроводниковых компонентов к радиации, пробой при высоких напряжениях, позднее срабатывание газоразрядных устройств, паразитные параметры элементов LC- и RC-фильтров, высокая стоимость [5–7]. Для защиты от СКИ разработаны модальные фильтры (МФ), которые лишены недостатков вышеперечисленных устройств защиты. Исследование МФ показало, что в таких устройствах защиты возможно ослабление СКИ (по отношению к половине э.д.с.) в 3–5 раз [8–12].

Выявлено, что в структурах с модальным разложением могут быть дополнительные импульсы. Они позволяют отделить часть энергии от основной последовательности импульсов мод. За счет этого можно дополнительно распределить энергию по времени, а также, в некоторых случаях, достичь минимизации максимальной из амплитуд импульсов мод. Так, в работе [13] детально анализируется появление дополнительных импульсов: в меандровой линии (МЛ) с лицевой связью, структуре с модальным резервированием, зеркально-симметричных МЛ и МФ с пассивным проводником в вырезе опорной плоскости. В работе показано, что максимальная амплитуда, в некоторых случаях, может определяться именно амплитудой дополнительных импульсов мод. На примере структуры МФ с пассивным проводником в вырезе опорной плоскости, наличие дополнительных импульсов доказано экспериментально. Показано, что основной причиной возникновения дополнительных импульсов в защитных структурах с модальным разложением является введение асимметрии (поперечного сечения, граничных условий и воздействия). Задержки таких импульсов определяются различными линейными комбинациями погонных задержек мод линии. Однако не исследованы дополнительные импульсы (в отличие от импульсов мод [14]) в МФ с лицевой и торцевой связями на двухсторонней плате, в том числе при удалении одного пассивного проводника. Цель работы – выполнить такое исследование.

## II. ОПИСАНИЕ МФ

На рис. 1 и 2 приведены поперечные сечения и схемы исследуемых МФ. Моделирование выполнялось с типовыми параметрами фольгированного

стеклотекстолита:  $t=70$  мкм,  $h=500$  мкм,  $w=1000$  мкм,  $w_1=500$  мкм,  $s=300$  мкм при длине МФ  $l=5$  м. (Большая длина взята, чтобы исключить наложения дополнительных импульсов друг на друга, из-за чего сложно определить их задержки и возможные комбинации). Входное воздействие представляет собой трапециевидный импульс с амплитудой ЭДС 2 В и общей длительностью 150 пс (время нарастания, вершины и спада по 50 пс). Вычисление матриц погонных параметров и форм сигнала выполнено с помощью квазистатического подхода в системе TALGAT [15]. Потери в проводниках и диэлектриках не учитывались.

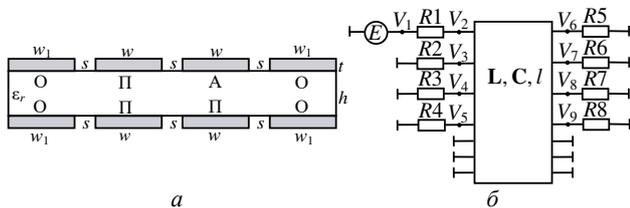


Рис. 1. Поперечное сечение (а), схема включения МФ (б). Проводники: А – активный, П – пассивный, О – опорный

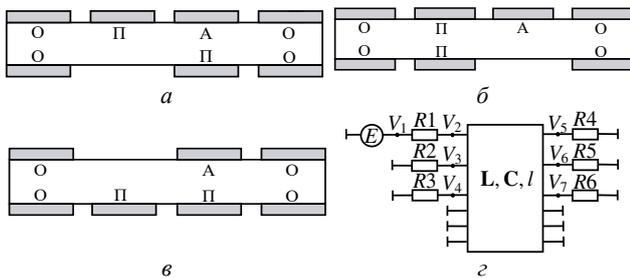


Рис. 2. Поперечное сечение МФ без левого нижнего (а), правого нижнего (б), левого верхнего (в) пассивных проводников и схема включения МФ (г)

### III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

В табл. 1 сведены задержки импульсов мод, а в табл. 2 – комбинации и задержки дополнительных

импульсов со всеми проводниками. На рис. 3 показаны формы напряжения на выходе МФ. Из рис. 3а видно, что дополнительных импульсов с одним проходом по линии нет, что объясняется отсутствием отражений от начала линии. Однако, они уже есть после тройного прохода. (На рисунках дополнительные импульсы обозначены как 1, 2, 3 и т.д.). Из рис. 3б видно, что дополнительные импульсы имеют как положительную, так и отрицательную полярности. Амплитуда некоторых больше импульсов мод с тройным проходом по линии. Так, например, дополнительные импульсы 6 и 8 имеют отрицательную полярность и амплитуды 0,056 В и 0,054 В соответственно. Импульс 7 имеет положительную полярность и амплитуду 0,054 В, тогда как максимальная из амплитуд импульсов мод с тройным проходом по линии ( $3l\tau_2$ ) составляет 0,049 В. Некоторые дополнительные импульсы (например 1, 4 и 5) имеют столь малую амплитуду, что их не видно.

Таблица 1

Задержки (нс) импульсов мод в МФ со всеми пассивными проводниками

$l\tau_1$	$l\tau_2$	$l\tau_3$	$l\tau_4$	$l\tau_5$	$l\tau_6$	$l\tau_7$
21,411	23,339	23,993	27,359	27,503	29,951	32,701
$3l\tau_1$	$3l\tau_2$	$3l\tau_3$	$3l\tau_4$	$3l\tau_5$	$3l\tau_6$	$3l\tau_7$
64,234	70,017	71,980	82,077	82,508	89,855	98,104

Таблица 2

Комбинации и задержки (нс) дополнительных импульсов 1-8 в МФ со всеми пассивным проводниками

1	2	3	4
$l(2\tau_1+\tau_2)$	$l(2\tau_1+\tau_3)$	$l(\tau_1+2\tau_3)$	$l(2\tau_2+\tau_3)$
66,161	66,815	69,397	70,671
5	6	7	8
$l(2\tau_3+\tau_2)$	$l(2\tau_4+\tau_6)$	$l(2\tau_6+\tau_4)$	$l(2\tau_5+\tau_7)$
71,325	84,670	87,262	87,707

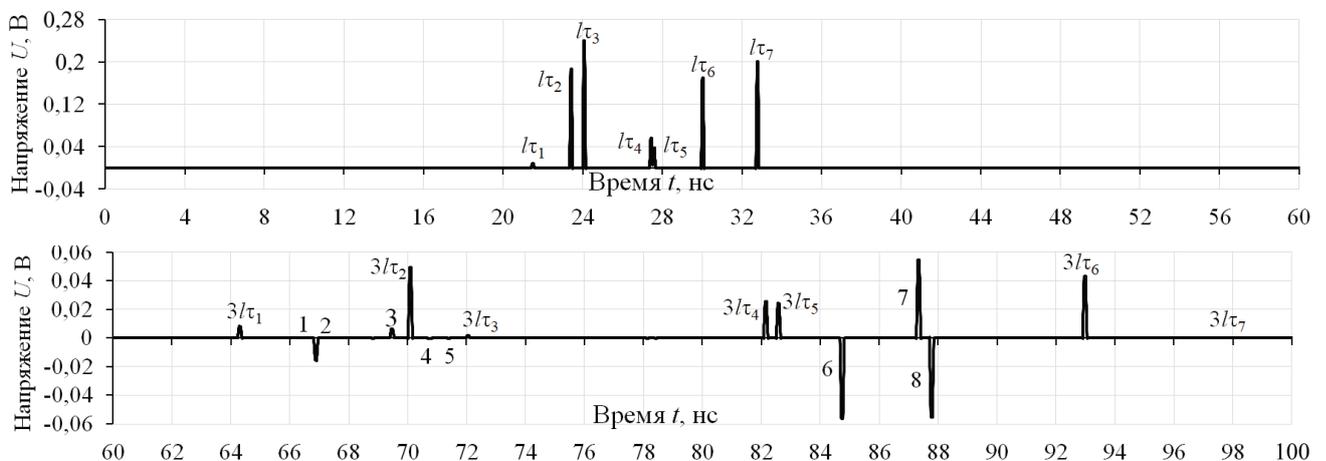


Рис. 3. Формы напряжения на выходе МФ со всеми пассивными проводниками с одним (а) и тройным (б) проходами по линии

В табл. 3 сведены задержки импульсов мод, а в табл. 4 – получившиеся комбинации и задержки дополнительных импульсов в МФ без одного пассивного проводника. На рис. 4 показаны формы напряжения на выходе МФ.

При удалении одного пассивного проводника дополнительных импульсов стало больше. Так, в МФ без левого нижнего пассивного проводника их 44, правого нижнего – 41, а левого верхнего – 46. Однако дополнительных импульсов с большей амплитудой, чем у импульсов мод с тройным проходом по линии, стало меньше. Во всех трех МФ их по 2. В МФ без правого нижнего пассивного проводника амплитуда дополнительных импульсов минимальна, а левого верхнего – максимальна.

Анализ рис. 4 показывает, что в МФ без левого нижнего пассивного проводника (рис. 4б) наибольшие амплитуды у импульсов 43 и 39, правого нижнего (рис. 4з) – 23 и 29, а левого верхнего (рис. 4е) – 42 и 45. Из рис. 4б, видно, что импульсы 39 и 43 имеют отрицательную и положительную полярности соответственно. Амплитуды импульсов равны 0,099 В и 0,078 В, тогда как амплитуда второго импульса с тройным проходом по линии ( $3/\tau_2$ ) равна 0,069 В. Рис. 4з показывает, что импульс 23 с положительной полярностью и амплитудой 0,028 В, а импульс 29 с отрицательной полярностью и амплитудой 0,055 В, тогда как амплитуда пятого импульса с тройным проходом по линии ( $3/\tau_5$ ) равна 0,026 В. Из рис. 4е видно, что импульс 42 имеет отрицательную полярность и амплитуду 0,128 В, а импульс 45 имеет положительную полярность и амплитуду 0,105 В, тогда как амплитуда второго импульса с тройным проходом по линии ( $3/\tau_2$ ) равна 0,079 В.

Таблица 3

*Задержки (нс) импульсов мод в МФ без пассивного проводника*

$\tau$	Левый нижний	Правый нижний	Левый верхний
$l\tau_1$	21,209	21,174	21,209
$l\tau_2$	23,428	23,430	23,428
$l\tau_3$	25,056	25,056	25,056
$l\tau_4$	27,459	27,459	27,460
$l\tau_5$	28,314	28,315	28,314
$l\tau_6$	31,614	31,613	31,613
$3/\tau_1$	63,628	63,523	63,628
$3/\tau_2$	70,285	70,291	70,285
$3/\tau_3$	75,167	75,170	75,167
$3/\tau_4$	82,377	82,378	82,379
$3/\tau_5$	84,943	84,944	84,934
$3/\tau_6$	94,842	94,841	94,840

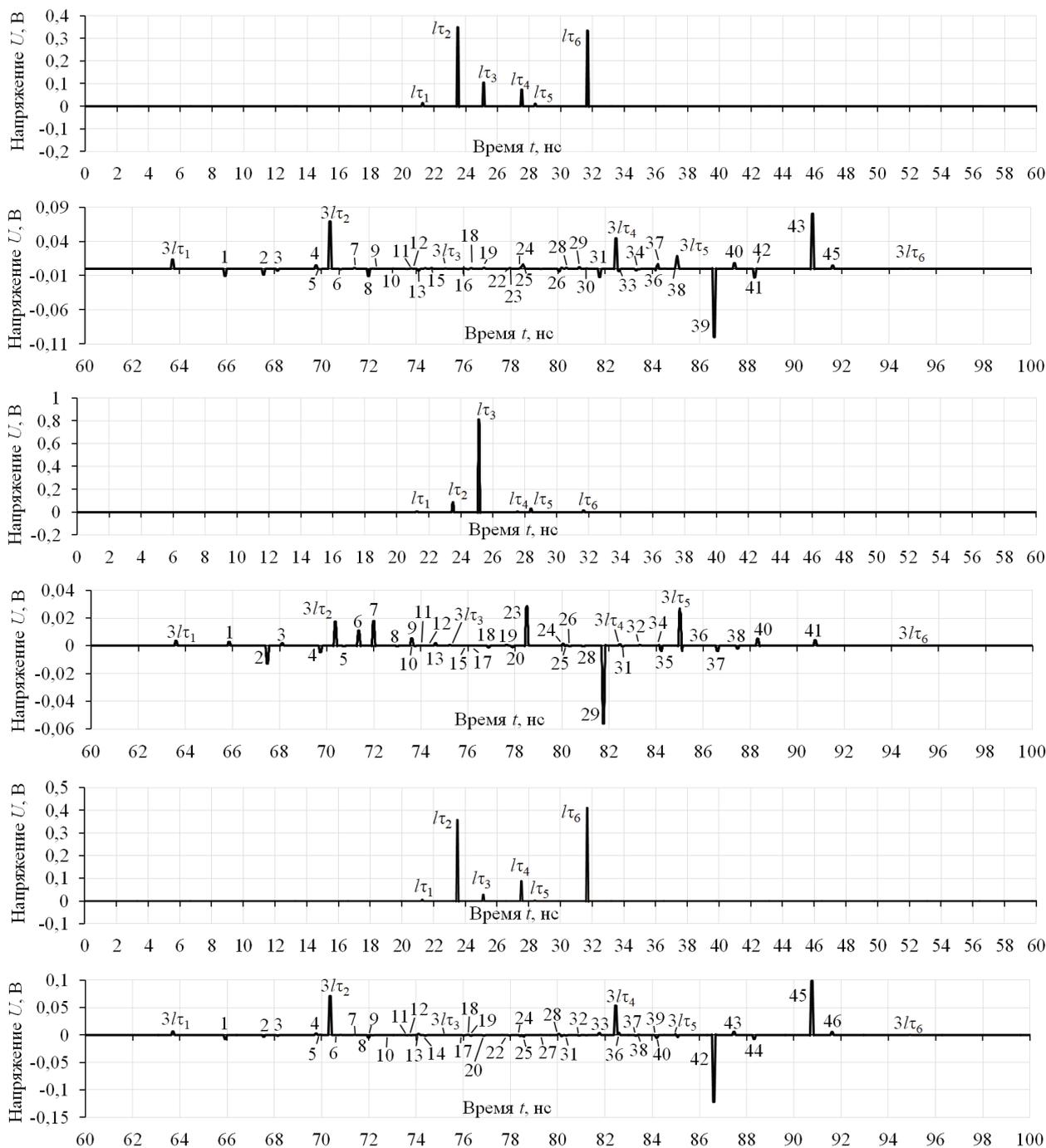
Из табл. 4 видно, что задержка дополнительных импульсов определяются линейной комбинацией

погонных задержек мод линии, умноженных на длину линии.

Таблица 4

*Комбинации и задержки (нс) дополнительных импульсов в МФ без пассивного проводника*

№	Левый нижний		Правый нижний		Левый верхний	
	Комбинация	Время	Комбинация	Время	Комбинация	Время
1	$l(2\tau_1+\tau_2)$	65,84	$l(2\tau_1+\tau_2)$	65,78	$l(2\tau_1+\tau_2)$	65,85
2	$l(2\tau_1+\tau_3)$	67,47	$l(2\tau_1+\tau_3)$	67,40	$l(2\tau_1+\tau_3)$	67,47
3	$l(2\tau_2+\tau_1)$	68,06	$l(2\tau_2+\tau_1)$	68,03	$l(2\tau_2+\tau_1)$	68,06
4	$l(\tau_1+\tau_2+\tau_3)$	69,69	$l(\tau_1+\tau_2+\tau_3)$	69,66	$l(\tau_1+\tau_2+\tau_3)$	69,69
5	$l(2\tau_1+\tau_4)$	69,88	$l(2\tau_1+\tau_5)$	70,66	$l(2\tau_1+\tau_4)$	69,88
6	$l(2\tau_1+\tau_5)$	70,73	$l(2\tau_3+\tau_1)$	71,28	$l(2\tau_1+\tau_5)$	70,73
7	$l(2\tau_3+\tau_1)$	71,32	$l(2\tau_2+\tau_3)$	71,92	$l(2\tau_3+\tau_1)$	71,32
8	$l(2\tau_2+\tau_3)$	71,91	$l(\tau_1+\tau_2+\tau_5)$	72,92	$l(2\tau_2+\tau_3)$	71,91
9	$l(\tau_1+\tau_2+\tau_4)$	72,10	$l(2\tau_3+\tau_2)$	73,54	$l(\tau_1+\tau_2+\tau_4)$	72,10
10	$l(\tau_1+\tau_2+\tau_5)$	72,95	$l(\tau_1+\tau_3+\tau_4)$	73,69	$l(\tau_1+\tau_2+\tau_5)$	72,95
11	$l(2\tau_3+\tau_2)$	73,54	$l(2\tau_1+\tau_6)$	73,96	$l(2\tau_3+\tau_2)$	73,54
12	$l(\tau_1+\tau_3+\tau_4)$	73,72	$l(2\tau_2+\tau_4)$	74,32	$l(\tau_1+\tau_3+\tau_4)$	73,72
13	$l(2\tau_1+\tau_6)$	74,03	$l(\tau_1+\tau_3+\tau_5)$	74,54	$l(2\tau_1+\tau_6)$	74,03
14	$l(2\tau_2+\tau_4)$	74,31	$l(2\tau_2+\tau_5)$	75,17	$l(2\tau_2+\tau_4)$	74,31
15	$l(\tau_1+\tau_3+\tau_5)$	74,58	$l(\tau_2+\tau_3+\tau_4)$	75,94	$l(\tau_2+\tau_3+\tau_5)$	74,58
16	$l(2\tau_3+\tau_4)$	75,94	$l(2\tau_4+\tau_1)$	76,09	$l(2\tau_2+\tau_5)$	75,17
17	$l(2\tau_4+\tau_1)$	76,13	$l(\tau_1+\tau_2+\tau_6)$	76,22	$l(\tau_2+\tau_3+\tau_4)$	75,94
18	$l(\tau_1+\tau_2+\tau_6)$	76,25	$l(\tau_2+\tau_3+\tau_5)$	76,80	$l(2\tau_4+\tau_1)$	76,13
19	$l(\tau_2+\tau_3+\tau_5)$	76,80	$l(2\tau_3+\tau_4)$	77,57	$l(\tau_1+\tau_2+\tau_6)$	76,25
20	$l(\tau_1+\tau_4+\tau_5)$	76,98	$l(2\tau_5+\tau_1)$	77,80	$l(\tau_2+\tau_3+\tau_5)$	76,80
21	$l(2\tau_3+\tau_4)$	77,57	$l(\tau_1+\tau_3+\tau_6)$	78,84	$l(2\tau_3+\tau_4)$	77,57
22	$l(2\tau_5+\tau_1)$	77,84	$l(2\tau_4+\tau_2)$	78,35	$l(2\tau_5+\tau_1)$	77,84
23	$l(\tau_1+\tau_3+\tau_6)$	77,88	$l(2\tau_3+\tau_5)$	78,43	$l(\tau_1+\tau_3+\tau_6)$	77,88
24	$l(2\tau_4+\tau_2)$	78,34	$l(2\tau_4+\tau_3)$	79,97	$l(2\tau_4+\tau_2)$	78,34
25	$l(2\tau_2+\tau_6)$	78,47	$l(2\tau_5+\tau_2)$	80,05	$l(2\tau_3+\tau_5)$	78,42
26	$l(2\tau_4+\tau_3)$	79,97	$l(\tau_2+\tau_3+\tau_6)$	80,10	$l(2\tau_2+\tau_6)$	78,47
27	$l(2\tau_5+\tau_2)$	80,06	$l(\tau_1+\tau_4+\tau_6)$	80,25	$l(\tau_2+\tau_4+\tau_5)$	79,20
28	$l(\tau_1+\tau_4+\tau_6)$	80,28	$l(\tau_3+\tau_4+\tau_5)$	80,83	$l(2\tau_4+\tau_3)$	79,97
29	$l(\tau_3+\tau_4+\tau_5)$	80,83	$l(2\tau_5+\tau_3)$	81,68	$l(2\tau_5+\tau_2)$	80,06
30	$l(\tau_1+\tau_5+\tau_6)$	81,14	$l(2\tau_3+\tau_6)$	81,73	$l(\tau_2+\tau_3+\tau_6)$	80,10
31	$l(2\tau_5+\tau_3)$	81,68	$l(\tau_2+\tau_5+\tau_6)$	82,50	$l(\tau_1+\tau_4+\tau_6)$	80,28
32	$l(2\tau_3+\tau_6)$	81,72	$l(2\tau_4+\tau_5)$	83,23	$l(\tau_3+\tau_4+\tau_5)$	80,83
33	$l(\tau_2+\tau_4+\tau_6)$	82,50	$l(2\tau_5+\tau_6)$	83,36	$l(\tau_1+\tau_5+\tau_6)$	81,14
34	$l(2\tau_4+\tau_5)$	83,23	$l(2\tau_5+\tau_4)$	84,10	$l(2\tau_5+\tau_3)$	81,68
35	$l(\tau_2+\tau_5+\tau_6)$	83,37	$l(\tau_3+\tau_4+\tau_6)$	84,13	$l(2\tau_3+\tau_6)$	81,72
36	$l(2\tau_5+\tau_4)$	84,09	$l(\tau_3+\tau_5+\tau_6)$	84,98	$l(\tau_2+\tau_4+\tau_6)$	82,50
37	$l(\tau_3+\tau_4+\tau_6)$	84,13	$l(2\tau_4+\tau_6)$	86,53	$l(2\tau_4+\tau_5)$	83,23
38	$l(\tau_3+\tau_5+\tau_6)$	84,98	$l(\tau_4+\tau_5+\tau_6)$	87,39	$l(\tau_2+\tau_5+\tau_6)$	83,35
39	$l(2\tau_4+\tau_6)$	86,53	$l(2\tau_5+\tau_6)$	88,24	$l(2\tau_5+\tau_4)$	84,09
40	$l(\tau_4+\tau_5+\tau_6)$	87,38	$l(2\tau_6+\tau_3)$	88,28	$l(\tau_3+\tau_4+\tau_6)$	84,13
41	$l(2\tau_5+\tau_6)$	88,24	$l(2\tau_6+\tau_4)$	90,69	$l(\tau_3+\tau_5+\tau_6)$	84,98
42	$l(2\tau_6+\tau_3)$	88,28	-	-	$l(2\tau_4+\tau_6)$	86,53
43	$l(2\tau_6+\tau_4)$	90,69	-	-	$l(\tau_4+\tau_5+\tau_6)$	87,38
44	$l(2\tau_6+\tau_5)$	91,54	-	-	$l(2\tau_5+\tau_6)$	88,24
45	-	-	-	-	$l(2\tau_6+\tau_4)$	90,68
46	-	-	-	-	$l(2\tau_6+\tau_5)$	91,54



**Рис. 4. Формы напряжения на выходе МФ без одного пассивного проводника: левого нижнего с одним (а) и тройным (б) проходами; правого нижнего с одним (в) и тройным (г) проходами; левого верхнего с одним (д) и тройным проходами (е)**

#### IV. ЗАКЛЮЧЕНИЕ

В результате выявлено, что дополнительные импульсы есть во всех исследованных структурах МФ. В зависимости от поперечного сечения МФ, меняется не только общее количество дополнительных импульсов, но и количество дополнительных импульсов с амплитудой больше, чем у импульсов мод с тройным проходом по линии. Так, в МФ со всеми проводниками, дополнительных импульсов меньше

всего. Однако, в МФ без одного пассивного проводника количество дополнительных импульсов с большей амплитудой меньше. Во всех рассмотренных МФ амплитуда дополнительных импульсов не превышает амплитуды основных импульсов мод. Это показывает, что ослабление СКИ во всех рассмотренных МФ (в случае, когда  $R$  на концах всех пассивных проводников по 50 Ом) можно оценивать по максимальной из амплитуд именно основных импульсов мод. Минимальная амплитуда дополнительных импульсов

наблюдается в МФ без правого нижнего пассивного проводника, а максимальная – левого верхнего.

В перспективе предполагается исследование дополнительных импульсов с изменением граничных условий на концах пассивных проводников во всех предложенных структурах МФ. Это важно, поскольку в некоторых МФ (например, с пассивным проводником в вырезе опорной плоскости) с изменением граничных условий на концах пассивного проводника амплитуда дополнительных импульсов больше, чем импульсов основных мод.

#### ПОДДЕРЖКА

Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 20-37-90033.

#### ЛИТЕРАТУРА

- [1] Юрков Н. К., Андреев П. Г., Жумабаева А. С. Проблема обеспечения электромагнитной совместимости радиоэлектронных средств // Труды Международного симпозиума «Надежность и качество». 2015. Т. 1. С. 1–3.
- [2] Mora N., Vega F., Lugin G., Rachidi F., Rubinstein M. Study and classification of potential IEMI sources // System and assessment notes. 2014. № 41. P. 92.
- [3] Боев, С. Ф., Пименов, П. Н., Пронин, С. А., и Шевырев А. В. Влияние параметров сверхкороткого импульсного электромагнитного излучения на функционирование радиоэлектронных средств // Труды МАИ. 2017. № 93. С. 15.
- [4] Егоров А.Б., Сотников А.М., Рыбалко И.Ф. Воздействие мощного электромагнитного излучения на радиоэлектронные средства // Сборник научных трудов Донецкого института железнодорожного транспорта. 2012. № 29. С.49–54.
- [5] Капура И.А., Бакуменко Б.В. Анализ методов и средств защиты радиоэлектронной аппаратуры от воздействия мощных электромагнитных излучений // Системы обработки информации. 2010. № 6. С. 87–90.
- [6] Верхулевский К. Защитные TVS-устройства компании Semtech: разнообразие выбора / Компоненты и технологии. 2017. № 3. С. 25–30.
- [7] Han S.M., Huh C.S., Choi J.S. A validation of conventional protection devices in protecting EMP // Progress in Electromagnetic Research. 2011. Vol. 119. P. 253–263.
- [8] Жечев Е.С., Черникова Е.Б., Белоусов А.О., Газизов Т.Р. Экспериментальные исследования зеркально-симметричного модального фильтра во временной и частотной областях // Системы управления, связи и безопасности. 2019. № 2. С. 162–179.
- [9] Хажибекоев Р.Р. Исследование амплитудно-частотных характеристик модальных фильтров с пассивным проводником в виде последовательности отрезков линий передачи // Доклады ТУСУР. 2019. Т. 22, № 2. С. 31–36.
- [10] Черникова Е.Б., Газизов Т.Р. Модальное разложение сверхкороткого импульса в 8-проводных зеркально-симметричных структурах // Журнал радиоэлектроники. 2020. № 9. С. 1–17.
- [11] Zhechev Y.S., Chernikova E.B., Belousov A.O. Research of the new structure of reflection symmetric modal filter // 20th International conference of young specialists on micro/nanotechnologies and electron devices EDM. Erlagol, Altai, June 29 – July 3, 2019. P. 108–112.
- [12] Belousov A.O., Vlasova N.O. Parametric optimization of the cables with the modal filtration effect // Journal of Physics: Conference Series. 2021. Vol. 1862. No. 012020. P. 1–5.
- [13] Belousov A.O., Chernikova E.B., Samoylichenko M.A., Medvedev A.V., Nosov A.V., Gazizov T.R., Zabolotsky A.M. From symmetry to asymmetry: the use of additional pulses to improve protection against ultrashort pulses based on modal filtration // Symmetry. 2020. Vol. 11(7), № 883. P. 1–38.
- [14] Самойличенко М.А. Модальные фильтры для защиты от сверхкоротких импульсов: исследование возможностей эффективного использования в двусторонних печатных платах // Системы управления, связи и безопасности. 2021. № 4. С. 58–71.
- [15] Квасников А.А., Куксенко С.П., Иванов А.А. Программное обеспечение для проектирования оптимальной сети высоковольтного электропитания космического аппарата // Сборник трудов всероссийской научно-технической конференции «Проблемы разработки перспективных микро- и наноэлектронных систем». – г. Москва, 2020 г. Т. 3. С. 100–107.

## Research of Additional Pulses Appearing During Ultrashort Pulse Decomposition in a Modal Filter with Edge and Broadside Couplings in Double-Sided Printed Circuit Board

M.A. Samoylichenko, T.R. Gazizov

Tomsk State University of Control Systems and Radioelectronics, Tomsk  
1993mary2011@mail.ru

**Abstract** — New devices called modal filters (MF) are successfully used for ultrashort pulse (USP) protection. It was revealed that in structures with modal decomposition there appear not only main pulses of the mode but also additional pulses. These pulses could be a new resource for improving the MF efficiency because they allow for the distribution of

USP energy over time. Previous studies have shown that in some MFs the maximum amplitude can be determined by the amplitude of the additional mode pulses rather than by the mode pulses. Therefore, it is relevant to examine additional pulses in detail. The current paper considers the appearance of additional pulses at the output of an MF realized on a

double-sided board with edge and broadside coupling, as well as in three structures obtained from the given MF by removing one passive conductor. In the structures under consideration, there are 50 Ohm resistors at the ends of each of the passive conductors. It was revealed that additional pulses are present in all investigated MF structures. It was shown that the amplitude of the additional pulses does not exceed the amplitude of the main mode pulses. However, in each of the MF structures there are additional pulses with higher amplitudes than pulses of modes with triple line pass. The minimum amplitude of additional pulses is observed in the MF structure without the lower right passive conductor, and the maximum in the structure without the upper left one. It is demonstrated that in the MF with all passive conductors the number of additional pulses is the least.

**Keywords** — modal filter, ultrashort pulse, printed circuit board, protection device.

#### REFERENCES

- [1] Yurkov N.K., Andreyev P.G., Zhumabayeva A.S. Problema obespecheniya elektromagnitnoy sovmestimosti radioelektronnykh sredstv (The problem of ensuring the electromagnetic compatibility of radioelectronic equipment) // Trudy Mezhdunarodnogo simpoziuma «Nadezhnost' i kachestvo». 2015. T. 1. S. 1–3.
- [2] Mora N., Vega F., Lugrin G., Rachidi F., Rubinstein M. Study and classification of potential IEMI sources // System and assessment notes. 2014. № 41. P. 92.
- [3] Boyev S.F., Pimenov P.N., Pronin S.A., Shevryev A.V. Vliyaniye parametrov sverkhkorotkogo impul'snogo elektromagnitnogo izlucheniya na funktsionirovaniye radioelektronnykh sredstv (Influence of the parameters of ultrashort pulsed electromagnetic radiation on the functioning of radioelectronic facilities) // Trudy MAI. 2017. № 93. S. 15.
- [4] Yegorov A.B., Sotnikov A.M., Rybalko I.F. Vozdeystviye moshchnogo elektromagnitnogo izlucheniya na radioelektronnyye sredstva (The impact of powerful electromagnetic radiation on radio electronic means) // Sbornik nauchnykh trudov Donetskogo instituta zheleznodorozhnogo transporta. 2012. № 29. S.49–54.
- [5] Kapura I.A., Bakumenko B.V. Analiz metodov i sredstv zashchity radioelektronnoy apparatury ot vozdeystviya moshchnykh elektromagnitnykh izlucheniy (analysis of methods and means of protection of radio-electronic equipment from the impact of powerful electromagnetic radiation) // Sistemi obrobki informatsii. 2010. № 6. S. 87–90.
- [6] Verhulevsky K. Protective TVS-devices from Semtech: a variety of choices (Protective TVS-devices from Semtech: a variety of choices) // Components and technologies. 2017. No. 3. P. 25–30.
- [7] Han S.M., Huh C.S., Choi J.S. A validation of conventional protection devices in protecting EMP // Progress in Electromagnetic Research. 2011. Vol. 119. P. 253–263.
- [8] Zhechev E.S., Chernikova E.B., Belousov A.O., Gazizov T.R. Experimental studies of the mirror-symmetric modal filter in the time and frequency domains (Experimental studies of the mirror-symmetric modal filter in the time and frequency domains) // Control systems, communications and security. 2019. No. 2. P. 162–179.
- [9] Khazhibekov R.R. Issledovaniye amplitudno-chastotnykh kharakteristik modal'nykh fil'trov s passivnym provodnikom v vide posledovatel'nosti otrezkov liniy peredachi (Investigation of the amplitude-frequency characteristics of modal filters with a passive conductor in the form of a sequence of transmission line segments) // Doklady TUSUR. 2019. T. 22, № 2. S. 31–36.
- [10] Chernikova Ye.B., Gazizov T.R. Modal'noye razlozheniye sverkhkorotkogo impul'sa v 8-provodnykh zerkal'no-simmetrichnykh strukturakh (Modal expansion of an ultrashort pulse in 8-wire mirror-symmetric structures) // Zhurnal radioelektroniki. 2020. № 9. S. 1–17.
- [11] Zhechev Y.S., Chernikova E.B., Belousov A.O. Research of the new structure of reflection symmetric modal filter // 20th International conference of young specialists on micro/nanotechnologies and electron devices EDM. Erlagol, Altai, June 29 – July 3, 2019. P. 108–112.
- [12] Belousov A.O., Vlasova N.O. Parametric optimization of the cables with the modal filtration effect // Journal of Physics: Conference Series. 2021. Vol. 1862. No. 012020. P. 1–5.
- [13] Belousov A.O., Chernikova E.B., Samoylichenko M.A., Medvedev A.V., Nosov A.V., Gazizov T.R., Zabolotsky A.M. From symmetry to asymmetry: the use of additional pulses to improve protection against ultrashort pulses based on modal filtration // Symmetry. 2020. Vol. 11(7), № 883. P. 1–38.
- [14] Samoylichenko M.A. Modal'nyye fil'try dlya zashchity ot sverkhkorotkikh impul'sov: issledovaniye vozmozhnostey effektivnogo ispol'zovaniya v dvustoronnikh pechatnykh platakh (Modal filters for protection against ultra-short pulses: a study of the possibilities of effective use in double-sided printed circuit boards) // Sistemy upravleniya, svyazi i bezopasnosti. 2021. № 4. S. 58–71.
- [15] Kvasnikov A.A., Kuksenko S.P., Ivanov A.A. Software for designing an optimal high-voltage power supply network of a spacecraft // Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 3. P. 100-107. doi:10.31114/2078-7707-2020-3-100-107 .

# Характеризация микро- и мезопористых пленок с помощью метода адсорбционной эллипсометрической порометрии

Д.А. Воротынцев, А.С. Вишневский

МИРЭА – Российский технологический университет, г. Москва, techcenter@mirea.ru

**Аннотация** — В настоящей работе исследована характеристика структуры пористых пленок с помощью метода адсорбционной эллипсометрической порометрии. Основными преимуществами данного метода являются его относительная простота, а также возможность оценивать не только пористость и размеры пор, но еще и механические свойства пленок. Для автоматизации измерений и расчета параметров пористой структуры пленок было разработано несколько программ для ЭВМ. С их помощью реализуется более точный и простой анализ основных параметров пористых пленок с получением данных не только об открытой пористости и распределении пор по размерам, но также о среднем значении размера пор, полуширине распределения мезопор по размерам, показателе преломления скелетона и доле микропор. При всех своих преимуществах метод адсорбционной эллипсометрической порометрии имеет некоторые ограничения, которые являются важными условиями корректной его работы. Показано, что особую важность имеет термостабилизация подложкодержателя, т.к. это напрямую влияет на точность результатов оценки модуля Юнга. Предложена методика оценки содержания остаточной влаги в газе по наклону моделирующей прямой, аппроксимирующей зависимость показателя преломления от времени.

**Ключевые слова** — адсорбционная эллипсометрическая порометрия, открытая пористость, размер пор, распределение пор по размерам, модуль Юнга, термостабилизация.

## I. ВВЕДЕНИЕ

Для современного микроэлектронного производства важными материалами являются сегнетоэлектрики, а также материалы с малым показателем диэлектрической проницаемости – low- $k$  диэлектрики. Если при разработке low- $k$  пленок необходимо снижать толщину и уменьшать диэлектрическую проницаемость, чтобы сократить RC-задержки межсоединений металлизационной системы, то для применения сегнетоэлектрических пленок, напротив, необходимо увеличивать ее толщину, так, например, при использовании в пьезоэлектрических микроэлектромеханических системах (МЭМС) и некоторых датчиках требуются толщины более 1 мкм. Увеличение толщины пленочных сегнетоэлектриков и снижение диэлектрической проницаемости low- $k$  пленок осуществляется путем включения в материал пор, что реализуется посредством введения в пленкообразующий раствор органических полимеров – порогенов. Выбор порогена и его молекулярного веса существенно влияет на пористую и кристаллическую

структуру, механические и электрофизические свойства формируемой пленки. Контроль таких параметров пленок как толщины, показателя преломления, модуля Юнга и т.д. осуществляется с помощью регулирования относительной пористости [1]. Так, например, при чрезмерном введении порогена в пористом сегнетоэлектрике имеет место образование пор увеличенного размера, что вызывает сильную усадку пленки в процессе кристаллизации, в результате чего толщина и относительная пористость пленки снижаются, вместе с этим деградируют и сегнетоэлектрические свойства [2]. Аналогичные проблемы существуют и в low- $k$  материалах. Широко используемые пористые органико-силикатные пленки обычно имеют мезопористую (диаметр более 2 нм) структуру [3], тогда как современная электронная индустрия весьма критична к размеру пустот в диэлектрическом материале и все острее нуждается в так называемых микропорах, диаметр которых не превышает 2 нм [4] при этом материал должен выдерживать высокие напряжения сдвига на этапе корпусирования и препятствовать возникновению дефектов, вызванных воздействием агрессивной среды в процессе химико-механической полировки [3]. Таким образом, определение пористости, контроль распределения пор по размерам и оценка модуля Юнга являются актуальной и важной задачей при разработке материалов для перспективных микро- и нанoeлектронных систем.

## II. МЕТОДЫ ОЦЕНКИ ПОРИСТОСТИ И РАСПРЕДЕЛЕНИЯ ПОР

Общую или полную пористость  $V_{full}$  можно приблизительно оценить с помощью уравнения Лоренца-Лоренца (1) по результатам эллипсометрии, допуская, что показатель преломления матрицы  $n_s$  соответствует плотной пленке.

$$V_{full} = 1 - \left( \frac{n_p^2 - 1}{n_p^2 + 2} \right) / \left( \frac{n_s^2 - 1}{n_s^2 + 2} \right), \quad (1)$$

где  $n_p$  – показатель преломления пористой пленки,  $n_s$  – показатель преломления плотной пленки (так называемый скелетон).

Однако для точной оценки распределения пор по размерам необходимо применение более сложных подходов. Одним из таких методов является временная спектроскопия аннигиляции позитронов (positron annihilation lifetime spectroscopy – PALS). Этот метод требует применения ускорителя высоких энергий и

является очень сложным в расчетах и не позволяет оценивать размер пор с радиусом, превышающим ~5 нм. Другим методом является азотная порометрия, которая требует весьма больших объемов исследуемого материала. Относительно простым и неразрушающим методом, позволяющим пролить свет на параметры пористой структуры тонких пленок, является адсорбционная эллипсометрическая порометрия (ellipsometric porosimetry – EP). В настоящей работе исследован этот метод применительно к характеристике микро- и мезопористых пленок. Для этого использовалась специально разработанная в РТУ МИРЭА порометрическая приставка к эллипсометру Sentech SE850, выполненная на базе 2-х высокоточных расходомеров Horiba D512MG, которые отличаются высокой точностью и позволяют задавать минимальный расход газа от 0.06% относительно полного диапазона измерения при управлении по цифровому сигналу. С помощью расходомеров осуществляется прецизионное управление составом парогазовой смеси, подаваемой на образец через сопло, которое также было специально спроектировано в РТУ МИРЭА для работы при атмосферном давлении. Первый компонент парогазовой смеси – сухой азот. Второй компонент – газ-носитель (тот же азот), который пробулькивается через термостабилизированный барботер с жидким адсорбатом. В качестве адсорбата использовали изопропиловый спирт. Схема установки и принципы работы метода адсорбционной порометрии отражены на рис. 1. Данный метод основан на методе эллипсометрии, где измеряются такие параметры как  $\Psi$  и  $\Delta$ , отражающие изменения пористой структуры пленки, которая постепенно заполняется молекулами адсорбата из парогазовой смеси. Пропорции данной смеси постепенно меняются, и можно составить зависимости адсорбции и десорбции от парциального давления  $P/P_0$ . Для расчета парциального давления  $P/P_0$  используется следующая формула:

$$P/P_0 = Q_{ads} / (Q_{ads} + Q_{N_2} \cdot (1 - P_{sva} / P_{atm})),$$

где  $Q_{ads}$  – расход паров адсорбата,  $Q_{N_2}$  – расход газ-носителя (азота),  $P_{sva}$  – давление насыщенных паров адсорбата (для изопропилового спирта равно 33 мм рт. ст.),  $P_{atm}$  – атмосферное давление (составляет около 750 мм рт. ст.).

Открытую (доступную для адсорбата) пористость  $V_{open}$  рассчитывали с помощью модифицированного для порометрии уравнения Лоренца-Лоренца:

$$V_{open} = 100\% \cdot \left( \frac{n_{eff}^2 - 1}{n_{eff}^2 + 2} - \frac{n_{pp}^2 - 1}{n_{pp}^2 + 2} \right) / \left( \frac{n_{ads}^2 - 1}{n_{ads}^2 + 2} \right),$$

где  $n_{eff}$  – показатель преломления пористой пленки, частично или полностью заполненной молекулами адсорбата;  $n_{pp}$  – показатель преломления пленки до адсорбции (пустые поры);  $n_{ads}$  – показатель преломления жидкого адсорбата (1.377 для изопропилового спирта).

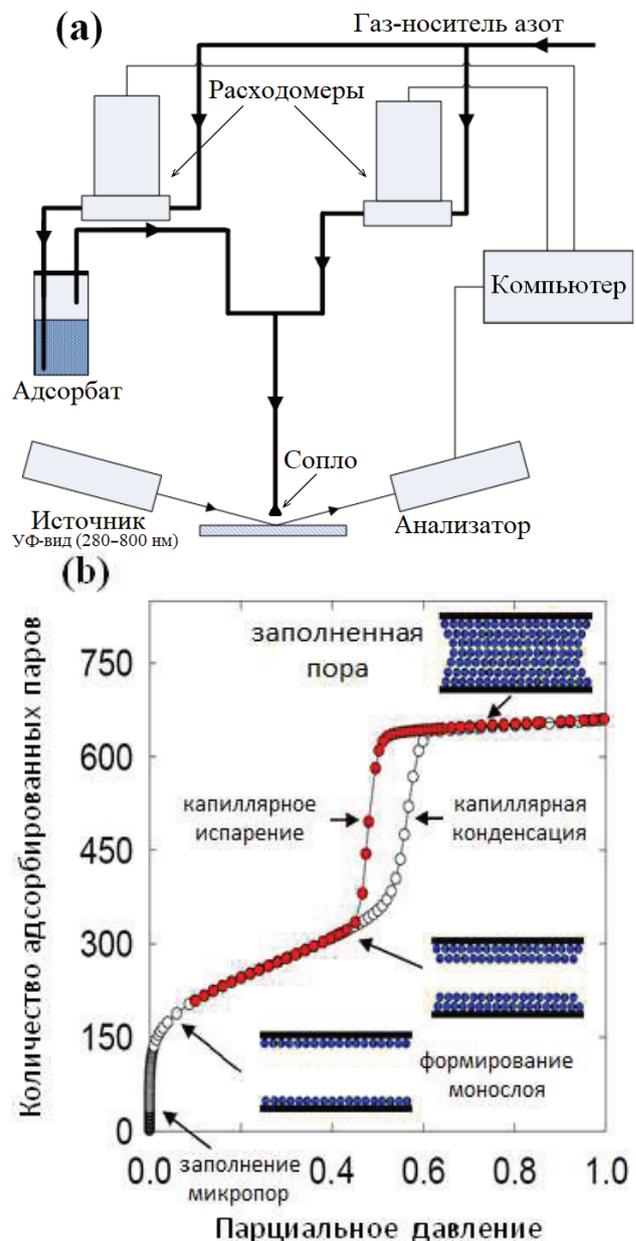


Рис. 1. Схема установки эллипсометрической порометрии (а) и принципы работы адсорбционного метода (б)

Размер (радиус) пор рассчитывали по кривой постепенного заполнения (адсорбции) и опустошения (десорбции) пористой структуры. Расчет основан на уравнении Кельвина [5]:

$$\ln(P/P_0) = \frac{-2\gamma V_L \cos \theta}{RT(r_p - t_c)},$$

где  $P/P_0$  – парциальное давление паров адсорбата,  $\gamma$  – поверхностное натяжение адсорбата,  $V_L$  – молярный объем адсорбата,  $\theta$  – краевой угол при смачивании плотной пленки адсорбатом (в идеальном случае он равен  $0^\circ$ ),  $R$  – универсальная газовая постоянная,  $T$  – температура в Кельвинах,  $r_p$  – радиус поры,  $t_c$  – толщина слоя, уже адсорбированного на поверхности.

Значения  $t_c$  получены из данных адсорбции одного и того же адсорбата на непористом образце, имеющем химически подобную поверхность, и определяются с помощью метода Brunauer–Emmet–Teller (BET):

$$t_c = \frac{d_0 CK(P/P_0)}{[1 - K(P/P_0)][1 + K(C-1)(P/P_0)]},$$

где  $d_0$  – толщина одного монослоя,  $C$  – константа BET,  $K$  – коэффициент, удовлетворяющий требованию, что  $t_c \leq 5 \dots 6$  монослоев при  $P = P_0$ .

Радиусы пор, вычисленные из изотермы адсорбции, обычно соотносят с размером полостей, а радиус пор, вычисленный из изотермы десорбции, – с размером перешейков, соединяющих эти полости [6].

Для микропор, ширина которых несколько молекулярных диаметров, использование уравнения Кельвина для расчета распределения радиусов пор не корректно, поэтому следует использовать формулу Дубинина-Радушкевича:

$$W = W_0 \exp\left[-(A/E)^n\right]; E = \beta E_0; A = RT \ln(P_0/P)$$

где  $n = 2$ ,  $W$  – количество адсорбированных молекул адсорбата при парциальном давлении  $P/P_0$ ,  $W_0$  – объем микропор,  $\beta$  – коэффициент сродства,  $E_0$  – характеристическая энергия адсорбции,  $R$  – газовая постоянная,  $T$  – температура в Кельвинах.

### III. МЕТОДЫ ОЦЕНКИ МОДУЛЯ ЮНГА

Большим преимуществом метода адсорбционной эллипсометрической порометрии является то, что он помимо параметров пористой структуры позволяет оценивать механические свойства. В частности, контроль модуля упругости Юнга является актуальным и очень важным вопросом при разработке новых low- $k$  материалов пригодных для интеграции в перспективных системах металлизации. Модуль Юнга является основной механической характеристикой для оценки прочности пленки. Важность данного параметра обусловлена необходимостью совместимости с технологическими операциями в микроэлектронном производстве. Существует множество методов оценки механических свойств тонких пленок. Основными методами являются: наноидентирование, атомно-силовая микроскопия, спектроскопия поверхностных акустических волн, а также упомянутая выше адсорбционная эллипсометрическая порометрия [3, 7]. Важным преимуществом эллипсометрической порометрии, в отличие от других методов оценки модуля Юнга, является, то, что данный метод неразрушающий и позволяет исследовать очень тонкие пленки. Однако он не применим для плотных материалов. Значения модуля Юнга исследуемых пленок определяются на основе деформаций, вызванных адсорбцией или десорбцией, причем при десорбции обычно зависимость является более выраженной из-за эффекта блокирования пор типа «чернильница» и эффекта кавитации в порах с очень

тонкими перешейками [8]. Поэтому для определения значений модуля Юнга используются экспериментальные изотермы деформации, измеренные с помощью эллипсометрической порометрии при десорбции. Чтобы определить значение модуля Юнга  $E$  необходимо аппроксимировать экспериментальную кривую, описывающую изменение толщины пленки  $d$  в зависимости от парциального давления паров адсорбата  $P/P_0$  по формуле:

$$d = d_0 + k \cdot \ln(P/P_0), \quad (2)$$

где  $d_0$  – начальная толщина пленки (до начала процесса десорбции, т.е. при  $P/P_0 = 1$ ).

Метод оценки модуля Юнга с помощью аппроксимации изотерм деформации представлен на рис. 2, где верхняя часть иллюстрирует деформацию пленки при опустошении (справа налево) пор от сконденсированного в них жидкого адсорбата, а график показывает аппроксимацию участка полученных экспериментальных данных.

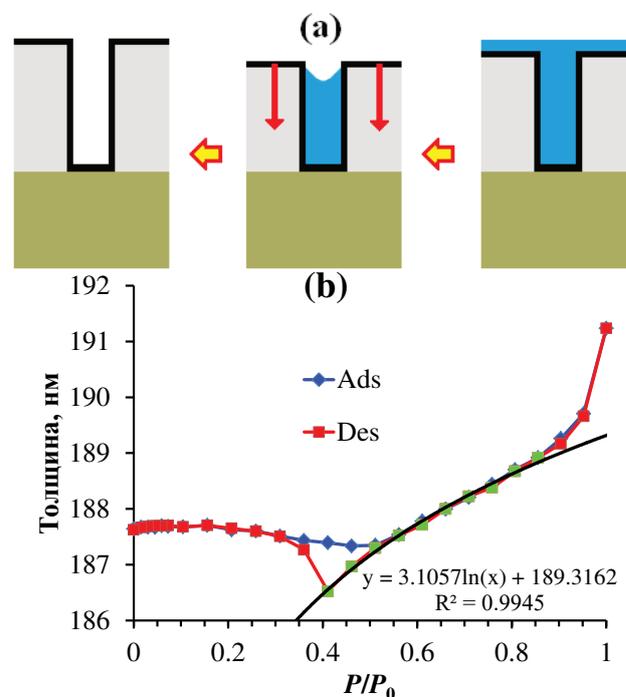


Рис. 2. Деформация пленки при опустошении пор от сконденсированного в них жидкого адсорбата (а) и расчет модуля Юнга с помощью аппроксимации участка десорбционной (кривая Des) изотермы деформации (б)

Аппроксимирующая кривая и уравнение (2) позволяют получить коэффициент  $k$ , который затем используется для вычисления модуля Юнга по следующей формуле:

$$E = \frac{d_0 RT}{k V_L},$$

где  $R$  – газовая постоянная,  $T$  – температура в Кельвинах,  $V_L$  – молярный объем адсорбата. Как видно из уравнения, молярный объем адсорбата – это

единственная молекулярная характеристика, необходимая для расчета модуля Юнга по экспериментальным данным эллипсометрической порометрии.

Этот метод позволяет оценивать значения модуля Юнга микро- и мезопористых пленок до 5–8 ГПа [9]. Следует отметить, что в микропористых материалах этот метод работает хуже, т.к. в таких порах нет жидкого мениска (см. рис. 2 а), а протекает объемная конденсация по Дубинину-Радушкевичу, поэтому физика капиллярного сжатия иная [10].

#### IV. АВТОМАТИЗАЦИЯ ПРОЦЕССА ХАРАКТЕРИЗАЦИИ ПОРИСТОЙ СТРУКТУРЫ

Для автоматизации измерений, анализа и расчета параметров пористой структуры микро- и мезопористых пленок методом адсорбционной эллипсометрической порометрии были написаны 2 специальные программы для ЭВМ.

##### *А. «Автоматизация метода эллипсометрической порозиметрии» (свидетельство об официальной регистрации программы для ЭВМ № 2020667755 от 29.12.2020)*

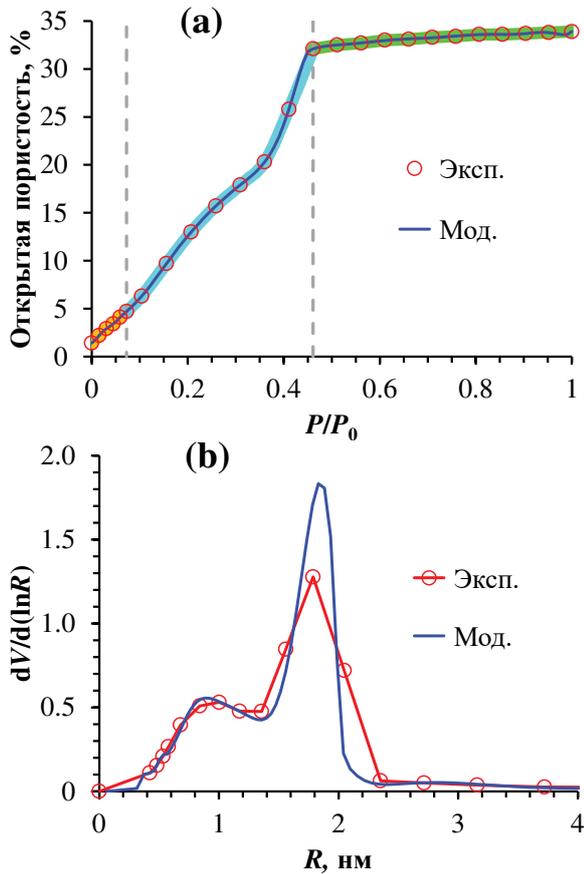
Данная программа предназначена для автоматизированного измерения изотерм адсорбции и/или десорбции, осуществляемого на эллипсометрах Sentech под управлением приложения SpectraRay II (версия 5680 и выше), с одновременным экспресс-анализом получаемых результатов. Автоматизированный сбор экспериментальных данных осуществляется методом спектральной эллипсометрии путем последовательного измерения эллипсометрических параметров в заданном диапазоне длин волн при одновременном изменении состава подаваемой на образец двухкомпонентной парогазовой смеси сухого инертного газа: чистого и пропущенного через барботер с жидким адсорбатом. Парциальное давление паров адсорбата регулируется изменяемыми потоками инертного газа, пропускаемыми через соответствующие расходомеры, управляемые программой в пределах 0–100%. Затем программа инициирует аппроксимацию полученных спектральных кривых и определяет значения показателя преломления и толщины. По значению показателя преломления на каждом шаге автоматизированного измерения вычисляется относительный объем адсорбата, поглощенного пористой структурой. Из полученных таким образом изотерм программа производит оценку параметров исследуемого пористого материала: значений открытой пористости и преимущественного размера (радиуса) пор при адсорбции и/или десорбции. Результатом работы программы также является визуализация распределения пор по их размерам в виде графика. Все полученные экспериментальные порометрические данные автоматически сохраняются в ехр-файл приложения SpectraRay II. Также автоматически генерируется и сохраняется dat-файл результатов в числовом виде, допускающем их

обработку сторонними приложениями для дальнейшего подробного анализа.

##### *В. «Расчет параметров пористой структуры и модуля Юнга по результатам измерений методом эллипсометрической порометрии» (подана заявка на официальную регистрацию программы для ЭВМ)*

Программа предназначена для расчета параметров пористой структуры и модуля Юнга по результатам измерений методом адсорбционной эллипсометрической порометрии. Автоматизированный анализ и расчет параметров пористой структуры микро- и мезопористых пленок осуществляется непосредственно на рабочем листе книги Excel – интерактивном шаблоне, включающем таблицы измерений и результатов, используемые константы, формулы, изотермы и диаграммы, с автоматическим либо ручным вводом значений входных данных (таблица измерений и температура). Для удобства пользования программой реализована автоматизированная загрузка и выгрузки данных, в частности, для обработки в специальном программном обеспечении, позволяющем проводить более глубокий анализ микропористой структуры. Результатом работы программы являются автоматически созданные на листе с данными интерактивные: сводная таблица, изотермы и диаграммы, отражающие все изменения, в том числе при ручном варьировании входных параметров. Также в программе реализована удобная в использовании методика оценки модуля Юнга. Настоящая программа позволяет получать уточненный и расширенный набор данных не только об открытой пористости и распределении пор по размерам (преимущественный размер пор, а также размер перешейков, соединяющих поры, если пористая структура содержит поры типа «чернильница»), но также данные о среднем значении размера пор, полуширине распределения мезопор по размерам и показателе преломления скелетона. При наличии микропор программа позволяет оценить их долю, выраженную в процентах.

Также готовится к подаче заявка на официальную регистрацию программы для ЭВМ, которая моделирует изотермы адсорбции и десорбции. С ее помощью можно эффективно увеличить дискретность экспериментальных точек, а значит получить более гладкое распределение пор по размерам. Работа данного программного модуля заключается в разбиении экспериментальной кривой на 3 участка с последующей их аппроксимацией с использованием полиномиальной функции до 20-го порядка, отдельной для каждого из участков. Затем полученные полиномы (на заданных участках) соединяются в одну моделирующую кривую с минимальной нелинейностью стыковки участков друг с другом, т.к. даже небольшая нелинейность дает ощутимый всплеск производной. Работа данной программы проиллюстрирована на рис. 3, где помимо изотермы (рис. 3 а) приведен результат и его сопоставление с распределением, рассчитанным по экспериментальным данным (рис. 3б).



**Рис. 3. Изотерма (а) и соответствующие ей распределения пор по размерам (б): построенные/рассчитанные по экспериментальным данным (Эксп.) и по моделирующей кривой (Мод.)**

В качестве примера взята пленка с бимодальным распределением пор по размерам для более наглядной демонстрации работы программы. Коэффициент корреляции  $R^2 \approx 0.99999$ .

#### V. ОГРАНИЧЕНИЯ МЕТОДА АДсорбЦИОННОЙ ЭЛЛИПСОМЕТРИЧЕСКОЙ ПОРОМЕТРИИ

Важными условиями корректной работы метода являются:

##### A. Прозрачность пленки в исследуемом диапазоне длин волн

Обычно в эллипсометрии используют диапазон УФ–видимого света с длинами волн  $\lambda = 300 \dots 800$  нм. Таким образом, для успешного измерения пленки она должна быть прозрачна в этом диапазоне. Следует отметить, что при увеличении толщины (более  $\sim 1$  мкм) пористая пленка ЦТС становится менее прозрачной, а значит, экспериментальные результаты будут хуже аппроксимироваться, что не позволит достоверно оценить параметры пористой структуры.

##### B. Параметры оптической модели исследуемого образца должны обеспечивать стабильный результат подгонки

Для пористых low- $k$  материалов хороший результат дает трехслойная (воздух/пленка/кремний) модель Коши для термического  $\text{SiO}_2$  при подгонке толщины  $d$  и показателя преломления  $n$  в диапазоне  $\lambda = 300 \dots 800$  нм. Результат обычно приводится для длины волны красного лазера  $\lambda = 632.8$  нм.

В случае пористых сегнетоэлектрических материалов трехслойная (воздух/пленка/платина) модель Коши также хорошо работает, но аппроксимируемый диапазон приходится ограничивать слева ( $\lambda \geq 400$  нм), что немного снижает число экспериментальных точек. Также при характеристике пленок пористых сегнетоэлектриков необходимо учитывать, что их поверхность может быть шероховатой, т.е. коэффициент поглощения  $k \neq 0$ , поэтому результаты подгонок становятся более вариативными: зависят от начальных значений и не повторяются. Это существенное ограничение приводит к тому, что в таких пленках для получения достоверных результатов приходится фиксировать толщину  $d$  и подгонять только  $n$  и  $k$  (в некоторых случаях целесообразно фиксировать также  $k$ ). Конечно, при этом не получится оценить модуль Юнга  $E$  таких пленок, т.к.  $d = \text{const}$ . Однако значение  $E$  этих пленок в любом случае находится за пределами возможностей метода.

##### C. Адсорбат должен соответствовать специфике исследуемого материала

Некоторые адсорбаты могут плохо смачивать поверхность исследуемой пленки (краевой угол  $\Theta \gg 0^\circ$ ), что не позволит получить достоверные результаты. Свойства используемого адсорбата также влияют на предельный размер анализируемых пор, который прямо пропорционален поверхностному натяжению адсорбата  $\gamma$ , т.е. чем выше  $\gamma$ , тем больше размер регистрируемых пор. Так, например, использование изопропилового спирта ( $\gamma = 0.022$  Н/м) не позволит оценить пористость и распределение пор в материале с относительно большими мезопорами ( $R_{\text{ads}} > 32$  нм, см рис. 4, который показывает, что изотермы не достигают насыщения). Увеличенный диапазон размера пор можно достичь, например, с помощью толуола ( $\gamma = 0.029$  Н/м), однако общим ограничением метода является радиус пор более 50 нм.

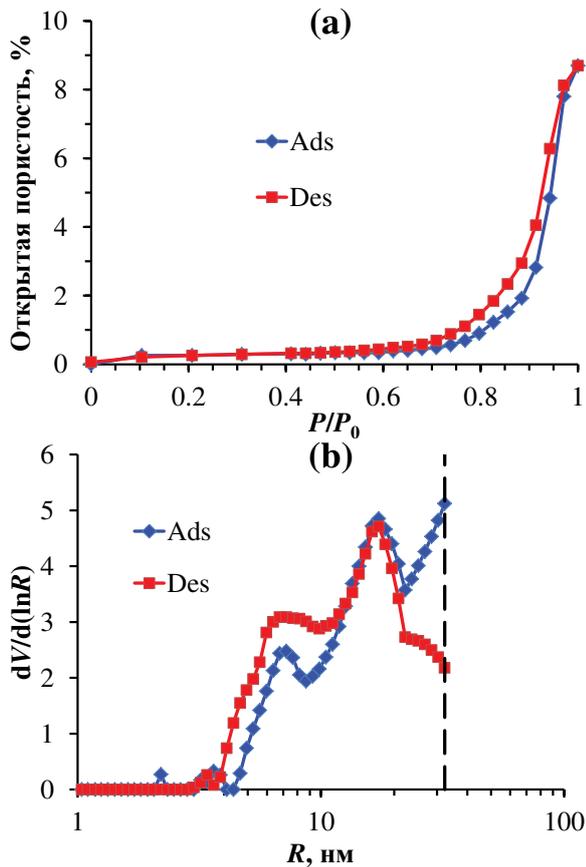


Рис. 4. Изотермы (а) и соответствующие им распределения пор по размерам (б) мезопористых пленок цирконата-титаната свинца (пороген поливинилпирролидон 360 000, концентрация 6.6 вес.%, полная пористость ~31%)

*D. Стабилизация и идентичность температуры адсорбата, подложкодержателя и воздуха*

Из-за нестабильной и/или неодинаковой температуры адсорбата, подложкодержателя и воздуха усиливаются процессы нестационарной конденсации паров адсорбата, в частности на стенках трубопроводной арматуры и сопла. Таким образом, в процессе итерационного измерения, которое длится не менее 30 минут, непосредственно на поверхность исследуемой пленки может попадать то меньше, то больше паров адсорбата относительно расчетного количества. В этом случае могут быть получены недостаточно точные экспериментальные данные  $d$  и  $n$ , что впоследствии приведет к провалам/завалом значений некоторых или всех точек на изотермах. Термостабилизация особенно критична для достоверной оценки механических свойств. На рис. 5 приведены примеры двух изотерм, полученных при различных условиях. Следует отметить, что для исследования был использован образец с высоким модулем Юнга, значения которого находятся на пределе возможностей метода, что накладывает дополнительные требования к качеству эксперимента, т.к. изменение толщины мезопористого образца не превышает 2 нм.

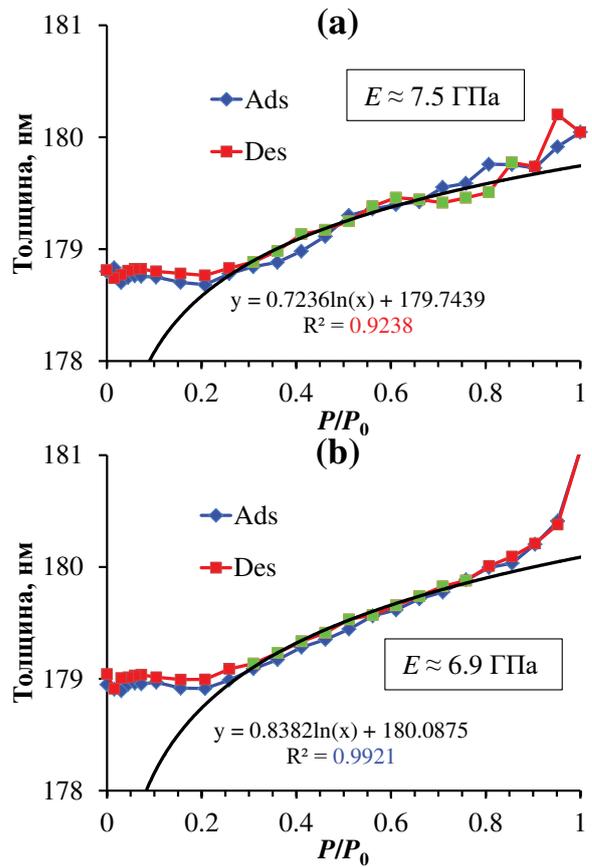
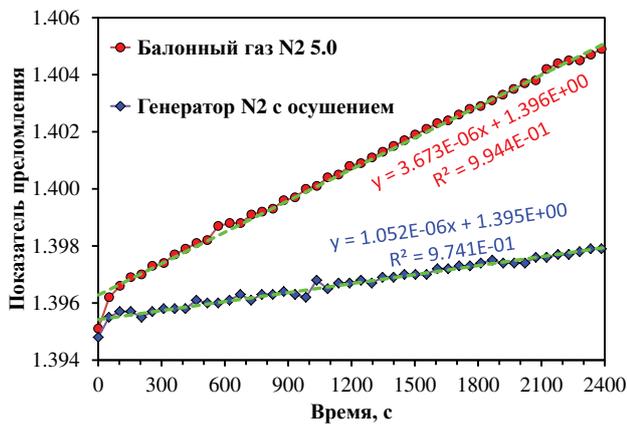


Рис. 5. Изотермы деформации при отсутствии (а) и при наличии (б) термостабилизации подложкодержателя на примере мезопористого образца с высоким модулем Юнга

*E. Минимизация влажности газа-носителя (азота)*

Высокое содержание влаги в газе-носителе приводит к увеличению показателя преломления начальной точки, а значит снижению регистрируемой пористости, которая оказывается ниже действительной. Чем больше влаги в газе, тем сильнее эта точка смещается, особенно критично для гидрофильных образцов. Несмотря на то, что порометрическая приставка снабжена тремя фильтрами-осушителями адсорбционного типа, обнаружено, что после больших расходов газа (например, для продувки трубопроводной арматуры) наблюдается повышение его остаточной влажности. К сожалению, датчики измерения влажности на низких уровнях (точка росы ниже минус 100°C) отличаются высокой ценой, поэтому была произведена попытка оценки остаточной влажности азота с помощью одной из имеющихся в наличии гидрофильных мезопористых органосиликатных пленок. Как видно из рис. 6, относительную оценку содержания остаточной влаги в газе отражает наклон моделирующей прямой, проходящей через экспериментальные точки показателя преломления пленки от времени нахождения под соплом с газом.



**Рис. 6.** Оценка содержания остаточной влаги в газе по наклону моделирующей прямой, аппроксимирующей зависимость показателя преломления от времени

#### F. Используемое эллипсометрическое приложение

В настоящем исследовании было выявлено, что при подгонке одних и тех же эллипсометрических экспериментальных зависимостей в программах SpectraRay версий II и III могут быть получены немного различающиеся данные. Так, например, показатель преломления может отличаться на несколько сотых (напр.,  $n = 1.3046$  при  $MSE = 0.62$  и  $n = 1.3053$  при  $MSE = 0.81$ , соответственно), что является достаточно большой погрешностью в эллипсометрии. Вероятно, это связано с изменением алгоритма подгонки. Так же выявлено, что в приложении SpectraRay III изотермы деформации получаются немного более гладкие, соответственно они лучше аппроксимируются (выше коэффициент корреляции  $R^2$ ), следовательно, удается получить более достоверные и повторяемые результаты.

### VI. ЗАКЛЮЧЕНИЕ

Исследованы и предложены усовершенствованные подходы к характеристике пористых пленок с помощью метода адсорбционной эллипсометрической порометрии, позволяющие выполнять более точную оценку модуля Юнга, пористости и распределения пор по размерам – ключевых параметров для разработки материалов для перспективных микро- и нанoeлектронных систем. Разработанные программы для автоматизации измерений и расчета параметров пористой структуры и модуля Юнга позволяют проводить более глубокий анализ пористых пленок с получением данных не только об открытой пористости и распределении пор по размерам, но также о среднем значении размера пор, полуширине распределения мезопор по размерам, показателе преломления скелетона и доле микропор. Показано, что при всех своих преимуществах у метода эллипсометрической порометрии существуют некоторые ограничения, которые могут влиять на его корректную работу. Обнаружено, что особую важность имеет термостабилизация подложкодержателя, т.к. это напрямую влияет на точность результатов оценки

модуля Юнга. Предложена и апробирована методика оценки содержания остаточной влаги в газе по наклону моделирующей прямой, аппроксимирующей зависимость показателя преломления от времени. Основными ограничениями метода являются толщина пленок более  $\sim 1$  мкм и радиус пор более  $\sim 50$  нм, однако имеют влияние и прочие факторы.

#### БЛАГОДАРНОСТИ

Авторы выражают благодарность М.Р. Бакланову и К.П. Могильникову за обсуждения и консультации.

#### ПОДДЕРЖКА

Работа выполнена при поддержке грантов РФФИ 18-29-27022 и 19-29-03058.

#### ЛИТЕРАТУРА

- [1] Nenashev R.N., Vishnevskiy A.S., Kotova N.M., Vorotilov K.A. Properties of Sol-Gel Derived Thin Organoalkylenesiloxane Films // *Inorganic Materials*. – 2018. V. 54. № 4. P. 405–411.
- [2] Stancu V., Lisca M., Boerasu I., Pintilie L., Kosec M. Effects of porosity on ferroelectric properties of  $Pb(Zr_{0.2}Ti_{0.8})O_3$  films // *Thin Solid Films*. 2007. V. 515. № 16. P. 6557–6561.
- [3] Ovchinnikov I.S., Vishnevskiy A.S., Seregin D.S., Rezvanov A.A., Schneider D., Sigov A.S., Vorotilov K.A., Baklanov M.R. // Evaluation of Mechanical Properties of Porous OSG Films by PFQNM AFM and Benchmarking with Traditional Instrumentation, *Langmuir*. 2020. V. 36. № 32. P. 9377–9387.
- [4] Sing K.S.W. Characterization Of Porous Solids: An Introductory Survey // *Stud. Surf. Sci. Catal.* 1991. V. 62. P. 1–9.
- [5] Baklanov M.R., Mogilnikov K.P., Polovinkin V.G., Dultsev F.N. Determination of pore size distribution in thin films by ellipsometric porosimetry // *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures*. 2000. V. 18. № 3. P. 1385.
- [6] Ravikovitch P.I., Neimark A.V. Density Functional Theory of Adsorption in Spherical Cavities and Pore Size Characterization of Templated Nanoporous Silicas with Cubic and Three-Dimensional Hexagonal Structures // *Langmuir*. 2002. V. 18. № 5. P. 1550–1560.
- [7] Ovchinnikov I., Orlov G., Seregin D., Vishnevskiy A., Vorotilov K., Sigov A. Mechanical properties of nanoporous organo silicate glass films for the use in integrated circuits interconnects // *AIP Conference Proceedings*. 2020. V. 2308. P. 050003.
- [8] Baklanov M., Green M., Maex K., Dielectric Films for Advanced Microelectronics // *John Wiley & Sons, Ltd, Chichester*. 2007. P. 508.
- [9] Rasadujaman M., Wang Y., Zhang L., Naumov S., Attallah A.G., Liedke M.O., Koehler N., Redzheb M., Vishnevskiy A.S., Seregin D.S., Wu Y., Zhang J., Leu J., Wagner A., Vorotilov K.A., Schulz S.E., Baklanov M.R. A detailed ellipsometric porosimetry and positron annihilation spectroscopy study of porous organosilicate-glass films with various ratios of methyl terminal and ethylene bridging groups // *Microporous and Mesoporous Materials*. 2020. V. 306. P. 110434.
- [10] Coudert F.X., Fuchs A.H., Neimark A.V. Comment on Volume shrinkage of a metal-organic framework host induced by the dispersive attraction of guest gas molecules // *Physical Chemistry Chemical Physics*. 2014. V. 16. № 9. P. 4394–4395.

# Characterization of Micro- and Mesoporous films with the Aid of Adsorption Ellipsometric Porosimetry Method

D.A. Vorotyntsev, A.S. Vishnevskiy

MIREA – Russian technology university, Moscow, techcenter@mirea.ru

**Abstract** — The study analyses structure parameters of thin porous films using a method of adsorption ellipsometric porosimetry. This method is based on the ellipsometry method, where parameters such as  $\Psi$  and  $\Delta$  are measured, reflecting changes in the porous structure of the film, which is gradually filled with adsorbate molecules from the vapour-gas mixture. The advantages of this method are relative simplicity, the indestructibility of the film when studying its structure, as well as the ability to evaluate not only the porosity and pore size but also the mechanical properties of the films. However, this method does not apply to dense materials. Several computer programs have been developed to automate measurements and calculate the parameters of the porous structure of films. With their help, more accurate and simple analysis of the main parameters of porous films is realized by obtaining data not only on open porosity and pore size distribution, but also on the average pore size, the half-width of the mesopore size distribution, the refractive index of the skeleton, and the fraction of micropores. It was found that for all its advantages, the method of adsorption ellipsometric porosimetry has several limitations, which are important conditions for its correct operation. It is shown that thermal stabilization of the substrate holder is of particular importance since this directly affects the accuracy of the Young's modulus estimation results. Also, a technique was proposed for assessing the residual moisture in gas by the slope of the modelling straight line, which approximates the dependence of the refractive index on time, which should improve the accuracy of evaluating the porosity values.

**Keywords** — adsorption ellipsometric porosimetry, open porosity, pore size, pore size distribution, Young's modulus, thermal stabilization.

## REFERENCES

- [1] Nenashev R.N., Vishnevskiy A.S., Kotova N.M., Vorotilov K.A. Properties of Sol-Gel Derived Thin Organoalkylenesiloxane Films // *Inorganic Materials*. – 2018. V. 54. № 4. P. 405–411.
- [2] Stancu V., Lisca M., Boerasu I., Pintilie L., Kosec M. Effects of porosity on ferroelectric properties of  $\text{Pb}(\text{Zr}_{0.2}\text{Ti}_{0.8})\text{O}_3$  films // *Thin Solid Films*. 2007. V. 515. № 16. P. 6557–6561.
- [3] Ovchinnikov I.S., Vishnevskiy A.S., Seregin D.S., Rezvanov A.A., Schneider D., Sigov A.S., Vorotilov K.A., Baklanov M.R. // Evaluation of Mechanical Properties of Porous OSG Films by PFQNM AFM and Benchmarking with Traditional Instrumentation, *Langmuir*. 2020. V. 36. № 32. P. 9377–9387.
- [4] Sing K.S.W. Characterization Of Porous Solids: An Introductory Survey // *Stud. Surf. Sci. Catal.* 1991. V. 62. P. 1–9.
- [5] Baklanov M.R., Mogilnikov K.P., Polovinkin V.G., Dultsev F.N. Determination of pore size distribution in thin films by ellipsometric porosimetry // *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures*. 2000. V. 18. № 3. P. 1385.
- [6] Ravikovitch P.I., Neimark A.V. Density Functional Theory of Adsorption in Spherical Cavities and Pore Size Characterization of Templated Nanoporous Silicas with Cubic and Three-Dimensional Hexagonal Structures // *Langmuir*. 2002. V. 18. № 5. P. 1550–1560.
- [7] Ovchinnikov I., Orlov G., Seregin D., Vishnevskiy A., Vorotilov K., Sigov A. Mechanical properties of nanoporous organo silicate glass films for the use in integrated circuits interconnects // *AIP Conference Proceedings*. 2020. V. 2308. P. 050003.
- [8] Baklanov M., Green M., Maex K., Dielectric Films for Advanced Microelectronics // John Wiley & Sons, Ltd, Chichester. 2007. P. 508.
- [9] Rasadujaman M., Wang Y., Zhang L., Naumov S., Attallah A.G., Liedke M.O., Koehler N., Redzheb M., Vishnevskiy A.S., Seregin D.S., Wu Y., Zhang J., Leu J., Wagner A., Vorotilov K.A., Schulz S.E., Baklanov M.R. A detailed ellipsometric porosimetry and positron annihilation spectroscopy study of porous organosilicate-glass films with various ratios of methyl terminal and ethylene bridging groups // *Microporous and Mesoporous Materials*. 2020. V. 306. P. 110434.
- [10] Coudert F.X., Fuchs A.H., Neimark A.V. Comment on Volume shrinkage of a metal-organic framework host induced by the dispersive attraction of guest gas molecules // *Physical Chemistry Chemical Physics*. 2014. V. 16. № 9. P. 4394–4395.

# Коррекция нарушений монотонности термометрического кода в шифраторе на основе модифицированной ROM-архитектуры

М.А. Беллавин, Д.О. Буданов, А.С. Коротков

Санкт-Петербургский политехнический университет Петра Великого, bellavin\_ma@spbstu.ru

**Аннотация** — Разработана интегральная схема коррекции нарушений монотонности в шифраторе термометрического кода на основе модифицированной ROM-архитектуры для параллельных аналого-цифровых преобразователей. Проведено моделирование в САПР Cadence Virtuoso на уровне схемы и с учётом паразитных параметров топологии кристалла. Отмечена способность данной схемы корректировать любые ошибки первого типа при приемлемом увеличении времени задержки переключения шифратора (616 пс со схемой коррекции против 327 пс без таковой при моделировании с учётом топологии кристалла) и незначительном увеличении потребляемой мощности (не более 10%).

**Ключевые слова** — шифратор, термометрический код, коррекция нарушений монотонности, схема коррекции, модифицированная ROM-архитектура, параллельный аналого-цифровой преобразователь.

## I. ВВЕДЕНИЕ

Наиболее распространенными являются аналого-цифровые преобразователи (АЦП) следующих типов:

- последовательного приближения;
- дельта-сигма;
- параллельные.

Вышеперечисленные архитектуры могут быть объединены в комбинированные структуры для повышения разрешения АЦП. Примером таких схем являются конвейерные АЦП на основе параллельных преобразователей. В приложениях, требующих наибольшей производительности, применение параллельных АЦП не имеет альтернативы, поскольку АЦП данной архитектуры являются наиболее быстродействующими среди известных типов АЦП. Кроме того, параллельные АЦП используются в структурах преобразователей последовательного приближения на этапе «грубого» преобразования сигнала. Как следствие, разработка и совершенствование схем шифраторов термометрического кода для параллельных АЦП является актуальной задачей.

Шифратор является неотъемлемой частью параллельного АЦП и осуществляет перевод термометрического кода в прямой двоичный код [1]. Данная схема оказывает существенное влияние на быстродействие и эффективную разрядность аналого-цифрового преобразователя [2], [3]. Для снижения потерь в эффективной разрядности АЦП, обусловленных, в частности, ошибками аналого-цифрового преобразования из-за наличия

во входных кодовых комбинациях шифратора нарушений монотонности термометрического кода, для шифраторов разрабатываются и применяются схемы коррекции [4]-[9], [10]. Структурная схема параллельного АЦП показана на рис. 1. Разработка схем коррекции для шифраторов различных архитектур является актуальной задачей. В работе [10] подробно описан подход к коррекции ошибок с учётом знака крутизны фронта входного аналогового сигнала, а также приведена схема коррекции, реализующая данный подход в шифраторе модифицированной ROM-архитектуры. Целью данной работы является обобщение результатов публикаций [3], [10], разработка топологии кристалла схемы коррекции нарушений монотонности в шифраторе термометрического кода модифицированной ROM-архитектуры и моделирование данной схемы с учётом паразитных параметров топологии кристалла для обоснования целесообразности применения в быстродействующих параллельных АЦП.

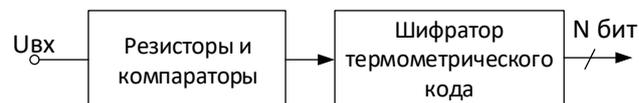


Рис. 1. Структура параллельного АЦП

## II. НАРУШЕНИЯ МОНОТОННОСТИ ТЕРМОМЕТРИЧЕСКОГО КОДА

### A. Состояния с нарушениями монотонности термометрического кода

В процессе обработки параллельным АЦП аналогового сигнала преобразуется массивом компараторов АЦП в код, в котором текущее значение входного аналогового сигнала определяется положением границы между единицами и нулями (нули находятся выше границы, единицы — ниже). Такой код называется термометрическим. В данном коде минимальное число представлено логическими нулями, а максимальное — логическими единицами. Термометрический код является входным кодом шифратора, который, в свою очередь, преобразует его в прямой двоичный код, пригодный для дальнейшей обработки цифровыми устройствами. Из-за наличия у компараторов напряжения смещения, а также наличия конечного ненулевого времени задержки распространения сигнала во времени (особенно ощутимо в случае значений разрядности, близких к максимальной) на вход шифратора термометрического кода может поступить код с нарушенной монотонностью. Обработка такого кода шифратором может привести к

появлению на выходе АЦП неверной двоичной кодовой комбинации, что негативно сказывается на общей точности аналого-цифрового преобразования и снижает эффективную разрядность АЦП. Нарушение монотонности термометрического кода (НМТК) проявляется в наличии некоторого количества нулей ниже границы между единицами и нулями в термометрическом коде, в то время как все разряды термометрического кода, находящиеся ниже данной границы, должны иметь значение логической единицы. Обратная ситуация, когда одна или несколько единиц находятся в массиве нулей выше границы между единицами и нулями в термометрическом коде, также является НМТК, но при описании типов НМТК для определенности будет предполагаться, что НМТК является одним или несколькими нулями в массиве единиц ниже границы между единицами и нулями в термометрическом коде [3].

### В. Типы НМТК

Тип НМТК определяется количеством нулей ниже границы между единицами и нулями в термометрическом коде. Для удобства описания НМТК примем обозначение

$$BE(N, K, Pos1...PosN),$$

где  $BE$  – аббревиатура от английского «Bubble Error»,  $N$  – разрядность шифратора,  $K$  – значение кодовой комбинации в десятичной системе счисления,  $Pos1, \dots, PosN$  – позиции, занимаемые ошибочными разрядами относительно старшего ненулевого разряда термометрического кода, который при этом имеет нулевую позицию. Таким образом, в предложенном обозначении тип НМТК соответствует количеству аргументов  $Pos1, Pos2, \dots, PosN$ . Примеры НМТК и соответствующие им обозначения приведены в табл. 1 [3].

Таблица 1

Примеры НМТК и их условные обозначения

Тип НМТК	Правильная кодовая комбинация	Кодовая комбинация с НМТК	Обозначение
1	0...0111111	0...0101111 0...0111011	$BE(5,6,1)$ $BE(5,6,3)$
2	0...0111111	0...0100111 0...0110101	$BE(5,6,1,2)$ $BE(5,6,2,4)$
3	0...0111111	0...0100011 0...0110001	$BE(5,6,1,2,3)$ $BE(5,6,2,3,4)$

## III. ВЫБОР АРХИТЕКТУРЫ ШИФРАТОРА

### А. Основные архитектуры шифраторов

Шифратор в АЦП выполняет преобразование кода на выходе массива компараторов в прямой двоичный код. Код на выходе массива компараторов называется термометрическим по аналогии со шкалой термометра. Различают следующие основные типы архитектуры шифратора [1]:

- на основе полного сумматора;
- на основе мультиплексоров;
- на основе древовидной архитектуры (Fat-Tree архитектуры);
- на основе ROM-архитектуры.

Шифраторы на основе вышеперечисленных архитектур сильно различаются по быстродействию, потребляемой мощности, площади, занимаемой схемой шифратора на кристалле, а также имеют различную устойчивость к НМТК. Под устойчивостью понимается способность обработать кодовую комбинацию с НМТК с получением корректной выходной двоичной комбинации, т.е., как если бы входная кодовая комбинация не содержала НМТК.

Шифраторы на основе полного сумматора и на основе мультиплексоров являются шифраторами прямого преобразования, т.е. в процессе аналого-цифрового преобразования генерация промежуточного кода не осуществляется (аналоговый сигнал сразу преобразуется в двоичный код). Достоинством шифратора на основе полного сумматора является полная устойчивость к НМТК и, как следствие, отсутствие необходимости разработки схем коррекции [11]. Однако, низкая производительность, высокая потребляемая мощность и большая площадь, занимаемая схемой на кристалле делает применение данного шифратора в быстродействующих АЦП нецелесообразным [12].

Невысокая производительность характерна и для шифратора на основе мультиплексоров [12]. Однако низкая потребляемая мощность и небольшая площадь, занимаемая схемой на кристалле, позволяют применять шифраторы данной архитектуры в приложениях, в которых требуется низкая потребляемая мощность и средняя производительность [11]. Также следует отметить, что шифратор на основе мультиплексоров не обладает устойчивостью к НМТК, поэтому требует разработки схем коррекции [12].

Шифраторы на основе древовидной и ROM-архитектур являются двухстадийными. Сначала термометрический код преобразуется в унитарный, затем унитарный код преобразуется в прямой двоичный. Шифратор на основе древовидной архитектуры менее производителен, нежели ROM-шифратор, однако имеет меньшее энергопотребление. Дополнительными недостатками древовидной архитектуры являются сложность схемотехнической реализации и значительная площадь схемы на кристалле [11]. Также шифраторы данной архитектуры не обладают устойчивостью к

НМТК и, в связи с этим, требуют разработки схем коррекции [12].

Шифраторы на основе ROM-архитектуры наиболее широко применяются при реализации быстродействующих параллельных АЦП в силу того, что основными преимуществами шифратора данной архитектуры являются полностью параллельная структура преобразователя, обуславливающая наиболее высокое быстродействие, относительная простота технической реализации, а также крайне незначительное увеличение времени задержки при увеличении разрядности [3]. К недостаткам шифраторов на основе ROM-архитектуры можно отнести значительную потребляемую мощность [11], а также низкую устойчивость к НМТК (известны примеры, когда НМТК приводит к ошибке практически в два раза в десятичной системе счисления) [3].

Ввиду постоянного ужесточения требований к производительности шифраторов термометрического кода появились схемы, построенные на основе различных модификаций ROM-архитектуры [1]. Из множества модификаций можно выделить шифратор на основе ROM-архитектуры с учетом номеров входных разрядов, в силу того, что, согласно результатам моделирования, данная схема обладает наибольшим быстродействием [1]. Схема трехразрядного ROM-шифратора с учетом номеров входных разрядов представлена на рис. 2. В дальнейшем данная архитектура будет носить название модифицированной ROM-архитектуры.

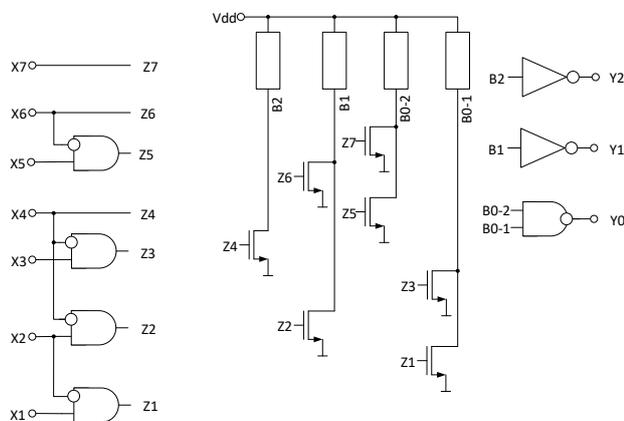


Рис. 2. Схема трехразрядного ROM-шифратора с учетом номеров входных разрядов

### В. Вероятность появления НМТК различных типов

В работе [13] проанализирована вероятность появления НМТК видов  $BE(N, K1)$ ,  $BE(N, K2)$  и  $BE(N, K3)$  при различных значениях среднеквадратичного отклонения. Проанализировав эти данные, можно прийти к выводу, что наиболее вероятны НМТК вида  $BE(N, K1)$ . Вероятность НМТК вида  $BE(N, K2)$  при самом неблагоприятном сценарии на два порядка ниже. В связи с этим можно утверждать, что появление НМТК первого типа на более удаленных от старшего ненулевого разряда термометрического кода позициях, равно, как и НМТК более высоких типов (с большим количеством

логических нулей в массиве логических единиц), крайне маловероятно [3].

### С. Обработка шифраторами состояний с НМТК

Поскольку шифраторы на основе ROM-архитектур являются наиболее широко используемыми при реализации быстродействующих параллельных АЦП [1], [11], необходимо рассмотреть обработку данными шифраторами состояний с НМТК для повышения точности аналого-цифрового преобразования с целью недопущения снижения эффективной разрядности АЦП.

Следует отметить, что шифратор на основе модифицированной ROM-архитектуры имеет повышенную устойчивость к НМТК по сравнению с классической (немодифицированной) ROM-архитектурой [3]. Повышенная устойчивость к НМТК данного типа шифраторов объясняется особенностями их архитектуры, а именно тем, что каждый управляющий сигнал промежуточного кода управляет лишь одним конкретным транзистором. В итоге в выходной двоичной комбинации все разряды могут быть ошибочными по сравнению с корректной кодовой комбинацией, но ошибка в десятичной системе счисления не превысит два младших значащих разряда (МЗР). Исследования шифраторов данной архитектуры дают возможность утверждать следующее: четная входная комбинация с НМТК вида  $BE(N, K1)$  преобразуется без изменений, нечетная кодовая комбинация с НМТК вида  $BE(N, K1)$  преобразуется в соседнюю меньшую нечетную двоичную комбинацию [3], [10]. Также необходимо отметить важную роль связей между логическими элементами (ЛЭ)  $a \cdot \bar{b}$ , которые производят «выключение» сигналов, управляющих транзисторами в массиве и тем самым обеспечивают корректность работы шифратора. Наличие данных связей приводит к тому, что четность термометрической кодовой комбинации определяется только старшим ненулевым разрядом термометрического кода, все другие младшие разряды с нечетными номерами «выключены» посредством подачи сигнала уровня логической единицы на инвертирующие входы соответствующих ЛЭ  $a \cdot \bar{b}$ . К примеру, если на вход шифратора подается кодовая комбинация, соответствующая десятичному числу 2, то сигнал  $Z_2$  (см. рис. 2) открывает соответствующий транзистор в массиве, в то время, как сигнал  $Z_1$  не формируется, поскольку на инвертирующий вход ЛЭ  $a \cdot \bar{b}$ , формирующего данный сигнал, подан сигнал уровня логической единицы со входа  $X_2$ . В связи с этим транзистор, управляемый сигналом  $Z_1$  остается закрытым, что в итоге обеспечивает корректность выходной двоичной комбинации.

### Д. Подход к коррекции НМТК, учитывающий направление фронта входного сигнала

Характер обработки кодовых комбинаций с НМТК шифратором модифицированной ROM-архитектуры делает актуальным вопрос идентификации состояний с

НМТК. Проблема заключается в том, что в наиболее вероятных НМТК  $BE(N, K1)$  ошибочность единицы в нулевой позиции и нуля в первой равновероятны. В связи с этим предлагается подход учета направления фронта входного аналогового сигнала: в случае нарастающего фронта в комбинации, содержащей НМТК вида  $BE(N, K1)$  ошибочным считается ноль в первой позиции, в случае убывающего фронта (спада) сигнала – единица в нулевой [10].

#### IV. РАЗРАБОТКА СХЕМЫ КОРРЕКЦИИ

Как было отмечено выше, для правильной обработки комбинаций с НМТК применяются схемы коррекции для снижения потерь в эффективной разрядности АЦП. Известны различные архитектуры схем коррекции:

- На основе многовходовых ЛЭ И [4];
- Использующие перемежение бит [5];
- На основе ЛЭ И и ИЛИ [6];
- С использованием кода Грея [6].

Вышеперечисленные схемы заменяют ошибочные логические нули в комбинации с НМТК на логические единицы. В связи с этим с помощью данных схем не представляется возможным реализовать подход к коррекции НМТК, учитывающий знак крутизны входного аналогового сигнала. Данное обстоятельство может привести к некорректной идентификации кодовой комбинации с НМТК в шифраторе модифицированной ROM-архитектуры, что, в свою очередь, может стать причиной некорректного преобразования данной кодовой комбинации.

При разработке схемы коррекции предполагается, что НМТК вида  $BE(N, K0)$  не имеют места, и, как было отмечено выше, чётность термометрической кодовой комбинации определяется только старшим ненулевым разрядом термометрического кода, поэтому предлагается корректировать только разряды термометрического кода с чётными номерами. Коррекция чётных разрядов производится согласно подходу, описанному в подразделе D раздела III и работе [10].

Концепция блоков схемы коррекции следующая: для любого разряда с номером  $K$ , где  $K$  – чётное, кроме  $K = 2^N - 2$ , где  $N$  – разрядность шифратора, используется блок, имеющий пять входов и один выход (блок коррекции чётного разряда в общем случае). Три входа, соединённые с разрядами, имеющими номера  $K + 3$ ,  $K + 1$  и  $K - 1$  характеризуют положение рассматриваемого разряда с номером  $K$  в термометрическом коде. Обозначим их  $X_5$ ,  $X_4$  и  $X_3$  соответственно. Вход  $X_2$  подключен к схеме сравнения, которая сравнивает текущее значение входного сигнала с его значением в один из предшествующих моментов времени. Вход  $X_1$  подключен к соответствующему выходу массива компараторов. Для коррекции чётного разряда, предшествующего старшему значащему разряду и имеющего номер

$K = 2^N - 2$ , используется блок с четырьмя входами, назначение которых аналогично описанному выше, с той лишь разницей, что вход  $X_5$  отсутствует ввиду физического отсутствия соответствующего разряда в шифраторе [10]. Выход блоков схемы коррекции обозначим  $Y$ .

Логические функции, описывающие работу блоков схемы коррекции (в вышеприведённой терминологии) [10]:

- для общего случая:

$$Y = ((\overline{X_1 \cdot X_3}) \cdot (\overline{X_1 \cdot X_2})) + X_5) \cdot (\overline{X_4 \cdot (X_1 \oplus X_2)}); \quad (1)$$

- для случая коррекции разряда, предшествующего СЗР:

$$Y = X_1 \cdot (\overline{X_2 \cdot X_3}) \cdot X_4 \cdot (\overline{X_2 \cdot X_3}). \quad (2)$$

#### V. СХЕМОТЕХНИЧЕСКАЯ РЕАЛИЗАЦИЯ СХЕМЫ КОРРЕКЦИИ

Схемотехническая реализация блоков схемы коррекции произведена в САПР Cadence Virtuoso согласно уравнениям логических функций (1) и (2). Все входящие в состав блоков схемы коррекции ЛЭ, за исключением ЛЭ Исключающее ИЛИ, выполнены в КМОП-логике [14]. ЛЭ Исключающее ИЛИ выполнен в логике на проходных транзисторах (ЛПТ) [14], [15]. Под ЛПТ понимается семейство логических стилей проектирования схем, в которых логические сигналы, в отличие от КМОП-логики, могут подаваться не только на затворы, но и на истоки и стоки МОП-транзисторов [16]. Блоки коррекции чётного разряда в общем случае (рис. 3) подключаются ко всем входам шифратора с чётными номерами, кроме разряда с номером  $K = 2^N - 2$ . К входу с номером  $K = 2^N - 2$  подключается блок коррекции чётного разряда, предшествующего СЗР (рис. 4) [10]. Для примерного выравнивания времени поступления на входы шифратора сигналов чётных и нечётных разрядов в цепи нечётных (некорректируемых) разрядов добавлены буферы, представляющие собой последовательное соединение двух КМОП-инверторов.

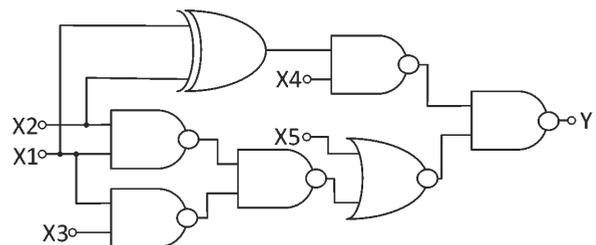


Рис. 3. Схема блока коррекции чётного разряда в общем случае

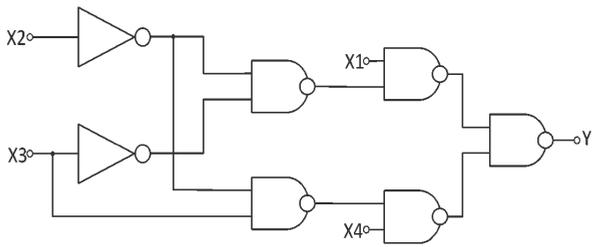


Рис. 4. Схема блока коррекции чётного разряда, предшествующего СЗР

## VI. ТОПОЛОГИЯ ШИФРАТОРА СО СХемой КОРРЕКЦИИ

Топология кристалла интегральной схемы шифратора на основе модифицированной ROM-архитектуры со схемой коррекции разработана в 180 нм КМОП-технологии компании UMC. Топология шифратора на основе модифицированной ROM-архитектуры со схемой коррекции представлена на рис. 5. Размеры микросхемы шифратора со схемой коррекции составляют  $149,27 \times 72,31$  мкм.

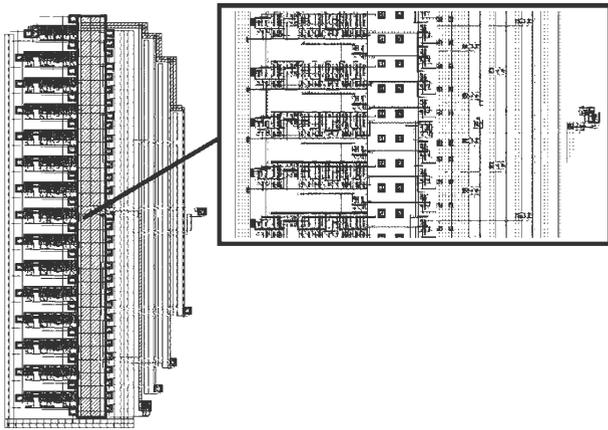


Рис. 5. Топология шифратора со схемой коррекции

## VII. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ СХЕМЫ ШИФРАТОРА

### A. Моделирование временных и мощностных характеристик

Моделирование временных и мощностных характеристик схемы шифратора проводилось в САПР Cadence Virtuoso. Были промоделированы временные и мощностные характеристики шифратора со схемой коррекции и без таковой на схемотехническом уровне и на уровне топологии (с учётом паразитных параметров топологии кристалла). При моделировании измерялись максимальное время задержки переключения шифратора и средняя потребляемая мощность. Результаты моделирования схемы шифратора с коррекцией НМТК и без таковой на схемотехническом уровне и с учётом паразитных параметров топологии кристалла представлены в табл. 2 ( $t_{30}$  – время задержки,  $\bar{P}_{потр}$  – средняя потребляемая мощность).

### B. Моделирование коррекции НМТК вида $BE(5, K, 1)$

При моделировании коррекции НМТК вида  $BE(5, K, 1)$  на входы шифраторов со схемой коррекции и без таковой поочередно подаются комбинации термометрического кода, содержащие различные НМТК от  $BE(5, 31, 1)$  до  $BE(5, 2, 1)$ . Результаты моделирования коррекции НМТК вида  $BE(5, K, 1)$  представлены в табл. 3 [10].

### C. Моделирование коррекции НМТК вид $BE(5, K, Pos)$

При моделировании коррекции НМТК вида  $BE(5, K, Pos)$  моделируются все возможные ошибки первого типа, расположенные на разных позициях в заданной комбинации термометрического кода, соответствующей десятичному числу  $K$ . Для анализа НМТК наиболее иллюстративными комбинациями термометрического кода являются комбинации, соответствующие десятичным числам 24 и 25, поскольку при обработке данных комбинаций с различными НМТК шифратором без коррекции наглядно проявляются ошибки преобразования, связанные как с исчезновением корректных единиц в промежуточном коде шифратора (кода с выходов ЛЭ  $a \cdot \bar{b}$ ), так и с появлением в нём избыточных единиц в силу обработки кодовой комбинации, содержащей НМТК [3].

Таблица 2

Результаты моделирования временных и мощностных характеристик шифратора

Уровень моделирования	Тип значения	Вид схемы			
		Без коррекции		С коррекцией	
		$t_{30}$ , пс	$\bar{P}_{потр}$ , мВт	$t_{30}$ , пс	$\bar{P}_{потр}$ , мВт
Схема	Среднее	159	1,7	408	1,9
	Максимальное	225	2,3	557	2,5
Топология	Среднее	234	1,7	469	1,9
	Максимальное	327	2,3	616	2,5

Таблица 3

Моделирование всех возможных НМТК вида  $BE(5, K, 1)$

Вид схемы	Количество входных комбинаций с ошибкой	Количество корректных выходных комбинаций
Без коррекции	30	15
С коррекцией		30

Таким образом, на входы шифраторов со схемой коррекции и без таковой поочередно подаются комбинации термометрического кода, содержащие различные НМТК от  $BE(5, 24, 1)$  до  $BE(5, 25, 23)$  в случае комбинации, соответствующей числу 24 и НМТК от  $BE(5, 25, 1)$

до  $BE(5,25,24)$  в случае комбинации, соответствующей числу 25. Результаты моделирования коррекции НМТК вида  $BE(5, K, Pos)$  представлены в табл. 4 [10].

Таблица 4

Моделирование всех возможных НМТК вида  $BE(5, K, Pos)$

Вид схемы	Кодовая комбинация	Количество входных комбинаций с ошибкой	Количество корректных выходных комбинаций
Без коррекции	24	23	12
	25	24	18
С коррекцией	24	23	23
	25	24	24

## VIII. ЗАКЛЮЧЕНИЕ

Проведено моделирование схемы коррекции НМТК в шифраторе на основе модифицированной ROM архитектуры на уровне схемы и с учётом паразитных параметров топологии кристалла. Моделирование проводилось в САПР Cadence Virtuoso.

Результаты моделирования показали снижение быстродействия шифратора со схемой коррекции по сравнению с шифратором без таковой (557 пс против 225 пс для моделирования на схемотехническом уровне, 616 пс против 327 пс для моделирования с учетом параметров топологии кристалла), а также незначительное (не более 10%) увеличение средней потребляемой цифровой частью мощности (2,3 мВт против 2,5 мВт для моделирования с учетом паразитных параметров топологии кристалла).

Сравнение с другими схемами коррекции показывает, что снижение производительности схемы шифраторов со схемой коррекции по сравнению со схемой шифратора без таковой составляет от 2,3 до 4,4 раз [6], в то время как разработанная схема снижает производительность шифратора лишь в 1,9 раза. Данные результаты подтверждают целесообразность применения данной схемы в быстродействующих параллельных АЦП.

Рассматриваемый шифратор способен обеспечить высокую эффективную разрядность АЦП, поскольку, согласно результатам моделирования разработанная схема способна корректировать НМТК первого типа во всех разрядах термометрического кода. Данный результат показывает, что шифратор со схемой коррекции целесообразно применять в приложениях, в которых точность преобразования и высокая эффективная разрядность являются определяющими факторами. В системах, где определяющим фактором является производительность целесообразно применять шифратор на основе модифицированной ROM-архитектуры без схемы коррекции.

## ЛИТЕРАТУРА

[1] Пилипко М.М., Морозов Д.В., Буданов Д.О. Сравнительный анализ КМОП-схем шифраторов термометрического кода в прямой двоичный код для

параллельных АЦП в интегральном исполнении // Микроэлектроника. 2017. Т. 46, №1, С. 50 – 60.

[2] Sall E., Vesterbacka M. Comparison of Two Thermometer-to-Binary Decoders for High-Performance Flash ADCs. // 2005 NORCHIP. 2005. P. 253–256.

[3] Bellavin M.A., Budanov D.O. Study of Bubble Errors Conversion in a Modified ROM Encoder // 2019 IEEE International Conference on Electrical Engineering and Photonics (EExPolytech). 2019. P. 58–61.

[4] Zhang S., Wang S., Lin X., Ren G. A 6-bit Low Power Flash ADC with a Novel Bubble Error Correction Used in UWB Communication Systems. In: 2014 IEEE International Conference on Electron Devices and Solid-State Circuits, P. 1–2.

[5] Ghoshal P., Sen S. A Bit Swap Logic (BSL) Based Bubble Error Correction (BEC) Method for Flash ADCs. // 2016 2nd International Conference on Control, Instrumentation, Energy & Communication (CIEC). 2016. P. 111–115.

[6] Hussain S., Kumar R., Trivedi G. A Novel Low Power High Speed BEC for 2GHz Sampling Rate Flash ADC in 45nm Technology. // 2017 IEEE International Symposium on Nanoelectronic and Information Systems (iNIS). 2017. P. 133–138.

[7] Lakshmi T., Srinivasulu A. A Low Power Encoder for a 5-GS/s 5-bit Flash ADC. // Sixth International Conference on Advanced Computing (ICoAC). 2014. P. 41–46.

[8] Lakshmi T., Srinivasulu A., Bizon N. A Power Efficient 5-bit 5-gs/s Parallel Comparator Analogue-To-Digital Converter. // 10th International Conference on Electronics, Computers and Artificial Intelligence (ECAI). 2018. P. 1–6.

[9] Kumre L., Ramesh N. Design and Implementation of Flash Analog-to-Digital Converter. // Materials Today: Proceedings. 2018. № 5(1). P 1104–1113.

[10] Bellavin M.A., Budanov D.O. ROM-Based Encoder with Bubble Error Correction. // 2020 International Youth Conference on Electronics, Telecommunications and Information Technologies (YETI-2020). Springer Proceedings in Physics. 2020. V. 255. P. 429–439.

[11] Madhumati G., Rao K., Madhavilatha M. Comparison of 5-bit Thermometer-to-Binary Decoders in 1.8V, 0.18µm CMOS Technology for Flash ADCs // International Conference on Signal Processing Systems. 2009. P. 516–520.

[12] Kale A.V., Palsodkar P., Dakhole P.K. Comparative Analysis of 6-Bit Thermometer-to-Binary Decoders for Flash Analog-to-Digital Converter // 2012 International Conference on Communication Systems and Network Technologies (CSNT). 2012. P. 543–546.

[13] Padoan S., Boni A., Morandi C., Venturi F. A Novel Coding Scheme for the ROM of Parallel ADCs, Featuring Reduced Conversion Noise in the Case of Single Bubbles in the Thermometer Code. // IEEE International Conference on Electronics, Circuits and Systems. 1998. P. 271–274.

[14] Weste N.H.E and Harris D. CMOS VLSI Design: a Circuits and Systems Perspective. Third edition. Boston: MA, Addison-Wesley, 2005. 967 P.

[15] Wang J.-M, Fang S.-C., Wu-Shiung Feng W.-S. New Efficient Designs for XOR and XNOR Functions on the Transistor Level // IEEE Journal of Solid-State Circuits, 1994. V. 29. №. 7. P. 780–786.

[16] Акулинин С.А., Смольяников И.А. Сравнение логических стилей проектирования элементов цифровых интегральных схем // Вестник Воронежского государственного технического университета. 2009. Т. 5. № 11. С. 169–173.

# A Bubble Error Correction in a Modified ROM Thermometer-to-Binary Encoder

M.A. Bellavin, D.O. Budanov, A.S. Korotkov

Peter the Great Saint Petersburg Polytechnic University, bellavin\_ma@spbstu.ru

**Abstract** — A flash analog-to-digital conversion is the most commonly adopted in high-performance applications, because it is the fastest among the known ADC architectures. The most crucial characteristics of an ADC are performance, power consumption and the effective number of bits (ENOB). Typical flash ADC consists of analog and digital parts. The analog part consists of a resistor ladder and a comparator array. The digital part is a thermometer-to-binary encoder. An intermediate code between analog and digital parts is a thermometer code, in which the current value of input analog signal is defined by a position of the transition between logic ones and logic zeroes. Logic zeroes are placed upon this transition, logic ones are placed below it. A situation, when a monotonicity of this code is broken, results in one or several logic zeroes below the 1–0 transition. This situation is called a bubble error occurrence. The thermometer code combination can be converted incorrectly; in this case the total noise of an ADC will increase. The increasing of total noise leads to the reduction of the ENOB. Thus, the bubble errors need to be corrected. The bubble error correction circuit has been implemented and simulated in Cadence Virtuoso. The results of simulation show total suppression of the first type bubble errors. The designed circuit acceptably reduces the encoder performance (for the worst cases the delay times are 557 ps with correction versus 225 ps without it during schematic simulation and 616 ps with correction versus 327 ps without it during post-layout simulation). Also unessential increasing of power consumption (no more than 10%) should be noted.

**Keywords** — encoder, thermometer code, bubble error correction, correction circuit, modified ROM architecture, flash analog-to-digital converter.

## REFERENCES

- [1] Pilipko M.M., Morozov D.V., Budanov D.O. Sravnitel'nyy analiz KMOP-shem shifrtorov termometriceskogo koda v pryamoy dvoichnyy kod dlya parallel'nyh ACP v integral'nom ispolnenii (Comparative analysis of CMOS circuits of thermometer-to-binary encoders for parallel ADCs in integrated design) // *Microelectronika*. 2017. T. 46. № 1. S 50–60.
- [2] Sall E., Vesterbacka M. Comparison of Two Thermometer-to-Binary Decoders for High-Performance Flash ADCs. // 2005 NORCHIP. 2005. P. 253–256.
- [3] Bellavin M.A., Budanov D.O. Study of Bubble Errors Conversion in a Modified ROM Encoder // 2019 IEEE International Conference on Electrical Engineering and Photonics (EExPolytech). 2019. P. 58–61.
- [4] Zhang S., Wang S., Lin X., Ren G. A 6-bit Low Power Flash ADC with a Novel Bubble Error Correction Used in UWB Communication Systems. In: 2014 IEEE International Conference on Electron Devices and Solid-State Circuits, P. 1–2.
- [5] Ghoshal P., Sen S. A Bit Swap Logic (BSL) Based Bubble Error Correction (BEC) Method for Flash ADCs. // 2016 2nd International Conference on Control, Instrumentation, Energy & Communication (CIEC). 2016. P. 111–115.
- [6] Hussain S., Kumar R., Trivedi G. A Novel Low Power High Speed BEC for 2GHz Sampling Rate Flash ADC in 45nm Technology. // 2017 IEEE International Symposium on Nanoelectronic and Information Systems (iNIS). 2017. P. 133–138.
- [7] Lakshmi T., Srinivasulu A. A Low Power Encoder for a 5-GS/s 5-bit Flash ADC. // Sixth International Conference on Advanced Computing (ICoAC). 2014. P. 41–46.
- [8] Lakshmi T., Srinivasulu A., Bizon N. A Power Efficient 5-bit 5-gs/s Parallel Comparator Analogue-To-Digital Converter. // 10th International Conference on Electronics, Computers and Artificial Intelligence (ECAI). 2018. P. 1–6.
- [9] Kumre L., Ramesh N. Design and Implementation of Flash Analog-to-Digital Converter. // *Materials Today: Proceedings*. 2018. № 5(1). P 1104–1113.
- [10] Bellavin M.A., Budanov D.O. ROM-Based Encoder with Bubble Error Correction. // 2020 International Youth Conference on Electronics, Telecommunications and Information Technologies (YETI-2020). Springer Proceedings in Physics. 2020. V. 255. P. 429–439.
- [11] Madhumati G., Rao K., Madhaviatha M. Comparison of 5-bit Thermometer-to-Binary Decoders in 1.8V, 0.18 $\mu$ m CMOS Technology for Flash ADCs // International Conference on Signal Processing Systems. 2009. P. 516–520.
- [12] Kale A.V., Palsodkar P., Dakhole P.K. Comparative Analysis of 6-Bit Thermometer-to-Binary Decoders for Flash Analog-to-Digital Converter // 2012 International Conference on Communication Systems and Network Technologies (CSNT). 2012. P. 543–546.
- [13] Padoan S., Boni A., Morandi C., Venturi F. A Novel Coding Scheme for the ROM of Parallel ADCs, Featuring Reduced Conversion Noise in the Case of Single Bubbles in the Thermometer Code. // IEEE International Conference on Electronics, Circuits and Systems. 1998. P. 271–274.
- [14] Weste N.H.E and Harris D. CMOS VLSI Design: a Circuits and Systems Perspective. Third edition. Boston: MA, Addison-Wesley, 2005. 967 P.
- [15] Wang J.-M., Fang S.-C., Wu-Shiung Feng W.-S. New Efficient Designs for XOR and XNOR Functions on the Transistor Level // IEEE Journal of Solid-State Circuits, 1994. V. 29. №. 7. P. 780–786.
- [16] Akulinin S.A., Smol'yannikov I.A. Sravnenie logicheskikh stiley proektirovaniya elementov tsifrovyyh integral'nyh shem (Comparison of Logic Design Styles of Digital Integrated Circuits Elements) // *Vestnik Voronezhskogo gosudarstvennogo tehniceskogo universiteta*. 2009. T. 5. № 11. S. 169–173.

# Новый негативно фотохромный спиропиран для элементов молекулярной электроники и фотовольтаики

А.Д. Пугачев<sup>1</sup>, И.В. Ожогин<sup>1</sup>, И.М. Эль-Севифи<sup>1,3</sup>, А.С. Козленко<sup>1</sup>, Н.И. Макарова<sup>1</sup>, А.В. Метелица<sup>1</sup>, В.В. Ткачев<sup>2</sup>, Б.С. Лукьянов<sup>1</sup>

<sup>1</sup> НИИ Физической и органической химии ЮФУ, г. Ростов-на-Дону, artem\_d\_pugachev@mail.ru;

<sup>2</sup> Институт проблем химической физики Российской Академии наук, г. Черноголовка Московской обл.

<sup>3</sup> Университет Айн-Шамс, Аббасия, г. Каир, Египет

**Аннотация** — В работе описывается получение нового негативно фотохромного спиропирана, перспективного для создания элементов молекулярной электроники и фотоники, а также устройств памяти. Путем изучения структурных особенностей и спектрально-кинетических характеристик подтверждается их эффективность в качестве материала для этой сферы применения.

**Ключевые слова** — молекулярная электроника, молекулярные переключатели, спиропираны, фотовольтаика, негативный фотохромизм.

## I. ВВЕДЕНИЕ

Спиропираны являются хорошо изученными представителями класса органических фотохромных соединений [1]. Впервые их фотохромное поведение, т.е. способность к обратимой фотоиндуцируемой трансформации, сопровождающейся изменением спектров поглощения и других характеристик [2], было описано Э. Фишером и И. Хиршбергом [3]. На основе данного явления Хиршбергом была разработана модель фотохимической памяти [4], после чего в данном контексте было опубликовано множество работ.

От других представителей органических фотохромных соединений отличаются высокой светочувствительностью, структурной изменчивостью, резким изменением дипольного момента молекулы и относительно легкой возможностью модификации структуры [5–7]. Фотохромная трансформация спиропиранов происходит при фотолитическом разрыве связи  $C_{\text{спиро}}-O$  под воздействием ультрафиолетового излучения, что приводит к образованию ярко окрашенной формы мероцианина (МЦ) [8]. Кроме цветовых различий, спироциклические (СП) и мероцианиновые формы спиропиранов различаются и другими физико-химическими характеристиками, такими как: дипольный момент, сродство к ионам металлов, флуоресценция и т. д. Данное обстоятельство делает эти соединения эффективными молекулярными переключателями [9]. Такие переключатели находят применение в различных

областях науки и техники [10–13], однако особый интерес они представляют при создании элементов для молекулярной электроники и фотоники [6,7,14–22]. Ранее нами уже сообщалось о перспективных молекулярных переключателях, демонстрирующих позитивный фотохромизм [23]

В настоящее время вопрос создания альтернативного компьютера становится все более актуальным. Это связано с тем, что современная вычислительная техника базируется на кремниевых транзисторах. Для создания более мощных вычислительных систем требуется разместить как можно больше транзисторов и других элементов на наименьшей площади.

Ввиду того, что уменьшение размеров кремниевых транзисторов уже почти невозможно из-за недопустимого соотношения сигнал/шум при размерах меньше 10 нм, можно предположить, что кремниевая вычислительная техника близка к максимуму своих возможностей. Для продолжения совершенствования вычислительной техники увеличения ее мощности активно рассматривается возможность создания альтернативных компьютеров, например, молекулярного [22] и квантового. В работе молекулярного компьютера предполагается использовать отдельные молекулы в качестве вычислительных элементов, способных передавать цифровой сигнал (0 или 1). Такую роль способны выполнять фотохромные соединения, изменяющие спектр поглощения под действием электромагнитного излучения вследствие структурной трансформации.

Фотохромные трансформации спиропиранов в кристаллическом состоянии и в полимерных материалах представляют большой интерес, так как они применяются для создания материалов, использующихся для записи и хранения информации [24]. В настоящее время интерес к негативно фотохромным системам возрастает из-за меньшего энергии, необходимой для фототрансформации, а также большей фотостабильности. Эти особенности

позволяют использовать негативно фотохромные соединения в качестве молекулярных переключателей с низкой энергией активации [aikn].

Ранее нами была показана эффективность использования катионных спиропиранов для создания светочувствительных компонент элементов энергонезависимой оптической памяти, основанной на OFET полевых транзисторах, позволяющих утилизировать как перезаписываемую, так и постоянную память [25]. Перспективные органические фотомагнетики получены на основе молекулярных систем, где в качестве фотохромной компоненты используется положительно заряженный спиропиран (SP<sup>+</sup>), а роль магнитной составляющей выполняет магнитно-активный анион [26].

Устройства записи и считывания информации функционируют в диапазоне длин волн 650 – 1000 нм. Однако немногие спиропираны характеризуются отличным от нуля поглощением в этой области, что также препятствует их активному использованию в данной области. При введении катионного заместителя можно ожидать также батохромного сдвига максимумов поглощения для открытой (МЦ) и закрытой (СП) форм в связи с увеличением цепи сопряжения. Для мероцианиновых изомеров таких катионных спиропиранов справедливо ожидать поглощения в длинноволновой области (более 650 нм) ввиду структурного сходства с цианиновыми красителями.

## II. ОБСУЖДЕНИЕ РЕЗУЛЬТАТОВ

Синтетическая часть этой работы заключалась в получении индолинового спиропирана с сопряженным катионным винил-3*H*-индолиевым фрагментом в положении 8' 2*H*-хромоновой части, а также с атомом фтора в положении 6'.

Новые негативно фотохромный спиропиран **1** был получен простым *one-pot* методом, заключающимся в реакции конденсации двойного молярного эквивалента 1,2,3,3-тетраметил-3*H*-индолия перхлората **2** и соответствующим ароматическим диальдегидом **3** в присутствии одного молярного эквивалента триэтиламина (схема 1). Этот метод позволил нам получить целевые соединения в виде ярко окрашенных твердых веществ с умеренным выходом (64.2 %) после перекристаллизации или колоночной хроматографии.

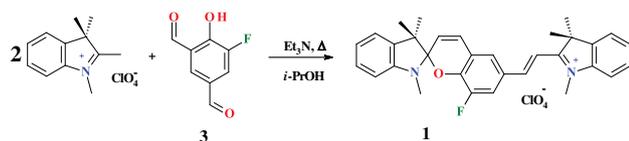


Схема 1. Синтез спиропирана **1**

Строение полученного соединения было подтверждено методами ИК и ЯМР спектроскопии. Описание полученных спектральных данных приводится в экспериментальной части.

Для детального изучения структуры были выращены монокристаллы исследуемого соединения **1**

из насыщенных растворов в смеси ацетонитрила и этанола в соотношении 1: 1.

Диаграммы ORTEP, иллюстрирующие молекулярную структуру спиропирана **1**, показаны на рис. 1.

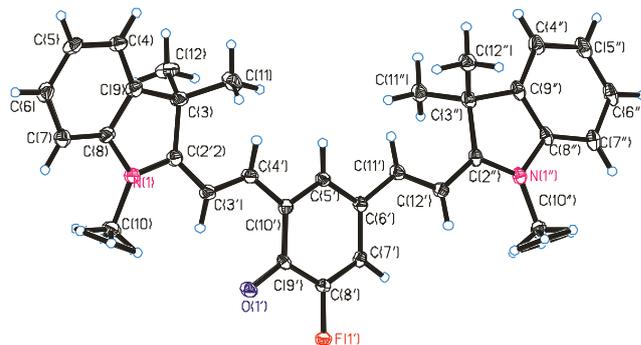


Рис. 1. ORTEP-диаграмма соединения **1**, полученная методом PCA

Рентгеноструктурный анализ монокристалла показывает, что спиропиран **1** существует в виде мероцианинового изомера (МЦ) в кристаллическом состоянии. Это редкий случай для индолиновых спиропиранов, но некоторые кристаллы мероцианина выращивались и исследовались ранее [27].

На рис. 1. показана структура МЦ-формы спиропирана **1** в проекции на плоскость наименьшего перекрытия без статистически неупорядоченных молекул воды и перхлорат-аниона. Сумма углов при атоме азота составляет 360 ° для N (1) и 359,7 ° для N (1'). Рассматривая молекулу в проекции вдоль вектора, проходящего через атомы F(1'), C(8') и C(6'), очевидно, что левый и правый фрагменты молекулы развернуты и «закручены» в разные стороны, как двухлопастной винт.

Монокристалл содержит неупорядоченные по двум позициям перхлорат-анионы, как показано на рис. 2. Межмолекулярные контакты между атомами фтора и кислорода соседних молекул составляют 2.72 Å, а между двумя атомами кислорода (синий цвет) – 2.48 Å.

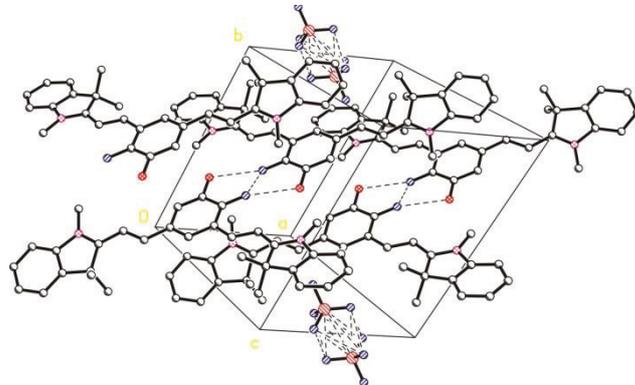


Рис. 2. Упаковка молекул соединения **1** в кристалле

Основные кристаллографические данные приводятся ниже в табл. 1.

Таблица 1

Основные кристаллографические данные для соединения **1**

Параметр	Соединение <b>1</b>
Химическая формула	C <sub>32</sub> H <sub>32</sub> ClFN <sub>2</sub> O <sub>8</sub>
Цвет кристаллов	Фиолетовый
Молекулярный вес, г/моль	627.05
Температура, К	100.0(1)
Номер CCDC	2042505
Симметрия	Триклинная
Пространственная группа	P-1
Параметры элементарной ячейки	$a = 8.0928(4) \text{ \AA};$ $b = 13.5870(6) \text{ \AA};$ $c = 15.7610(7) \text{ \AA};$ $\alpha = 65.369(4)^\circ;$ $\beta = 78.281(4)^\circ;$ $\gamma = 77.538(4)^\circ.$
Объем (V), $\text{\AA}^3$	1525.68(12)
Z	2
Плотность выч.( $\rho$ ), g/cm <sup>3</sup>	1.365
$\mu(\text{MoK}\alpha)$ , mm <sup>-1</sup>	0.186
F(000)	656
Размеры кристалла, мм	0.40×0.38×0.36
Диапазон $\Theta$ , град.	2.79 – 29.36
Измеренные рефлексы	5640
Независимые рефлексы	3616
Диапазон индексов	-9<h<9; -14<k<16; -19<l<19.
Рефлексы с F>4 $\sigma$ (F)	4277
Количество уточняемых параметров	459
Добротность	1.032
wR <sub>2</sub>	0.168
R <sub>int</sub>	0.026
Конечное значение R	0.0649

С целью изучения фотохромного поведения и спектрально-кинетических характеристик были

проведены исследования методом УФ-видимой спектроскопии. Ацетонитрильный раствор спиропирана **1** при комнатной температуре имеет глубокую зеленую окраску за счет находящегося в равновесии со спироциклическим изомером (СП) преобладающего количества мероцианинового изомера (МЦ) (схема 2), поглощающего в области 500-750 нм с максимумом полосы при 632 нм. Интересно, что в спектрах ЯМР в ДМСО-d<sub>6</sub> соединение также существует в смеси изомеров в соотношении СП:МЦ = 1:5.

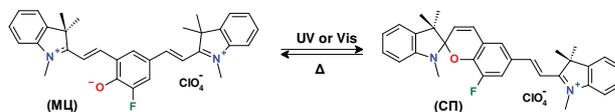


Схема 2. Изомеризация спиропирана **1** под действием УФ и видимого света

Облучение окрашенного раствора спиропирана **1** видимым светом с длиной волны 578 нм при комнатной температуре вызывает изменение окраски раствора с зеленого на желтый, что связано с протеканием фотохимической реакции циклизации и образованием спироциклической формы (МЦ→СП) (рис. 3, схема 2). В спектрах поглощения при этом растет характерное для спироциклических форм подобных спиропиранов поглощение в области 340-470 нм с максимумом полосы в видимой области при 434 нм, отвечающее за желтую окраску раствора, а также максимумы в УФ-диапазоне при 247 и 298 нм (рис. 3). Стоит отметить, что облучение видимым светом не приводит к полному исчезновению (МЦ) формы в растворе – фотореакция в данном случае идет до фотостационарного состояния.

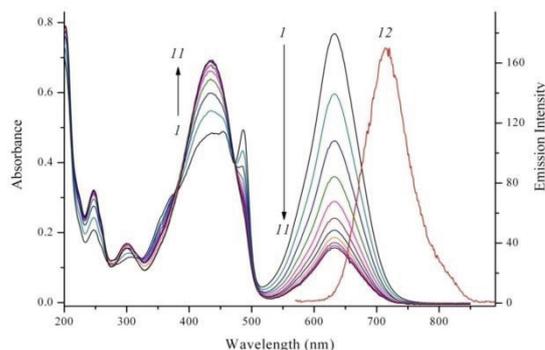
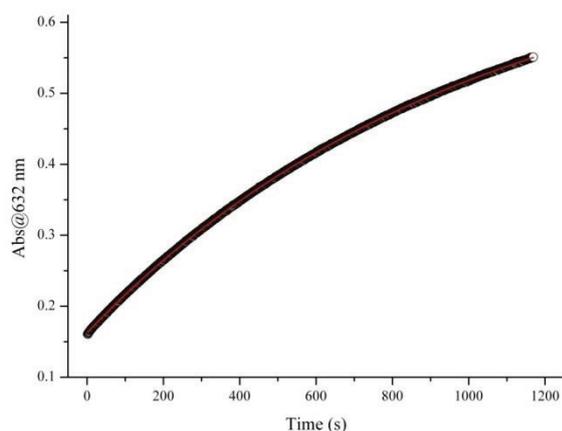


Рис. 3. Изменения в спектрах поглощения соединения **4** при облучении светом 578 нм (кривые 1-11) ( $\Delta t = 1$  мин) и спектр флуоресценции (кривая 12) в ацетонитриле ( $C = 2 \cdot 10^{-5}$  М,  $T = 293$ К) и спектр флуоресценции ( $\lambda_{\text{обл}} = 560$  нм) МС-изомера

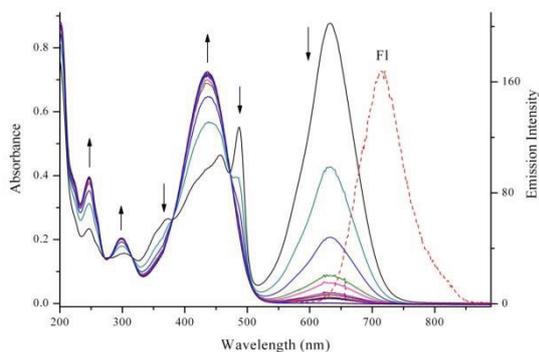
После прекращения облучения происходит восстановление окраски раствора вследствие протекания обратной термической реакции раскрытия цикла, приводящей к увеличению концентрации мероцианиновой формы (СП→МЦ) (схема 2). Кинетика темного релаксационного процесса удовлетворительно описывается моноэкспоненциальной функцией (рис. 4).

Характеристическое время термической релаксации составляет 998.5 с ( $k_{СП-МЦ} = 0.0010$ ).

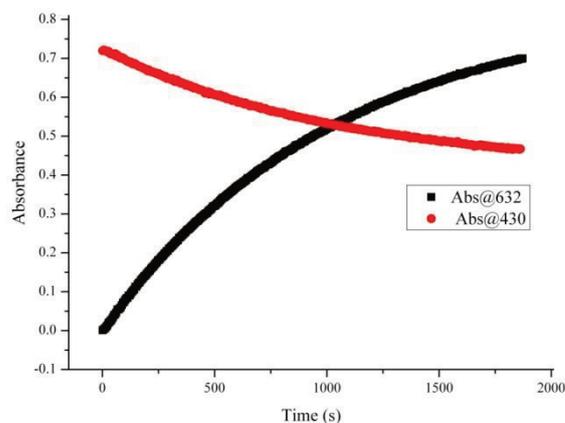


**Рис. 4.** Кинетическая кривая термического процесса окрашивания после прекращения облучения ( $\lambda_{обл} = 578$  нм) раствора соединения **4** в ацетонитриле ( $C = 2 \cdot 10^{-5}$  М,  $T = 293$  К). Точки – экспериментальные данные, линия – результат аппроксимации

При облучении спиропирана **1** УФ-светом (365 нм) в аналогичных условиях неожиданно было обнаружено, что реакция фотоизомеризации протекает в том же направлении, причем мероцианин в данном случае полностью циклизуется (поглощение при 632 нм падает до нуля), что, в частности, позволило определить молярные коэффициенты экстинкции закрытой СП-формы (рис. 5). Прекращение облучения также как и в предыдущем случае приводит к восстановлению термического равновесия и сопровождается ростом полосы поглощения при 632 нм и спадом полосы при 430 нм (рис. 6). Характеристическое время термической релаксации СП→МЦ составило близкое значение – 1021.8 с ( $k_{СП-МЦ} = 0.0010$ ).



**Рис. 5.** Изменения в спектрах поглощения соединения **1** при облучении светом 365 нм ( $\Delta t = 5$  с) в ацетонитриле ( $C = 2 \cdot 10^{-5}$  М,  $T = 293$  К) и спектр флуоресценции МЦ-изомера (пунктирная линия) ( $\lambda_{обл} = 560$  нм).



**Рис. 6.** Кинетические кривые термической реакции соединения **1** после прекращения облучения УФ-светом ( $\lambda_{обл} = 365$  нм) в ацетонитриле ( $C = 2 \cdot 10^{-5}$  М,  $T = 293$  К)

Отдельно стоит отметить, что открытый МЦ-изомер спиропирана **1** обладает ярко выраженной флуоресценцией в области ближнего ИК диапазона с максимумом при 715 нм и  $\Phi_{Fl} = 0.02$  (рис. 3, 5). Интенсивность данной флуоресценции падает при облучении раствора спиропирана как видимым, так и УФ-светом, делая данную систему крайне интересной для применения в области молекулярной электроники.

### III. ЭКСПЕРИМЕНТАЛЬНАЯ ЧАСТЬ

Все реагенты были приобретены у «Alfa Aesar» и «Мегс» и использовались в том виде, в котором они были получены. Использованные органические растворители были очищены и высушены в соответствии со стандартными методами.

Спектры ЯМР регистрировали на спектрометре Bruker AVANCE-600 (600 МГц) в растворах ДМСО- $d_6$ . Положение сигналов исследуемых веществ определялось по  $\delta$ -шкале и проведено относительно сигналов остаточных протонов дейтерорастворителя ДМСО- $d_6$  (2.49 м.д.).

ИК спектры соединений регистрировали на ИК спектрометре Varian Excalibur 3100 FT-IR с использованием метода частичного внутреннего отражения.

Электронные спектры поглощения и кинетические кривые исследуемых соединений регистрировали на спектрофотометре Agilent – 8453, оборудованном термостатирующей ячейкой. Облучение растворов фильтрованным светом ртутной лампы высокого давления проводили на оборудовании Newport 66902. Фотолюминесцентные спектры измеряли на флуоресцентном спектрофотометре Varian Cary Eclipse. Ацетонитрил спектрального класса («Aldrich») использовали для приготовления растворов. Квантовые выходы флуоресценции определяли относительно метиленового синего в воде в качестве стандарта ( $\phi = 0,02 \pm 0,005$ ).

Масс-спектры высокого разрешения регистрировали на спектрометре BrukerMaxis (электрораспылительная ионизация, в растворе ацетонитрила, с использованием  $\text{HCO}_2\text{Na}-\text{HCO}_2\text{H}$  для калибровки).

Элементный анализ проводился классическим методом [28].

Температуры плавления определяли на приборе Фишера-Джонса (FisherScientific).

Кристаллы, пригодные для монокристаллического рентгеноструктурного анализа, выращивали медленным испарением раствора соединения **1** в смеси ацетонитрила и этилового спирта с объемным соотношением 1:1. Параметры кристаллической элементарной ячейки и трехмерного набора интенсивностей были получены на дифрактометре Agilent Xcalibur Eos (MoK $\alpha$ -излучение, графитовый монохроматор, метод  $\omega$ -сканирования). Эмпирический учет поглощения проводился по методике Multiscan. Структура была расшифрована прямым методом и уточнена методом наименьших квадратов  $F^2$  с использованием матрицы SHELXTL в анизотропном приближении для неводородных атомов. Все расчеты выполнены с использованием программного комплекса SHELXTL [29].

**1,3,3-триметил-8'-фтор-6'-[(E)-2-(1'',3'',3''-триметил-3*H*-индолий-2'-ил)винил]спиро[индолино-2,2'-2*H*-хромен] перхлорат **1**.** 1.094 г (0.004 моль) 1,2,3,3-тетраметил-3*H*-индолия перхлората **2** внесли в кипящий раствор 0.336 г (0.002 моль) альдегида **3** в 20 мл изопропилового спирта. Затем добавили по каплям 0.28 мл триэтиламина. Смесь кипятили 3 часа. Растворитель выпаривали и остаток оставляли на ночь при комнатной температуре для образования осадка. Осадок отфильтровывали. Очищали с помощью колоночной хроматографии на силикагеле (элюент - хлороформ). Перекристаллизовали из ацетонитрила. Выход 0.743 г (64.2 %).  $T_{\text{пл}}$  320 °C.

ИК спектр,  $\nu$ ,  $\text{cm}^{-1}$ : 1610 (C=C); 1295, 1258 ( $\text{C}_{\text{аром}}-\text{N}$ ); 1097 (Cl=O,  $\text{ClO}_4^-$ ); 1022 (C-F); 929 ( $\text{C}_{\text{спиро}}-\text{O}$ ).

Спироциклическая форма (СП):

ЯМР  $^1\text{H}$ ,  $\delta$ , м.д.: 8.31 (д,  $J = 16.3$  Гц, 1H, H-11'), 8.14 (дд,  $J = 12.1, 1.8$  Гц, 1H, H-7'), 7.94 (д,  $J = 1.5$  Гц, 1H, H-5'), 7.87 – 7.82 (м, 2H, H-12', H-7''), 7.64 – 7.54 (м, 3H, H-4'', H-5'', H-6''), 7.14 (ддд,  $J = 10.1, 8.2, 4.5$  Гц, 3H, H-4', H-4, H-6), 6.83 (т,  $J = 7.4$  Гц, 1H, H-5), 6.64 (д,  $J = 7.7$  Гц, 1H, H-7), 6.04 (д,  $J = 10.4$  Гц, 1H, H-3'), 4.11 (с, 3H,  $\text{N}^+-\text{CH}_3$ ), 2.72 (с, 3H,  $\text{N}-\text{CH}_3$ ), 1.76 (с, 6H,  $\text{C}(3'')-\text{CH}_3$ ), 1.25 (с, 3H,  $\text{C}(3)-\text{CH}_3$ ), 1.14 (с, 3H,  $\text{C}(3)-\text{CH}_3$ ).

ЯМР  $^{19}\text{F}$ ,  $\delta$ , м.д.: -127.69 (д,  $J = 12.1$  Гц).

Мероцианиновая форма (МЦ):

ЯМР  $^1\text{H}$ ,  $\delta$ , м.д.: 8.37 – 8.33 (м, 2H, H-5', H-11'), , 8.24 (д,  $J = 14.9$  Гц, 2H, H-7', H-3'), 7.98 (д,  $J = 16.0$  Гц, 5H, H-12'), 7.82 – 7.87 (м, 2H, H-7'', H-5''), 7.80 (д,  $J = 7.3$  Гц, 1H, H-7), 7.75 (д,  $J = 8.0$  Гц, 5H, H-4), 7.64 – 7.54 (м, 4H, H-6'', H-4'', H-5, H-6), 7.30 (д,  $J = 15.8$  Гц, 1H,

H-4'), 4.03 (с, 3H,  $\text{N}^+-\text{CH}_3$ ), 4.02 (с, 3H,  $\text{N}^+-\text{CH}_3$ ), 1.78 (с, 12H,  $\text{C}(3'')-\text{CH}_3$ ,  $\text{C}(3)-\text{CH}_3$ ).

ЯМР  $^{19}\text{F}$ ,  $\delta$ , м.д.: -132.77 (д,  $J = 12.1$  Гц).

ЯМР  $^{13}\text{C}$ ,  $\delta$ , м.д.: 181.43, 181.30, 179.57, 155.06, 153.43, 151.99, 151.96, 151.71, 151.69, 150.17, 148.64, 148.55, 147.20, 146.02, 145.95, 143.41, 142.97, 142.71, 142.00, 141.90, 141.77, 135.70, 129.20, 128.88, 128.77, 128.63, 128.22, 128.20, 128.05, 127.63, 126.96, 126.91, 121.77, 121.50, 121.40, 121.38, 119.45, 117.43, 117.31, 116.19, 116.08, 114.98, 114.53, 113.97, 111.77, 110.89, 107.77, 107.01, 51.97, 51.88, 51.48, 51.11, 34.28, 33.81, 33.43, 28.40, 26.03, 25.95, 25.66, 25.25, 25.14, 19.42.

Масс-спектрометрия высокого разрешения (ESI):  $m/z$   $[\text{M}]^+$  выч. для  $\text{C}_{32}\text{H}_{32}\text{FN}_2\text{O}$ : 479.2493; найдено: 479.2490.

Найдено, %: C 66.42; H 5.58; Cl 6.11; F 3.24; N 4.79. Выч. %: C 66.38; H 5.53; Cl 6.14; F 3.28; N 4.84.  $\text{C}_{32}\text{H}_{32}\text{ClFN}_2\text{O}_5$ .

#### IV. ЗАКЛЮЧЕНИЕ

Таким образом, нами были получен и исследован новый негативно фотохромный спиропиран ряда индолина с сопряженным катионным фрагментом перспективный для создания новых элементов молекулярной электроники, а также устройств хранения информации.

Мы ожидаем, что в будущем спиропираны с сопряженным катионным фрагментом такого типа будут использованы в качестве легко настраиваемых и управляемых светом компонентов устройств для молекулярной электроники и фотоники.

#### ПОДДЕРЖКА

Работа выполнена при финансовой поддержке гранта РФФИ (грант № 20-03-00214 А), а рентгеноструктурное исследование выполнено в соответствии с государственным заданием, государственная регистрация № АААА-А19-119092390076-7 (В. В. Ткачев).

#### ЛИТЕРАТУРА

- [1] Lukyanov B. S., Lukyanova M. B. Spiropyran: synthesis, properties, and application // Chemistry of Heterocyclic compounds. 2005. V. 41. № 3. P. 281–311.
- [2] Bouas-Laurent H., Dürr H. Organic photochromism (IUPAC technical report) // Pure and Applied Chemistry. 2001. V. 73. № 4. P. 639–665.
- [3] Fischer, E., Hirshberg Y. Formation of Coloured Forms of Spirans by Low-Temperature Irradiation // Journal of the Chemical Society. 1952. P.4522–4524.
- [4] Hirshberg Y. Reversible Formation and Eradication of Colors by Irradiation at Low Temperatures. A Photochemical Memory Model // Journal of the American Chemical Society. 1956. V. 78. № 10. P. 2304–2312.
- [5] Bertelson R. C. Spiropyran // Organic Photochromic and Thermochromic Compounds. Springer, Boston, MA, 2002. P. 11–83.
- [6] Klajn R. Spiropyran-based dynamic materials // Chemical Society Reviews. 2014. V. 43. № 1. P. 148–184.

- [7] Minkin V. I. Photo-, thermo-, solvato-, and electrochromic spiroheterocyclic compounds // *Chemical reviews*. 2004. V. 104. №. 5. P. 2751–2776.
- [8] Pugachev A.D., Mukhanov E.L., Ozhogin I.V., Kozlenko A.S., Metelitsa A.V., Lukyanov B.S. Isomerization and changes of the properties of spiropyran by mechanical stress: advances and outlook // *Chemistry of Heterocyclic Compound*. 2021. V. 57. P. 122–130.
- [9] Feringa B. L., Browne W. R. (ed.). *Molecular switches*. John Wiley & Sons. 2011. 296 P.
- [10] Natali M., Giordani S. Molecular switches as photocontrollable “smart” receptors // *Chemical Society Reviews*. 2012. V. 41. №. 10. P. 4010–4029.
- [11] Paramonov S. V., Lokshin V., Fedorova O. A. Spiropyran, chromene or spirooxazine ligands: insights into mutual relations between complexing and photochromic properties // *Journal of Photochemistry and Photobiology C: Photochemistry Reviews*. 2011. V. 12. №. 3. P. 209–236.
- [12] Abdel-Mottaleb M. S. A., Saif M., Attia M.S., Abo-Aly M.M., Mobarez S.N. Lanthanide complexes of spiropyran photoswitch and sensor: Spectroscopic investigations and computational modelling // *Photochemical & Photobiological Sciences*. 2018. V. 17. №. 2. P. 221–230.
- [13] Koçer A., Walko M., Meijberg W., Feringa B.L. A light-actuated nanovalve derived from a channel protein // *Science*. 2005. V. 309. №. 5735. P. 755–758.
- [14] Andréasson J., Pischel U. Storage and Processing of Information Using Molecules: The All-Photonic Approach with Simple and Multi-Photochromic Switches // *Israel Journal of Chemistry*. 2013. V. 53. №. 5. P. 236–246.
- [15] Tamaki T., Minode K., Namai Y., Ohto T., Yamada R., Masai H., Tada H., Terao J.. Mechanical switching of current–voltage characteristics in spiropyran single-molecule junctions // *Nanoscale*. 2020. V. 12. №. 14. P. 7527–7531
- [16] Huang X., Li T. Recent progress in the development of molecular-scale electronics based on photoswitchable molecules // *Journal of Materials Chemistry C*. 2020. V. 8. №. 3. P. 821–848.
- [17] Walkey M.C., Peiris C.R., Ciampi S., Aragonés A., Domínguez-Espíndola R.B., Jago D., Pulbrook T., Skelton B.W., Sobolev A.N., Perez I.D., Piggott M.J., Koutsantonis G.A., Darwish N. Chemically and Mechanically Controlled Single-Molecule Switches Using Spiropyran // *ACS applied materials & interfaces*. 2019. V. 11. №. 40. P. 36886–36894.
- [18] Pinheiro C., Parola A.J., Laia C.A.T., Camara A., Pina F. Multiresponsive chromogenic systems operated by light and electrical inputs // *New Journal of Chemistry*. 2009. V. 33. №. 10. P. 2144–2147.
- [19] Tuktarov A.R., Salikhov R.B., Khuzin A.A., Popod'ko N.R., Safargalin I.N., Mullagaliev I.N., Dzhemilev U.M. Photocontrolled organic field effect transistors based on the fullerene C 60 and spiropyran hybrid molecule // *RSC Advances*. 2019. V. 9. №. 13. P. 7505–7508.
- [20] Zhang H., Guo X., Hui J., Hu S., Xu W., Zhu D. Interface engineering of semiconductor/dielectric heterojunctions toward functional organic thin-film transistors // *Nano letters*. 2011. V. 11. №. 11. P. 4939–4946.
- [21] Suda M., Kato R., Yamamoto H. M. Light-induced superconductivity using a photoactive electric double layer // *Science*. 2015. V. 347. №. 6223. P. 743–746.
- [22] Minkin V.I. Molecular computers // «*Chemistry and life*». 2004. №. 2. C. 13–17.
- [23] Пугачев А.Д., Ожогин И.В., Лукьянова М.Б., Лукьянов Б.С., Козленко А.С., Ростовцева И.А., Макарова Н.И., Метелица А.В., Ткачѳв В.В. Новые спиропираны для создания элементов молекулярной электроники и фотоники // *Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС)*. 2020. Выпуск 3. С. 139–146. doi:10.31114/2078-7707-2020-3-139-146.
- [24] Zhang H., Yi T., Li F., Delahaye E., Yu P., Clement R. Photochromic response of nanoparticles of spiropyran–MnPS3 intercalate: A search for optically bistable nanocomponents // *Journal of Photochemistry and Photobiology A: Chemistry*. 2007. V. 186. №. 2-3. P. 173–177.
- [25] Frolova L. A., Rezvanova A.A., Lukyanov B.S., Sanina N.A., Troshin P.A., Aldoshin S.M. Design of rewritable and read-only non-volatile optical memory elements using photochromic spiropyran-based salts as light-sensitive materials // *Journal of Materials Chemistry C*. 2015. V. 3. №. 44. P. 11675–11680.
- [26] Aldoshin S.M., Yurieva E.A., Shilov G.V., Kurganova E.V., Morgunov R.B., Lukyanov B.S., Minkin V.I. Synthesis, structure, and the photomagnetic effect in crystals of 1,3,3,7'-tetramethylspiro[indoline-2,2'-2H-pyrano[3,2-f]quinolinium] tris(oxalato)chromate(III) // *Russian Chemical Bulletin*. 2008. V. 57. P. 2495–2505.
- [27] Aldoshin S.M., Atovmyan L.O., D'yachenko O.A., Gal'bershtam M.A. Molecular and crystal structure of 1,3,3-trimethyl-6'-nitro-8'-bromospiro(indolin-2,2'-[2H-1]-benzopyran) and products of its photochemical conversion // *Bulletin of the Academy of Sciences of the USSR, Division of chemical science*. 1981. V. 30. P. 2262–2270.
- [28] N. E. Gel'man, E.A. Terent'eva, T.M. Shanina, L.M. Kiparenko, *Metody kolichestvennogo organicheskogo elementnogo analiza [Methods of Quantitative Organic Elemental Analysis]*, Khimiya, Moscow. 1987. 296 P.
- [29] SHELXTL v. 6.14, Structure Determination Software Suite, Bruker AXS, Madison, Wisconsin (USA), 2000.

## New Negative Photochromic Spiropyran for Molecular Electronics and Photovoltaics

A.D. Pugachev<sup>1</sup>, I.V. Ozhogin<sup>1</sup>, I.M. El-Sewify<sup>1,3</sup>, A.S. Kozlenko<sup>1</sup>, N.I. Makarova<sup>1</sup>, A.V. Metelitsa<sup>1</sup>, V.V. Tkachev<sup>2</sup>, B.S. Lukyanov<sup>1</sup>

<sup>1</sup>Institute of Physical and Organic Chemistry, Southern Federal University, Rostov-on-Don, artem\_d\_pugachev@mail.ru

<sup>2</sup>Institute of Problems of Chemical Physics, Russian Academy of Sciences

Chernogolovka, Moscow Region

<sup>3</sup>Ain Shams University, Abbassia, Cairo, Egypt

**Abstract** — The article describes the preparation of a new negatively photochromic spiropyran, which is promising for creation of elements of molecular electronics and photonics, as well as memory devices. By studying the structural features and spectral-kinetic characteristics, their effectiveness as a material for this field of application is confirmed.

**Keywords** — molecular electronic, molecular switches, spiropyrans, photovoltaics, negative photochromism.

#### REFERENCES

- [1] Lukyanov B. S., Lukyanova M. B. Spiropyrans: synthesis, properties, and application // *Chemistry of Heterocyclic compounds*. 2005. V. 41. №. 3. P. 281–311.
- [2] Bouas-Laurent H., Dürr H. Organic photochromism (IUPAC technical report) // *Pure and Applied Chemistry*. 2001. V. 73. №. 4. P. 639–665.
- [3] Fischer, E., Hirshberg Y. Formation of Coloured Forms of Spirans by Low-Temperature Irradiation // *Journal of the Chemical Society*. 1952. P.4522–4524.
- [4] Hirshberg Y. Reversible Formation and Eradication of Colors by Irradiation at Low Temperatures. A Photochemical Memory Model // *Journal of the American Chemical Society*. 1956. V. 78. № 10. P. 2304–2312.
- [5] Bertelson R. C. Spiropyrans // *Organic Photochromic and Thermochromic Compounds*. Springer, Boston, MA, 2002. P. 11–83.
- [6] Klajn R. Spiropyran-based dynamic materials // *Chemical Society Reviews*. 2014. V. 43. №. 1. P. 148–184.
- [7] Minkin V. I. Photo-, thermo-, solvato-, and electrochromic spiroheterocyclic compounds // *Chemical reviews*. 2004. V. 104. №. 5. P. 2751–2776.
- [8] Pugachev A.D., Mukhanov E.L., Ozhogin I.V., Kozlenko A.S., Metelitsa A.V., Lukyanov B.S. Isomerization and changes of the properties of spiropyrans by mechanical stress: advances and outlook // *Chemistry of Heterocyclic Compound*. 2021. V. 57. P. 122–130.
- [9] Feringa B. L., Browne W. R. (ed.). *Molecular switches*. John Wiley & Sons. 2011. 296 P.
- [10] Natali M., Giordani S. Molecular switches as photocontrollable “smart” receptors // *Chemical Society Reviews*. 2012. V. 41. №. 10. P. 4010–4029.
- [11] Paramonov S. V., Lokshin V., Fedorova O. A. Spiropyran, chromene or spirooxazine ligands: insights into mutual relations between complexing and photochromic properties // *Journal of Photochemistry and Photobiology C: Photochemistry Reviews*. 2011. V. 12. №. 3. P. 209–236.
- [12] Abdel-Mottaleb M. S. A., Saif M., Attia M.S., Abo-Aly M.M., Mobarez S.N. Lanthanide complexes of spiropyran photoswitch and sensor: Spectroscopic investigations and computational modelling // *Photochemical & Photobiological Sciences*. 2018. V. 17. №. 2. P. 221–230.
- [13] Koçer A., Walko M., Meijberg W., Feringa B.L. A light-actuated nanovalve derived from a channel protein // *Science*. 2005. V. 309. №. 5735. P. 755–758.
- [14] Andréasson J., Pischel U. Storage and Processing of Information Using Molecules: The All-Photonic Approach with Simple and Multi-Photochromic Switches // *Israel Journal of Chemistry*. 2013. V. 53. №. 5. P. 236–246.
- [15] Tamaki T., Minode K., Namai Y., Ohto T., Yamada R., Masai H., Tada H., Terao J.. Mechanical switching of current–voltage characteristics in spiropyran single-molecule junctions // *Nanoscale*. 2020. V. 12. №. 14. P. 7527–7531
- [16] Huang X., Li T. Recent progress in the development of molecular-scale electronics based on photoswitchable molecules // *Journal of Materials Chemistry C*. 2020. V. 8. №. 3. P. 821–848.
- [17] Walkey M.C., Peiris C.R., Ciampi S., Aragones A., Domínguez-Espíndola R.B., Jago D., Pulbrook T., Skelton B.W., Sobolev A.N., Perez I.D., Piggott M.J., Koutsantonis G.A., Darwish N. Chemically and Mechanically Controlled Single-Molecule Switches Using Spiropyrans // *ACS applied materials & interfaces*. 2019. V. 11. №. 40. P. 36886–36894.
- [18] Pinheiro C., Parola A.J., Laia C.A.T., Camara A., Pina F. Multiresponsive chromogenic systems operated by light and electrical inputs // *New Journal of Chemistry*. 2009. V. 33. №. 10. P. 2144–2147.
- [19] Tuktarov A.R., Salikhov R.B., Khuzin A.A., Popod'ko N.R., Safargalin I.N., Mullagaliev I.N., Dzhemilev U.M. Photocontrolled organic field effect transistors based on the fullerene C 60 and spiropyran hybrid molecule // *RSC Advances*. 2019. V. 9. №. 13. P. 7505–7508.
- [20] Zhang H., Guo X., Hui J., Hu S., Xu W., Zhu D. Interface engineering of semiconductor/dielectric heterojunctions toward functional organic thin-film transistors // *Nano letters*. 2011. V. 11. №. 11. P. 4939–4946.
- [21] Suda M., Kato R., Yamamoto H. M. Light-induced superconductivity using a photoactive electric double layer // *Science*. 2015. V. 347. №. 6223. P. 743–746.
- [22] Minkin V.I. Molecular computers // «*Chemistry and life*». 2004. № 2. C. 13–17.
- [23] Pugachev A.D., Ozhogin I.V., Lukyanova M.B., Lukyanov B.S., Kozlenko A.S., Rostovtseva I.A., Makarova N.I., Metelitsa A.V., Tkachev V.V. New spiropyrans for creating elements of molecular electronics and photonics // *Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020. Issue 3. P. 139-146. doi:10.31114/2078-7707-2020-3-139-146*
- [24] Zhang H., Yi T., Li F., Delahaye E., Yu P., Clement R. Photochromic response of nanoparticles of spiropyran–MnPS3 intercalate: A search for optically bistable nanocomponents // *Journal of Photochemistry and Photobiology A: Chemistry*. 2007. V. 186. №. 2-3. P. 173–177.
- [25] Frolova L. A., Rezvanova A.A., Lukyanov B.S., Sanina N.A., Troshin P.A., Aldoshin S.M. Design of rewritable and read-only non-volatile optical memory elements using photochromic spiropyran-based salts as light-sensitive materials // *Journal of Materials Chemistry C*. 2015. V. 3. №. 44. P. 11675–11680.
- [26] Aldoshin S.M., Yurieva E.A., Shilov G.V., Kurganova E.V., Morgunov R.B., Lukyanov B.S., Minkin V.I. Synthesis, structure, and the photomagnetic effect in crystals of 1,3,3,7'-tetramethylspiro[indoline-2,2'-2H-pyran[3,2-f]quinolinium] tris(oxalato)chromate(III) // *Russian Chemical Bulletin*. 2008. V. 57. P. 2495–2505.
- [27] Aldoshin S.M., Atovmyan L.O., D'yachenko O.A., Gal'bershtam M.A. Molecular and crystal structure of 1,3,3-trimethyl-6'-nitro-8'-bromospiro(indolin-2,2'-[2H-1]-benzopyran) and products of its photochemical conversion // *Bulletin of the Academy of Sciences of the USSR, Division of chemical science*. 1981. V. 30. P. 2262–2270.
- [28] N. E. Gel'man, E.A. Terent'eva, T.M. Shanina, L.M. Kiparenko, *Metody kolichestvennogo organicheskogo elementnogo analiza [Methods of Quantitative Organic Elemental Analysis]*, Khimiya, Moscow, 1987. 296 P.
- [29] SHELXTL v. 6.14, Structure Determination Software Suite, Bruker AXS, Madison, Wisconsin (USA), 2000.

## Влияние рассогласования структуры с сильными модальными искажениями на целостность сигнала

Е.С. Жечев, В.П. Костелецкий, А.М. Заболоцкий

Томский государственный университет систем управления и радиоэлектроники, г. Томск,

zhechev75@gmail.com

**Аннотация** — На примере микрополосковой линии передачи проанализировано влияние рассогласования структуры с сильными модальными искажениями на целостность полезного сигнала. Представлены результаты электродинамического моделирования коэффициента передачи, информационно-зависимого фазового и амплитудного отклонений исследуемой структуры в согласованной, слабо и сильно рассогласованных конфигурациях. Результаты получены с учетом потерь в проводниках и диэлектрике. Даны практические рекомендации по проектированию устройств с модальными искажениями.

**Ключевые слова** — микрополосковая линия передачи, полезный сигнал, информационно-зависимые фазовые отклонения, вероятность битовых ошибок, модальные искажения, модальный фильтр.

### I. ВВЕДЕНИЕ

При передаче сигнала в высокоскоростных цифровых схемах выдвигаются жесткие требования к целому ряду параметров. К ним относятся собственные задержки логических элементов и микросхем, задержки на переключение, время установки и удержания, длительности фронта и спада. Но наиболее важным параметром для синхронных систем является разность между принятым синхросигналом и сигналом с данными [1]. В большинстве высокочастотных приложений на частотах свыше 100 МГц сигнал начинает проявлять аналоговые свойства. Явления дисперсии и интерференции искажают входной сигнал и ухудшают качество его приема [2]. Любая микрополосковая линия (МПЛ) с потерями или линия с частотно зависимыми фазовыми скоростями сдвигает фронты переданного сигнала относительно идеального положения. Более того, в связанных структурах с сильной электромагнитной связью сигнал может распространяться с различными фазовыми скоростями. Большая разность погонных задержек мод в таких структурах способна ещё сильнее ухудшить исходный сигнал. В случае цифрового сигнала различные битовые последовательности будут приходить в разное время. Такое явление носит название информационно-зависимого фазового отклонения [3]. В общем случае под фазовым отклонением понимается изменение времени прихода цифрового сигнала относительно его идеального положения [4], [5]. Анализ фазового и

амплитудного отклонений становится все более важным при проектировании помехозащитных устройств для сигнальных цепей радиоэлектронной аппаратуры (РЭА), а также различных линий передачи [6]–[8]. Вводимое рассогласование в соседних (пассивных) проводниках, наличие неоднородностей, а также различные скорости распространения мод в линии передачи, увеличивают вероятность появления битовых ошибок. Поэтому, анализ целостности полезного сигнала в полосе пропускания для структур с сильными модальными искажениями представляется актуальным. Действительно, при работе высокочастотного передающего или высоковольтного коммутационного оборудования возникают сложные переходные процессы [9]. Они способны генерировать широкополосные излучаемые и кондуктивные эмиссии [10]. Наиболее опасным видом электромагнитных помех (ЭМП) является сверхкороткий импульс (СКИ). За счет широкого спектра и малой длительности он способен обходить традиционные системы защиты [11]. Одним из направлений исследований в области электромагнитной совместимости является проектирование устройств защиты от кондуктивных помех малой длительности. Перспективными защитными устройствами в данной области являются модальные фильтры (МФ) и меандровые линии задержки, имеющие различные конфигурации [12]–[14] и представляющие собой связанные МПЛ. В основу таких устройств положен принцип модального разложения: и за счет большого различия скоростей распространения мод в МПЛ достигается разложение исходного импульса малой длительности на последовательность импульсов меньшей амплитуды [15]. Цель исследования – оценить влияние рассогласования связанной МПЛ (за счет использования различных оконечных нагрузок на ближнем и дальнем концах пассивного проводника) на целостность полезного сигнала на выходе активной линии. Для этого необходимо построить компьютерную модель рассматриваемой линии, получить частотные и временные характеристики, а также выполнить анализ полученных результатов.

### II. ПОДХОДЫ, МЕТОДЫ И МАТЕРИАЛЫ

В данной работе исследуется двухпроводный МФ, поперечное сечение которого изображено на рис. 1, а эквивалентная схема включения приведена на рис. 2.

Полезный сигнал передается по первому проводнику, обозначенному как активный. Второй проводник, являющийся пассивным по отношению к первому, необходим для появления второй моды. Изменение оконечных нагрузок пассивных проводников зачастую улучшает ослабление помех [16].

Исходные электрические характеристики исследуемого МФ представлены в табл. 1. Материал подложки выбран на основе образца  $Al_2O_3$  96 % (относительная диэлектрическая проницаемость  $\epsilon_r = 9,4$ , тангенс угла диэлектрических потерь  $\tan\delta = 0,0004$ , толщина фольги  $t = 105$  мкм, высота диэлектрической подложки  $h = 500$  мкм). Материал проводника – медь, с проводимостью  $\sigma = 5,8 \times 10^7$  См/м. Исследуемый МФ, соответствующий характеристикам из табл. 1, обладает следующими геометрическими параметрами:  $w = 0,4$  мм,  $s = 0,2$  мм,  $l = 500$  мм. Оконечные нагрузки на концах пассивного проводника задаются с помощью R3 и R4. Короткое замыкание (K3) и обрыв (XX) имитируются сопротивлениями 1 мОм и 1 ГОм, соответственно. В работе исследованы 9 конфигураций: согласованная (50-50), слабо рассогласованные (50-K3, 50-XX, K3-50, XX-50) и сильно рассогласованные (K3-K3, XX-XX, XX-K3, K3-XX).

Таблица 1  
Электрические характеристики МФ

Параметр	Расчет
Волновое сопротивление	50
Разность погонных задержек мод	1,3 нс
Токовая пропускная способность	1 А
Частота среза (по уровню -3 дБ)	400 МГц
Частота первого резонанса	740 МГц
Максимальное вносимое затухание в полосе пропускания	-3 дБ
Максимальное вносимое затухание в полосе задерживания	-16 дБ
Максимальное отражение от первого порта в полосе пропускания не более	-16 дБ

При моделировании помехозащитных устройств, на основе связанных МПЛ, могут применяться различные подходы. Наиболее распространенными являются квазистатический, схмотехнический и электродинамический подходы. В ходе электродинамического моделирования решаются уравнения Максвелла. Это позволяет учесть все типы волн, распространяющиеся вдоль линии передачи. Электродинамический подход с учетом потерь в проводниках и диэлектрике применен в данном исследовании благодаря высокой достоверности получаемых результатов. В качестве среды моделирования использовано программное обеспечение PathWave Advanced Design System (ADS 2020).

В зависимости от параметров сигнала и топологии линии передачи, переданные ранее битовые последовательности могут влиять на фронт и амплитуду последующих импульсов. Это может быть вызвано интерференцией падающих и отраженных волн, перекрестными помехами, символьной дисперсией и их различной скоростью распространения вдоль линии передачи, что приводит к отклонениям фазы и амплитуды полезного сигнала. Для определения информационно-зависимых отклонений фазы и амплитуды сигнала при прохождении через МФ, требуется проанализировать большое количество битовых последовательностей. В данном исследовании использована псевдослучайная битовая последовательность (ПСБП), размером 10000 байт. На рис. 3 показана форма импульсов, соответствующая одному единичному интервалу ПСБП. Время нарастания ( $t_r$ ) и время спада ( $t_f$ ) равны 1 нс, длительность единичного интервала (UI) 6 нс, амплитуда импульсов 1 В. Следует отметить, что большая часть энергетической составляющей сигнала лежит в полосе пропускания МФ. Такая ПСБП подавалась на вход активного проводника МФ (V5), а формы напряжения анализировали на выходе активной линии (V2).

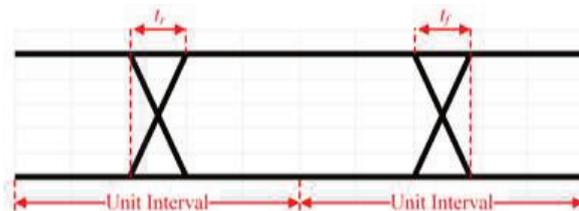


Рис. 3. Идеальные формы импульсов ПСБП

На первом этапе вычислялась матрица рассеяния МФ в диапазоне частот от 0 до 3 ГГц. Далее для анализа прохождения одиночного импульса ПСБП на вход активной линии (V1) частотно определенного МФ подавался трапециевидный импульс (фронт и спад длительностью по 1 нс, плоская вершина длительностью 6 нс, амплитуда 1 В). Реакция системы на входное воздействие изучалась на выходе активной линии (V2). В работе анализируются информационно-зависимые фазовое и амплитудное отклонения путем построения глазковых диаграмм. При моделировании случайное отклонение, вызванное тепловым, дробовым и фликкер-шумами, принято равным 0 и не учитывалось.

### III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

В данном разделе представлены результаты электродинамического моделирования частотных и временных характеристик, а также информационно-зависимых фазовых и амплитудных отклонений МФ.

#### A. Отклик в частотной области

Результаты электродинамического моделирования частотной зависимости модуля  $|S_{21}|$  представлены на рис. 4.

Таблица 2

Результаты моделирования МФ  
в частотной области

№	Конфигурация	$F_c$ , ГГц	$F_{R1}$ , ГГц	$F_{R2}$ , ГГц
1	КЗ-КЗ	0,54	0,69	2,27
2	50-50	0,34	0,77	2,31
3	ХХ-ХХ	0,58	0,80	2,24
4	ХХ-КЗ	0,49	0,79	2,26
5	КЗ-ХХ	0,54	0,79	2,26
6	50-КЗ	0,35	0,79	2,27
7	50-ХХ	0,34	0,81	2,25
8	КЗ-50	0,35	0,79	2,27
9	ХХ-50	0,34	0,80	2,25

Независимо от исследуемой конфигурации, наблюдается, что МФ близок к фильтру нижних частот

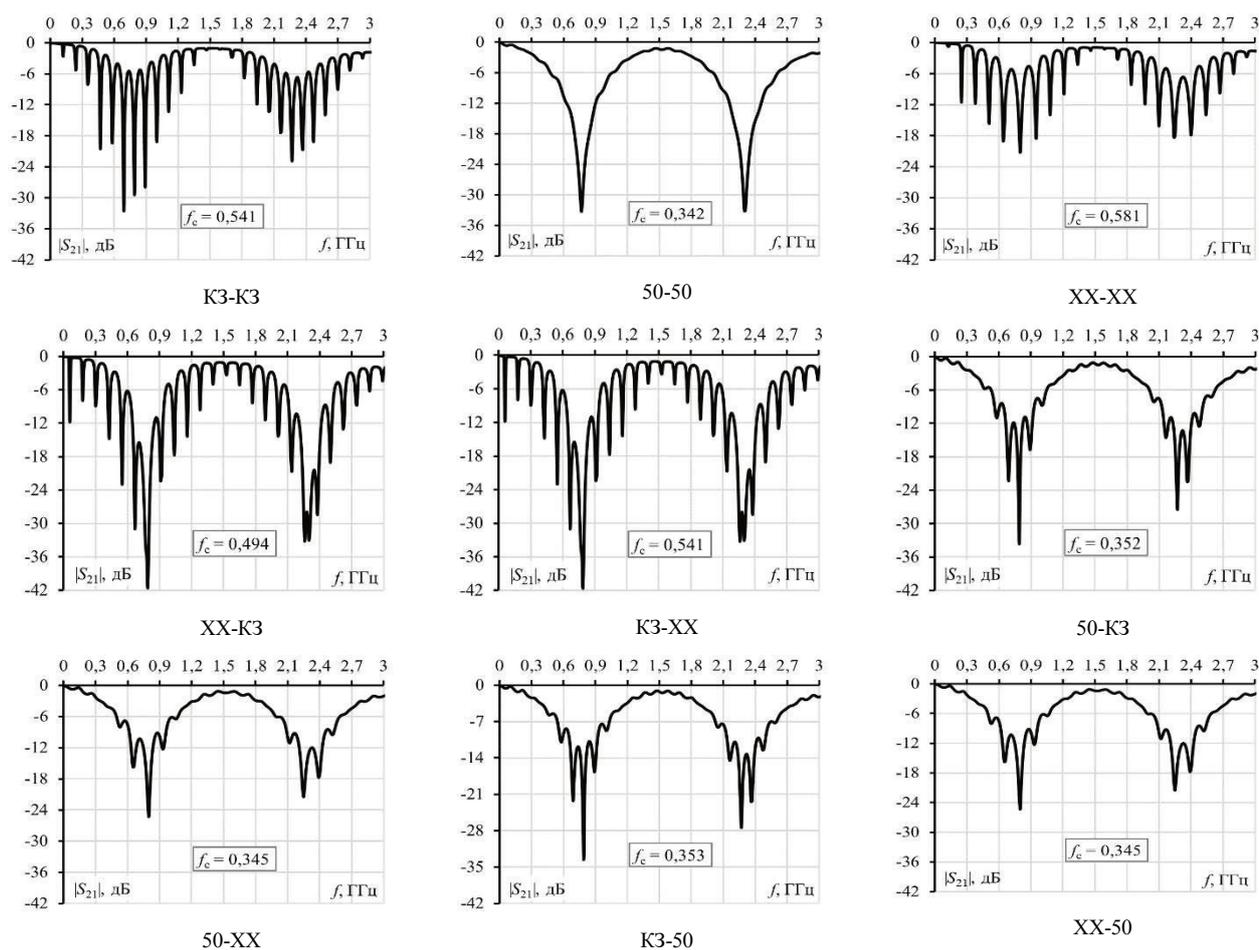


Рис. 4. Частотные зависимости  $|S_{21}|$  при различных оконечных нагрузках на концах пассивной линии

После первого резонанса в интервале от  $f_{r1}$  до 1,5 ГГц передаточная характеристика начинает возрастать. Монотонный характер наблюдается только в конфигурации 50-50. В конфигурациях ХХ-КЗ и КЗ-

или гребенчатому фильтру. Форма огибающей передаточной характеристики МФ обусловлена габаритами и электрическими параметрами МФ. Частота среза  $f_c$ , а также частоты первого  $f_{r1}$  и второго  $f_{r2}$  резонансов представлены в табл. 2. В интервале частот от  $f_c$  до  $f_{r1}$  передаточная характеристика МФ монотонно убывает только в полностью согласованной конфигурации (50-50). В вариантах, когда один или оба конца пассивной линии рассогласованы, убывающая функция не является монотонной (слабо рассогласованы). Наблюдаются дополнительные резонансы различной амплитуды и частоты. Несмотря на то, что они могут вносить дополнительное ослабление, для целостности полезного сигнала их наличие нежелательно. Они говорят о появлении стоячих волн в активной и пассивной линиях МФ. Вследствие этого ухудшается качество полезного сигнала.

ХХ на частоте  $f_{r1}$  наблюдается минимальный уровень (-42 дБ). Он максимально увеличивается (до -21 дБ) в конфигурации ХХ-ХХ. Несмотря на то, что все характеристики имеют схожую форму огибающей,

Результаты моделирования МФ  
во временной области

№	Конфигурация	$U_1$ , В (основ.)	$ U_2 _{\text{макс}}$ , В (отраж.)
1	КЗ-КЗ	0,986	0,102
2	50-50	0,954	0,04
3	XX-XX	0,99	0,09
4	XX-КЗ	0,918	0,19
5	КЗ-XX	0,924	0,19
6	50-КЗ	0,954	0,064
7	50-XX	0,958	0,052
8	КЗ-50	0,954	0,064
9	XX-50	0,956	0,052

максимальное и минимальное значения  $f_c$  отклоняются друг от друга на 26 %,  $f_{r1}$  – на 8%, а  $f_{r2}$  – на 1,53%. Стоит отметить, что представленные характеристики не позволяют с высокой степенью достоверности оценить качество полезного сигнала на выходе активной линии МФ. Очевидно, что исследование частотной зависимости  $|S_{21}|$  недостаточно при проведении анализа полезного сигнала.

### В. Отклик во временной области

Отклик системы на воздействие одиночного импульса при различных граничных условиях на пассивной линии представлен на рис. 5. Так как МФ представляет собой МПЛ с потерями, они оказывают влияние на импульс. Так, затягивание фронта и спада и уменьшение амплитуды импульсов разложения вызваны вносимыми потерями, которые зависят от многих факторов: конечной проводимости сигнальных и опорных проводников, тангенса угла диэлектрических потерь, материала подложки, потерь на излучение, шероховатости поверхности проводников, а также изрезанностью их кромок. Наименьшие искажения формы импульса наблюдаются в согласованной конфигурации, тогда как наихудшие искажения соответствуют сильно рассогласованным конфигурациям (табл. 3). При этом неплохой результат показывают слабо рассогласованные конфигурации: из-

за частичного согласования отраженные импульсы рассеиваются на резисторах и не искажают сигнал.

### С. Фазовые и амплитудные отклонения

В данном разделе представлены результаты электродинамического моделирования информационно-зависимых фазовых и амплитудных отклонений. Глазковые диаграммы для всех исследуемых конфигураций изображены на рис. 6. Наблюдается, что наименьшие амплитудные и фазовые отклонения соответствуют конфигурации 50-50. Минимальные ширина  $w_j$  и высота  $h_j$  «глаза» составили

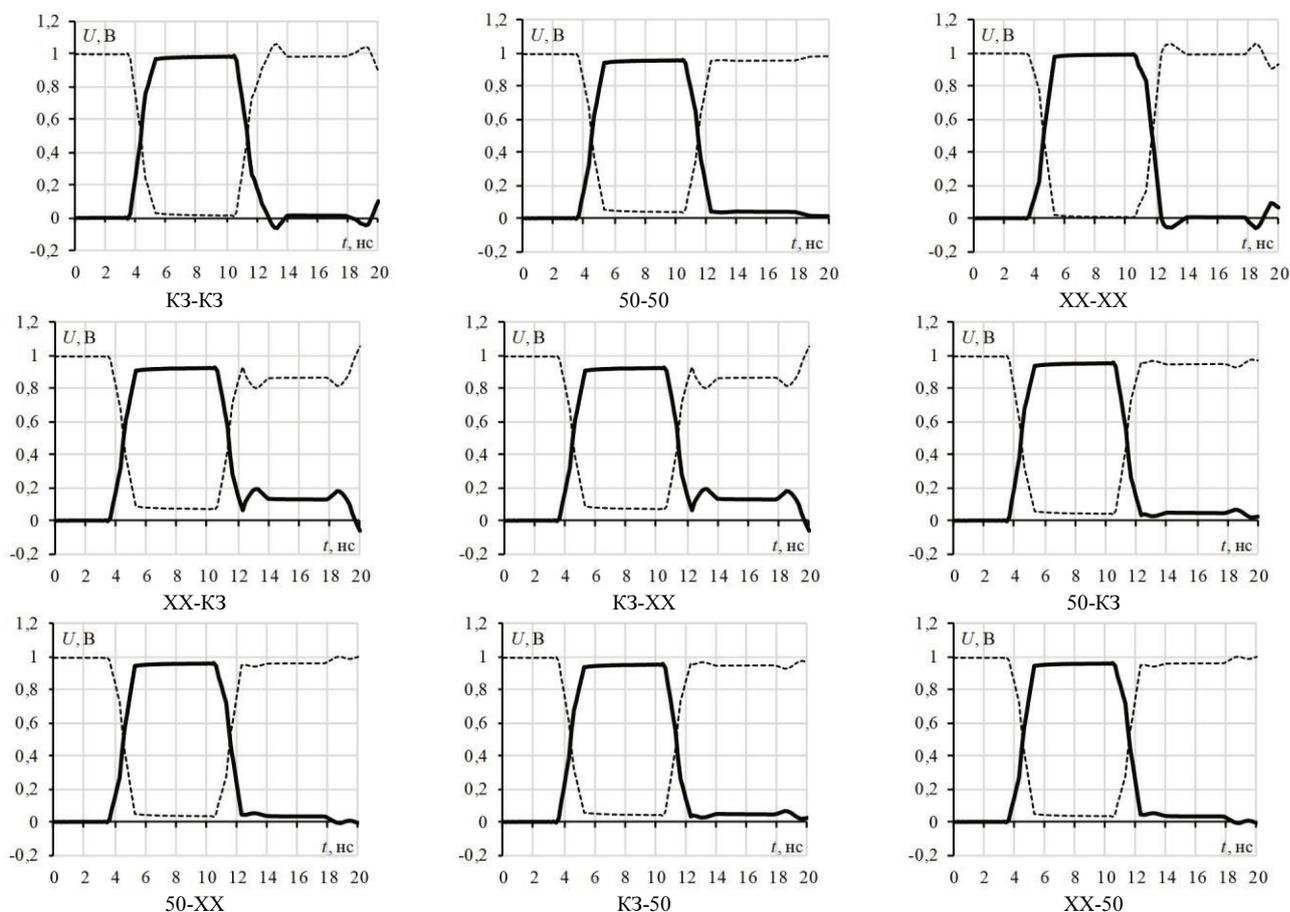
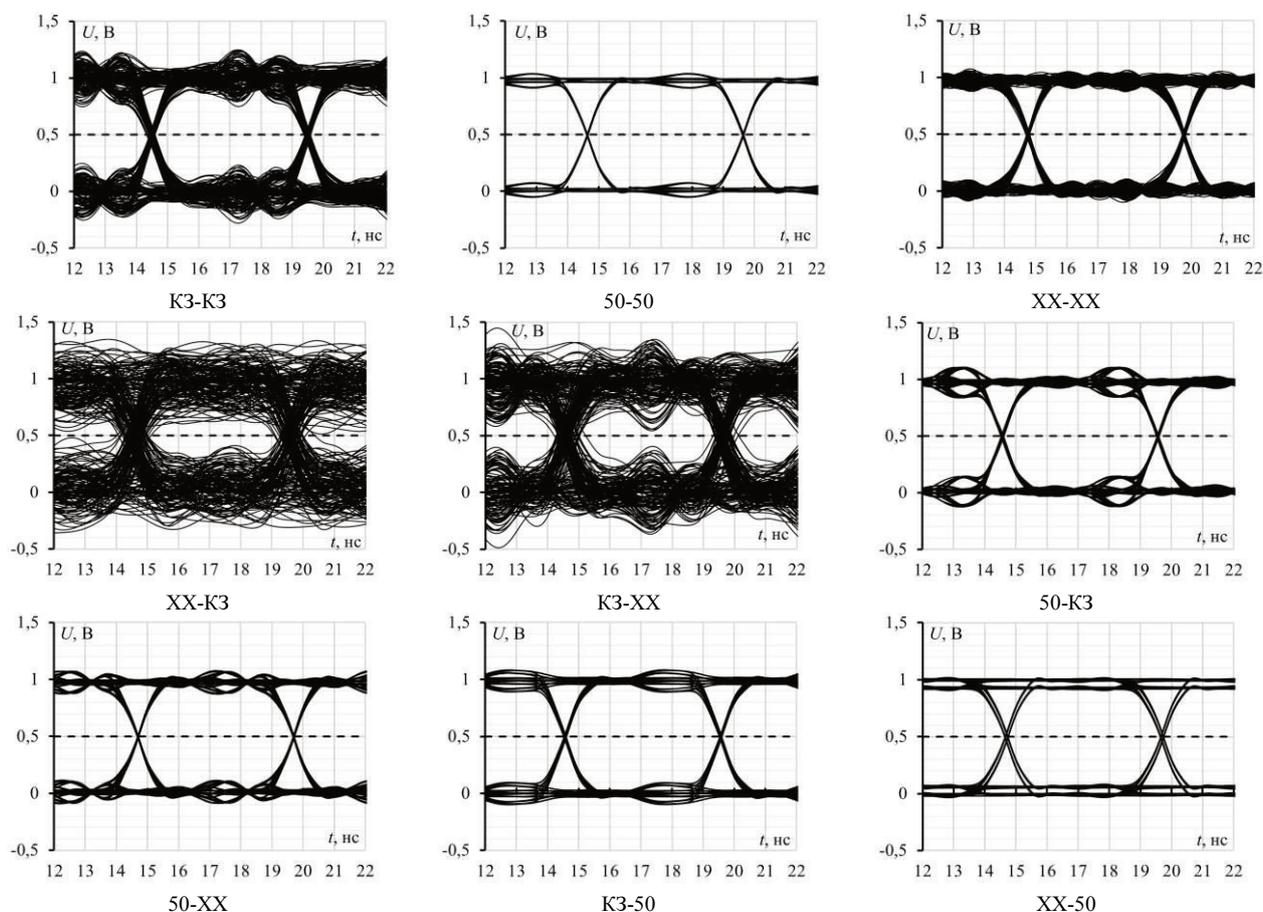


Рис. 5. Формы напряжения одиночного импульса ПСБП на выходе активной линии при различных оконечных нагрузках на концах пассивной линии

4,85 нс и 0,836 В, соответственно. Абсолютные отклонения от эталонных значений составили 0,15 нс и 0,164 мВ, соответственно. Четко прослеживается переход между логическими уровнями. Следовательно, вероятность возникновения битовых ошибок низка. Неплохой результат показывают конфигурации со слабым рассогласованием на концах МФ. Несмотря на уменьшение  $w_j$  и  $h_j$ , «глаз» остается открытым. Четко прослеживается переход между логическими уровнями. Следовательно, вероятность возникновения битовых ошибок низка. В конфигурации КЗ-XX ширина  $w_j$  и высота  $h_j$  «глаз» составили 4,1 нс и 0,138 В, соответственно. Абсолютное отклонение от эталонных значений составляет 0,9 нс и 0,862 мВ, соответственно. Переход от одного логического уровня к другому не прослеживается. Следовательно, вероятность возникновения битовых ошибок высока. К примеру, в конфигурации 50-50 и 50-XX в интервале от 14,5 до 19,5 нс вероятность возникновения битовых ошибок стремится к 0. При этом в конфигурации КЗ-XX высокая вероятность возникновения битовых ошибок в диапазонах от 14,5 до 15 нс и от 19,2 до 19,5 нс.

#### IV. ЗАКЛЮЧЕНИЕ

В работе на примере связанной двухпроводной МПЛ с сильными модальными искажениями исследовано влияние согласования на целостность полезного сигнала. Проведен анализ рассогласования пассивного проводника двухпроводного МФ на вероятность появления битовых ошибок, вызванных межсимвольными помехами в системе передачи данных за счет изменения конечных нагрузок на ближнем и дальнем концах пассивного проводника. Исследуемые конфигурации МФ обладают свойствами фильтров нижних частот или гребенчатых фильтров и позволяют защитить критичное радиоэлектронное оборудование от кондуктивных помех малой длительности. По построенным глазковым диаграммам видно, что в согласованной конфигурации четко прослеживается переход от одного логического уровня к другому. В то время как в рассогласованной конфигурации переход слабо различим. Необходимо отметить, что глазковая диаграмма позволяет качественно определить целостность сигнала. Для количественного определения целостности сигнала необходимо построение контрольных диаграмм вероятности возникновения битовых ошибок. Однако даже по глазковым диаграммам можно заключить, что рассогласование пассивного проводника с обоих



**Рис. 6. Фазовые и амплитудные отклонения при различных оконечных нагрузках на концах пассивной линии**

концов приводит к значительному увеличению вероятности возникновения битовых ошибок. Одним из возможных способов минимизации фазовых и амплитудных отклонений в линии передачи может быть согласование одного из концов пассивного проводника. Отраженные волны будут рассеиваться на резисторе, уменьшая при этом коэффициент стоячей волны. Таким образом, впервые представлен анализ влияния рассогласования пассивного проводника двухпроводного МФ на целостность полезного сигнала. В дальнейшем планируется провести экспериментальное исследование.

#### ПОДДЕРЖКА

Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 20-37-70020.

#### ЛИТЕРАТУРА

- [1] Medina V., Paton S., Hernandez L. Clock Jitter Analysis of Continuous-Time  $\Sigma\Delta$  Modulators Based on a Relative Time-Base Projection //IEEE Transactions on Circuits and Systems I: Regular Papers. – 2018. – Т. 66. – №. 3. – С. 920-929.
- [2] Hall S. H., Heck H. L. Advanced signal integrity for high-speed digital designs. – John Wiley & Sons, 2011.
- [3] IEEE Standard for Jitter and Phase Noise. — DOI: 10.1109/ieeestd. 2021.9364950. — URL: <https://doi.org/10.1109%2Fieeestd.2021.9364950>.
- [4] Kim G., Kam D. G., Lee S. J., Kim J., Ha M., Koo K., Pak J. S., Kim J. Modeling of eye-diagram distortion and data-dependent jitter in meander delay lines on high-speed printed circuit boards (PCBs) based on a time-domain even-mode and odd-mode analysis //IEEE transactions on microwave theory and techniques. – 2008. – Т. 56. – №. 8. – С. 1962-1972.
- [5] Wu Y. An efficient eye diagram generation method for jitter analysis in high speed links //2014 IEEE International Symposium on Electromagnetic Compatibility (EMC). – IEEE, 2014. – С. 412-417.
- [6] C. Sui, S. Bai, T. Zhu, C. Cheng, D. G. Beetner. New methods to characterize deterministic jitter and crosstalk-induced jitter from measurements //IEEE Transactions on Electromagnetic Compatibility. – 2015. – Т. 57. – №. 4. – С. 877-884.
- [7] Resso M., Bogatin E. Signal integrity characterization techniques. – Intl. Engineering Consortiu, 2009.
- [8] Karri S. H., Surovtsev R. S., Nosov A. V. Propagation of pulse signals in the turn of a meander microstrip delay line //2019 International Multi-Conference on Engineering, Computer and Information Sciences (SIBIRCON). – IEEE, 2019. – С. 0254-0257.
- [9] Lehr J., Ron P. Foundations of pulsed power technology. – John Wiley & Sons, 2017.
- [10] C. L. Alley and K. W. Atwood, Electronic engineering, Wiley, 1973.
- [11] Weber T., Krzikalla R., ter Haseborg J. L. Linear and nonlinear filters suppressing UWB pulses //IEEE Transactions on Electromagnetic Compatibility. – 2004. – Т. 46. – №. 3. – С. 423-430.
- [12] Belousov A. O., Gazizov T. R. Systematic approach to optimization for protection against intentional ultrashort pulses based on multiconductor modal filters //Complexity. – 2018. – Т. 2018.
- [13] Surovtsev R. S., Nosov A. V., Zabolotsky A. M., Gazizov T. R. Possibility of protection against UWB pulses based on a turn of a meander microstrip line //IEEE Transactions on Electromagnetic Compatibility. – 2017. – Т. 59. – №. 6. – С. 1864-1871.
- [14] Zhechev Y. S., Chernikova E. B., Belousov A. O. Research of the new structure of reflection symmetric modal filter //2019 20th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM). – IEEE, 2019. – С. 108-112.
- [15] Belousov A. O. Experimental confirmation of the modal filtration in four- and five-conductor microstrip lines / A.O. Belousov, A.M. Zabolotsky, T.T. Gazizov // 18th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices EDM. – Russia, Altai, June 29–July 3, 2017. – P. 46–49, DOI: 10.1109/EDM.2017.7981705.
- [16] Gazizov A. T., Zabolotsky A. M. UWB pulse decomposition in asymmetrical modal filter with different boundary conditions //2015 International Siberian Conference on Control and Communications (SIBCON). – IEEE, 2015. – С. 1-3.

## The Influence of the Mismatch in the Structure with Strong Modal Distortions on Signal Integrity

Y.S. Zhechev, V.P. Kosteletskii, A.M. Zabolotsky

Tomsk State University of Control Systems and Radioelectronics, Tomsk

[zhechev75@gmail.com](mailto:zhechev75@gmail.com)

**Abstract** — In this paper, the authors investigate the effect the structure matching has on the integrity of a useful signal on the example of a two-conductor coupled microstrip line with strong modal distortions. The transmission coefficients, data-dependent phases, and amplitude jitters of the structure were simulated in the matched configuration, as well as in the line with weak and strong mismatch, using electrodynamic approach. The influence of passive conductor mismatch of the

two-conductor modal filter was analyzed on the probability of bit errors caused by inter-symbol interference in the data transmission system, which resulted from the changes in the termination loads at the near and far ends of the passive conductor. The investigated modal filter configurations have the properties of low-pass filters and provide the protection of critical radio-electronic equipment from conducted interference of short duration. The eye diagrams show that

the matched configuration clearly shows the transition from one logic level to another. The transition is poorly distinguishable in the mismatched configuration. It should be noted that the eye diagram allows for the qualitative determination of signal integrity. Based on the results of calculating the probability of bit errors for all the configurations, we can conclude that the mismatch of the passive conductor leads to a significant increase in bit error rate, i.e. adversely affects useful signal integrity. One possible way to minimize phase and amplitude deviations in the transmission line could be matching one end of the passive conductor. The reflected waves will dissipate on the resistor, hence reducing the standing wave coefficient. Thus, for the first time, the effect of the passive conductor mismatch in a two-conductor modal filter is analyzed with respect to useful signal integrity. An experimental study is planned for the future.

**Keywords** — microstrip transmission line, useful signal, data-dependent jitter, bit error rate, modal distortion, modal filter.

#### REFERENCES

- [1] Medina V., Paton S., Hernandez L. Clock Jitter Analysis of Continuous-Time  $\Sigma\Delta$  Modulators Based on a Relative Time-Base Projection //IEEE Transactions on Circuits and Systems I: Regular Papers. – 2018. – T. 66. – №. 3. – C. 920-929.
- [2] Hall S. H., Heck H. L. Advanced signal integrity for high-speed digital designs. – John Wiley & Sons, 2011.
- [3] IEEE Standard for Jitter and Phase Noise. DOI: 10.1109/ieeestd.2021.9364950. URL: <https://doi.org/10.1109/ieeestd.2021.9364950>.
- [4] Kim G., Kam D. G., Lee S. J., Kim J., Ha M., Koo K., Pak J. S., Kim J. Modeling of eye-diagram distortion and data-dependent jitter in meander delay lines on high-speed printed circuit boards (PCBs) based on a time-domain even-mode and odd-mode analysis //IEEE transactions on microwave theory and techniques. – 2008. – T. 56. – №. 8. – C. 1962-1972.
- [5] Wu Y. An efficient eye diagram generation method for jitter analysis in high speed links //2014 IEEE International Symposium on Electromagnetic Compatibility (EMC). – IEEE, 2014. – C. 412-417.
- [6] C. Sui, S. Bai, T. Zhu, C. Cheng, D. G. Beetner. New methods to characterize deterministic jitter and crosstalk-induced jitter from measurements //IEEE Transactions on Electromagnetic Compatibility. – 2015. – T. 57. – №. 4. – C. 877-884.
- [7] Resso M., Bogatin E. Signal integrity characterization techniques. – Intl. Engineering Consortiu, 2009.
- [8] Karri S. H., Surovtsev R. S., Nosov A. V. Propagation of pulse signals in the turn of a meander microstrip delay line //2019 International Multi-Conference on Engineering, Computer and Information Sciences (SIBIRCON). – IEEE, 2019. – C. 0254-0257.
- [9] Lehr J., Ron P. Foundations of pulsed power technology. – John Wiley & Sons, 2017.
- [10] C. L. Alley and K. W. Atwood, Electronic engineering. Wiley, 1973.
- [11] Weber T., Krzikalla R., ter Haseborg J. L. Linear and nonlinear filters suppressing UWB pulses //IEEE Transactions on Electromagnetic Compatibility. – 2004. – T. 46. – №. 3. – C. 423-430.
- [12] Belousov A. O., Gazizov T. R. Systematic approach to optimization for protection against intentional ultrashort pulses based on multiconductor modal filters //Complexity. – 2018. – T. 2018.
- [13] Surovtsev R. S., Nosov A. V., Zabolotsky A. M., Gazizov T. R. Possibility of protection against UWB pulses based on a turn of a meander microstrip line //IEEE Transactions on Electromagnetic Compatibility. – 2017. – T. 59. – №. 6. – C. 1864-1871.
- [14] Zhechev Y. S., Chernikova E. B., Belousov A. O. Research of the new structure of reflection symmetric modal filter //2019 20th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM). – IEEE, 2019. – C. 108-112.
- [15] Belousov A. O. Experimental confirmation of the modal filtration in four- and five-conductor microstrip lines / A.O. Belousov, A.M. Zabolotsky, T.T. Gazizov // 18th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices EDM. – Russia, Altai, June 29–July 3, 2017. – P. 46–49, DOI: 10.1109/EDM.2017.7981705.
- [16] Gazizov A. T., Zabolotsky A. M. UWB pulse decomposition in asymmetrical modal filter with different boundary conditions //2015 International Siberian Conference on Control and Communications (SIBCON). – IEEE, 2015. – C. 1-3.

# Влияние контактных сопротивлений на выходные характеристики термоэлектрического генератора

В.В. Лобода, А.О. Галицкая

Санкт-Петербургский политехнический университет Петра Великого,

vera\_loboda@spbstu.ru

**Аннотация**—В статье представлен метод расчета и результаты исследования влияния контактных сопротивлений на выходную мощность гибкого микротермоэлектрического генератора. Расчеты проводились с использованием программной платформы ANSYS Workbench и WolframMathematica. Установлено, что контактные сопротивления уменьшают выходную мощность термоэлектрического устройства на 67-70%.

**Ключевые слова**— термоэлектрический генератор, контактные сопротивления, термоэлемент, моделирование, ANSYS.

## I. ВВЕДЕНИЕ

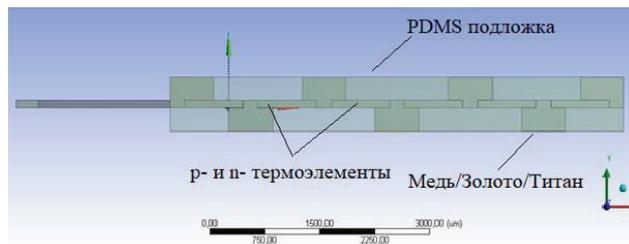
На сегодняшний день существует множество источников питания для маломощных применений, однако остро стоит вопрос о разработке альтернативных вариантов источников, для обеспечения надежного и устойчивого питания микросистемных устройств, таких как беспроводные сенсорные сети, интеллектуальные дома, мониторинг состояния объектов и мобильные устройства [1],[2]. В последние несколько десятилетий большинство исследований в области термоэлектрических генераторов (ТЭГ) было сосредоточено на неорганических термоэлектрических материалах, объемных и тонкопленочных, и, соответствующих устройствах[3],[4]. Одним из перспективных видов ТЭГ, сочетающих свойства неорганических тонкопленочных полупроводниковых материалов и органической основы, являются гибкие микротермоэлектрические генераторы [5]-[8]. Разработка любого типа ТЭГ требует учета влияния множества факторов связанных с сочетанием различных материалов, основным из которых является наличие электрических и тепловых контактных сопротивлений. Множество исследовательских работ посвящены вопросу влияния сопротивлений на границах контакта металл-полупроводник [9]-[18]. Используются как теоретические, так и экспериментальные методы определения величин сопротивлений. Разброс значений из литературных источников для электрических контактных сопротивлений:  $10^{-14}$ - $10^{-7}$  Ом\*м<sup>2</sup> для тепловых контактных сопротивлений:  $10^{-10}$ - $10^{-6}$  К / (Вт / м<sup>2</sup>). По результатам анализа можно сделать вывод, что

применение того или иного метода расчета или измерения контактных сопротивлений напрямую зависит от технологии синтеза полупроводниковых материалов и конструкции устройства в целом.

Целью данной работы является расчет контактных сопротивлений на границе металл-полупроводник и исследование их влияния на выходные характеристики гибкого микротермоэлектрического генератора.

## II. ОБЪЕКТ ИССЛЕДОВАНИЯ, РАСЧЕТ КОНТАКТНЫХ СОПРОТИВЛЕНИЙ

В качестве объекта исследования выбран гибкий микротермоэлектрический генератор Y-структуры [19],[20], состоящий из чередующихся двадцати четырех *n*- и *p*-термоэлементов (ТЭ) на основе твердых растворов Bi<sub>2</sub>Te<sub>3</sub> и Sb<sub>2</sub>Te<sub>3</sub>, между которыми расположены контактные проводники. На рис. 1 представлена геометрическая 3D модель гибкого ТЭГ. Термоэлементы имеют размеры 800 мм × 600 мм × 100 мм, а металлические соединения 600 мм × 600 мм × 300 мм. Остальное пространство заполнено PDMS подложкой, общая площадь поверхности устройства составила 26,04 мм<sup>2</sup>.



**Рис. 1. Геометрическая 3D модель микротермоэлектрического генератора Y-структуры**

Полное внутреннее электрическое сопротивление ТЭГ можно представить в виде суммы последовательно соединенных резисторов:

$$R_{\text{вн}} = \sum_{i=1}^{2N} R_{n,p} + \sum_{i=1}^N R_{\text{me}} + R_{\text{cont}}$$

где  $R_{(n,p)}$  – сопротивление ТЭ;  $R_{\text{me}}$  – сопротивление металла;  $R_{\text{cont}}$  – контактное сопротивление.

Внутреннее сопротивление генератора и, следовательно, максимальная выходная мощность зависят от величины контактных сопротивлений [21].

Область контакта проводника (металла) и термоэлектрического материала (полупроводника) характеризуется несоответствием объемных свойств и неровностями в тонкой области вблизи границы. Различные тепловые и электрические носители сталкиваются с различными сопротивлениями в этой области раздела, что приводит к уменьшению выходной мощности устройства. Полное граничное тепловое сопротивление представляет цепь из параллельно соединенных сопротивлений,  $(A_k R_k)_b$  определяется как [9]:

$$\frac{1}{(A_k R_k)_b} = \frac{1}{(A_k R_k)_{b,pp}} + \frac{1}{(A_k R_k)_{b,ee}} + \frac{1}{(A_k R_k)_{b,ep}} + \frac{1}{(A_k R_k)_{b,pe}} \quad (1)$$

где  $A_k$  – площадь поперечного сечения ТЭ;  $R_k$  – тепловое сопротивление;  $(A_k R_k)_{b,pp}$  – фоновое сопротивление;  $(A_k R_k)_{b,ee}$  – сопротивление электронов;  $(A_k R_k)_{b,ep}$ ,  $(A_k R_k)_{b,pe}$  – электрон-фононное сопротивление. Предполагается, что нет прямой теплопередачи между электронной и фононной подсистемами через границу.

Для расчётов сопротивлений фононов используется модель диффузного рассогласования [9], в которой предполагается, что все фононы, падающие на границу, будут рассеиваться.

Граничное сопротивление фононов можно рассчитать по формуле:

$$\frac{1}{(A_k R_k)_{b,pp}} = \frac{T_{te} - T_{mc}}{q} \quad (2)$$

где  $q$  – тепловой поток, вызванный увеличением температуры пленки полупроводника  $T_{te}$  относительно температуры подложки  $T_{mc}$ .

Начиная с общего выражения для энергии, переносимой в единицу времени от полупроводника к металлу, и предполагая, что коэффициент передачи не зависит от температуры на любой стороне границы раздела (рассматривается только одна сторона границы) можно представить выражение для теплового потока как функцию фононной плотности состояний:

$$q = \frac{h_p \tau_{te \rightarrow mc}}{8\pi} \sum_j U_{p(te,j)} \int_0^\infty P_{p,D}(\omega_p) \omega_p \left[ \frac{1}{\exp\left(\frac{h_p \omega_p}{2\pi k_B T_{te}}\right)} - \frac{1}{\exp\left(\frac{h_p \omega_p}{2\pi k_B T_{mc}}\right)} \right] d\omega_p \quad (3)$$

где  $h_p$  – постоянная Планка;  $\tau_{te \rightarrow mc}$  – коэффициент передачи тепла;  $U_{p(te,j)}$  – скорости фононных мод в полупроводнике;  $P_{p,D}$  – плотность фононых состояний;  $\omega_p$  – угловая частота;  $k_B$  – константа Больцмана.

Скорости фононных волн (две поперечные и одна продольная) рассчитываются по формуле:

$$\sum_j \frac{1}{U_{p(te,j)}} = \frac{1}{U_{p(te,l)}} + \frac{2}{U_{p(te,t)}} \quad (4)$$

Коэффициент передачи аппроксимируется по формуле:

$$\tau_{te \rightarrow mc} = \frac{\sum_j u_{p(mc,j)}^{-2}}{\sum_j u_{p(te,j)}^{-2} + u_{p(mc,j)}^{-2}} \quad (5)$$

Выражение (5) выведено для случая, когда  $T_{te}$  равно  $T_{mc}$ , т.е. уравнение даст адекватный прогноз коэффициента передачи для малого  $T_{te} - T_{mc}$ . Обычно эта разница составляет примерно 1 K, что и будет использовано при расчётах.

Скорость фонона и температура Дебая связаны с угловой частотой Дебая  $\omega_D$  через выражения:

$$\omega_D = (6\pi^2 u_p^3 n)^{\frac{1}{3}} \quad (6)$$

$$T_D = \frac{h_p \omega_D}{2\pi k_B} \quad (7)$$

где  $n$  – отношение количества примитивных ячеек к объему элементарной ячейки.  $\text{Bi}_2\text{Te}_3$  и  $\text{Sb}_2\text{Te}_3$  имеют непримитивные гексагональные элементарные ячейки, в три раза превышающие объем примитивной ромбоэдрической ячейки [1].

Дебаевская плотность фононных состояний определяется как:

$$P_{p,D} = \frac{\omega_p^2}{2\pi^2 u_p^3} \quad (8)$$

Граничное сопротивление электронов определялось по формуле:

$$\frac{1}{(A_k R_e)_{b,ee}} = \frac{\pi^2}{3} \frac{T}{(A_k R_e)_b} \left( \frac{k_B}{e c} \right)^2 \quad (9)$$

где  $(A_k R_e)_b$  – электрическое граничное сопротивление:

$$\frac{1}{(A_k R_e)_b} = \frac{4\pi e^2 m_{e,te} P}{h_p^3} \left[ \frac{h_p^2 E_0}{8\pi^2 m_{e,te} d^2} \right]^{\frac{1}{2}} \quad (10)$$

где  $m_{e,te}$  – эффективная масса электронов/дырок в термоэлектрическом материале;  $e$  – заряд электрона;  $P$  – вероятность туннелирования;  $E_0$  – высота потенциального барьера,  $d$  – толщина потенциального барьера.

Электрическое сопротивление контакта рассчитывается по формуле:

$$R_{e,c} = \frac{4N_{te}(A_k R_e)_c}{A_k} \quad (11)$$

где  $N_{te}$  – количество термоэлементов.

В таблице 1 приведены численные значения параметров для расчёта тепловых контактных сопротивлений.

Расчет контактных сопротивлений по формулам (1-11) проводился в пакете WolframMathematica, результаты расчётов при  $T_{te} = 300 \text{ K}$ , представлены в таблице 2. Решение задачи определения влияния контактных сопротивлений ТЭ на выходную мощность проводится на основе метода конечных элементов с

применением расчетной платформы ANSYS Workbench.

Таблица 1

Свойства термоэлектрических элементов

Параметр	$Bi_2Te_3$	$Sb_2Te_3$
$n, м^{-3}$	$5,95 \cdot 10^{27}$	$6,40 \cdot 10^{27}$
$\omega_D, рад \cdot с^{-1}$	$2,16 \cdot 10^{13}$	$2,09 \cdot 10^{13}$
$\mu_p, м \cdot с^{-1}$	3,058	2,888
$\tau_{te \rightarrow mc}$	0,56	0,54
$\tau_m, с$	$2,5 \cdot 10^{-14}$	$9,8 \cdot 10^{-14}$
$\tau_e, с$	$1,0 \cdot 10^{-11}$	$2,7 \cdot 10^{-11}$
$m_{e,te}$	$0,58 m_{e,0}$	$1 m_{e,0}$
$E_0, эВ$	0,15	0,2
$d, nm$	2,06	2,12

Таблица 2

Результаты расчетов контактных сопротивлений

Граничные тепловые сопротивления	$Bi_2Te_3/Металл, К/(Вт/м^2)$	$Sb_2Te_3/Металл, К/(Вт/м^2)$
Фононное (2),	$8,7 \cdot 10^{-8}$	$7,6 \cdot 10^{-11}$
Электронное (9)	$3,5 \cdot 10^{-7}$	$9,7 \cdot 10^{-7}$
Полное (1)	$6,9 \cdot 10^{-8}$	$7,0 \cdot 10^{-8}$
Электрические сопротивления	$Bi_2Te_3/Металл, (Ом \cdot м^2)$	$Sb_2Te_3/Металл, (Ом \cdot м^2)$
<i>Cu</i>	$1,8 \cdot 10^{-8}$	$1,9 \cdot 10^{-8}$
<i>Au</i>	$2,3 \cdot 10^{-8}$	$2,5 \cdot 10^{-8}$
<i>Ti</i>	$3,3 \cdot 10^{-8}$	$4,1 \cdot 10^{-8}$

### III. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ

Проведено моделирование выходных параметров гибкого микротермоэлектрического генератора для трех различных металлов (*Cu*, *Au*, *Ti*) контактов с учетом и без учета контактных сопротивлений. Методика моделирования подробно описана в [22],[23].

В качестве материалов для термоэлементов микроТЭГ использованы теллуриды висмута и сурьмы *n*-типа и *p*-типа проводимости, как обеспечивающие максимальную термоэлектрическую эффективность в рассматриваемом диапазоне температур. Исходные данные для моделирования включают следующие физические параметры: коэффициент Зеебека, удельное электрическое сопротивление, удельную теплопроводность. Данные параметры во многом зависят от технологии изготовления и имеют существенный разброс. В этой связи в качестве исходных данных были использованы результаты оценки параметров этих методом наименьших квадратов [24]. Параметры материалов подложки и металлов были выбраны из библиотеки ANSYS. В табл. 3 приведены значения физических параметров материалов составных частей гибкого ТЭГ, использованные при моделировании в диапазоне температур 300-400 К.

Температурные граничные условия определялись температурой нижней подложки  $T_h$  и температурой верхней подложки  $T_c$ . Рассмотрены следующие значения температур:  $T_h=318 К, 310 К, 303 К, T_c=283 К, 288 К, 278 К$ . Данные температуры соответствуют разнице температур горячей и холодной сторон  $\Delta T=22 К, 25 К, 30 К$  и  $35 К$  соответственно.

Результатом моделирования являются значения выходной мощности ТЭГ на внешней нагрузке. Моделирование проводилось с учетом и без учета рассчитанных контактных сопротивлений при значениях внешней нагрузки в диапазоне от 0,5 до 30 Ом. Результаты расчета представлены на рисунках 2, 3 и табл. 4.

Таблица 3

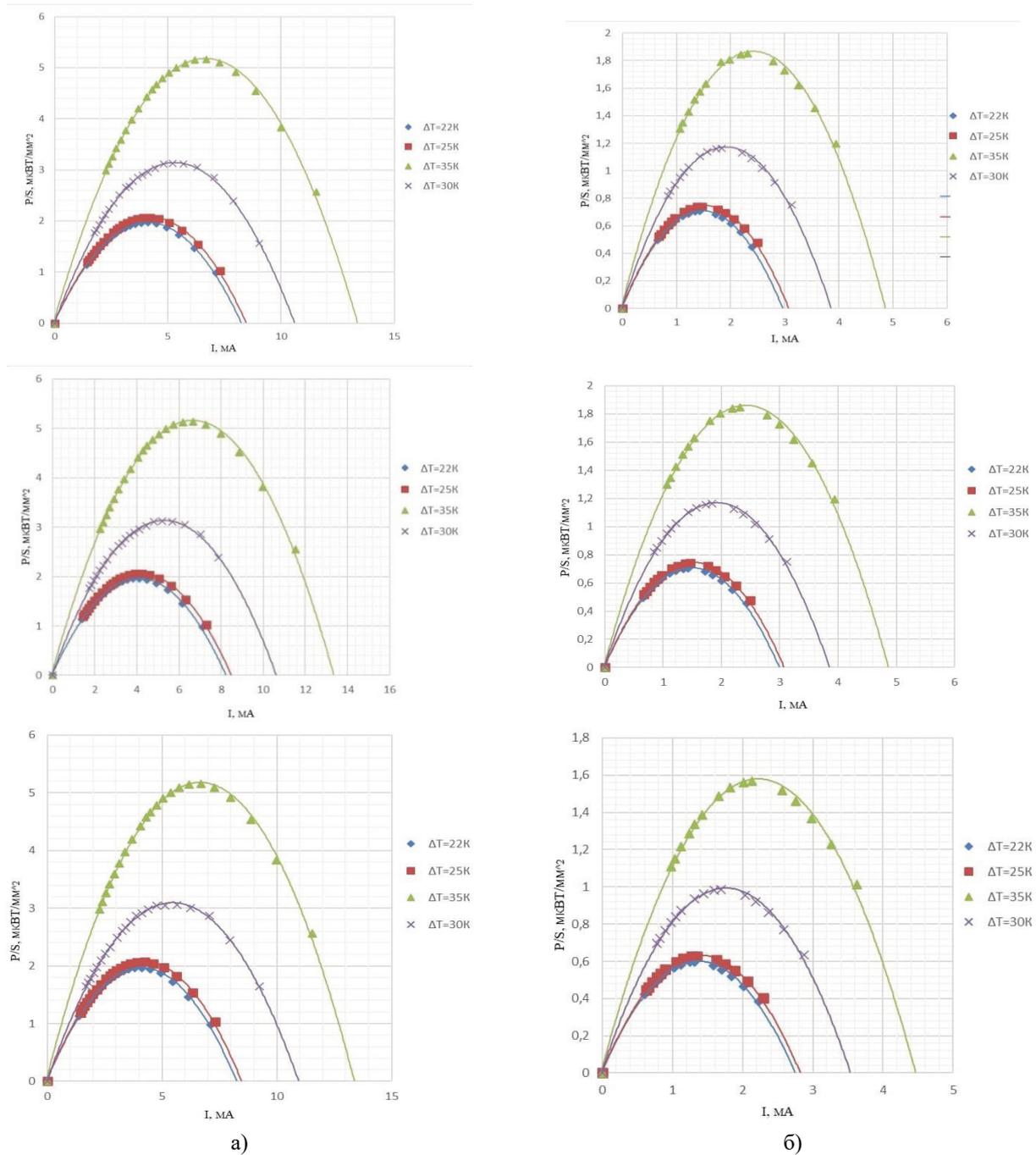
Физические параметры материалов составных частей гибкого ТЭГ

$T, К$	Кэфф. Зеебека, $\mu V \cdot K^{-1}$	удельное сопротивление, $\mu \Omega \cdot m$	удельная теплопроводность, $W/m \cdot K$
полупроводниковый материал <i>n</i> -типа ( $Bi_2Te_3$ )			
300	-148,24	12,02	1,03
350	-152,59	13,48	1,11
400	-156,89	15,05	1,18
полупроводниковый материал <i>p</i> -типа ( $Sb_2Te_3$ )			
300	208,25	13,33	1,07
350	220,21	16,78	1,06
400	219,52	19,74	1,13
Контактные площадки ( <i>Cu</i> )			
300	-	0,017	406
Контактные площадки ( <i>Au</i> )			
300	-	0,022	317
Контактные площадки ( <i>Ti</i> )			
300	-	0,500	18
Подложка ( <i>PDMS</i> )			
300	-	-	0,15

Таблица 4

Максимальная выходная мощность ТЭГа для различных металлов с учетом и без учета рассчитанных контактных сопротивлений

Металл	Без учёта контактных сопротивлений		С учётом контактных сопротивлений		$\Delta, \%$
	$P_{max}, мкВт$	$P_{max}/S, мкВт/м^2$	$P_{max}, мкВт$	$P_{max}/S, мкВт/м^2$	
<i>Cu</i>	53,8	2,1	19,3	0,7	64
<i>Au</i>	53,8	2,1	19,3	0,7	64
<i>Ti</i>	53,8	2,1	16,3	0,6	70



**Рис. 2. Зависимость удельной выходной мощности ТЭГ от тока для меди, золота и титана (а) без учета контактных сопротивлений, (б) с учетом контактных сопротивлений**

Таким образом, можно сделать следующие выводы:

- контактные электрические и тепловые сопротивления достаточно сильно влияют на выходные характеристики устройства, уменьшают выходную мощность термоэлектрического устройства на 67-70% в зависимости от типа металла контактной пары металл-полупроводник;
- наибольший вклад в уменьшение выходной мощности после введения контактных сопротивлений на границе металл/полупроводник вносит электрическое контактное сопротивление;

- величина электрического контактного сопротивления увеличивается в ряду Cu, Au, Ti;
- величины теплового контактного сопротивления зависят от типа термоэлектрического полупроводникового материала и не зависят выбора металла контактной пары.

#### IV. ЗАКЛЮЧЕНИЕ

Представленные результаты расчетов контактных сопротивлений соответствуют экспериментальным измерениям [14,17], что позволяет сделать вывод, о применимости данной методики расчета электрических

и тепловых контактных сопротивлений в случае микроэлектронного синтеза термоэлектрических материалов. Моделирование выходной мощности проведено с учетом влияния контактных электрических и тепловых на границе раздела «металл-полупроводник» для шести контактных пар (три металла, два полупроводника). Показано, что учет контактных сопротивлений значительно уменьшает выходную мощность. Представленные особенности модели позволяют не только определить оптимальные контактные пары, но и значение внутреннего сопротивления, что в свою очередь, дает возможность разрабатывать микроэлектронные термоэлектрические устройства с учетом условий эксплуатации по потребляемой мощности при известных сопротивлениях внешней нагрузки.

#### ЛИТЕРАТУРА

- [1] Champier D. Thermoelectric generators: A review of applications // *Energy Conversion and Management*. 2017. V. 140. P.167–181.
- [2] R. Rodriguez; M. Preindl; J. S. Cotton; A. Emadi, “Review and Trends of Thermoelectric Generator Heat Recovery in Automotive Applications,” *IEEE Trans. Vehicular Tech.*, vol. 68, issue 6, pp. 5366 – 5378, June 2019.
- [3] Jiabin Yan, Xiaoping Liao, Deyang Yan, Youguo Chen, “Review of Micro Thermoelectric Generator,” *J. Microelectromechanical Syst.*, vol. 27, issue 1, pp. 1 – 18, Feb. 2018.
- [4] S. M. Pourkiaei, M. H. Ahmadi, M. Sadeghzadeh, S. Moosavia, F. Pourfayaz, L. Chen, M. A. P. Yazdi, R. Kumar, “Thermoelectric cooler and thermoelectric generator devices: A review of present and potential applications, modeling and materials,” *Energy*, 186, 115849, pp.1-17, 2019.
- [5] Deng F., Qiu H., Chen J., Wang L., Wang B. Wearable Thermoelectric Power Generators Combined With Flexible Supercapacitor for Low-Power Human Diagnosis Devices // *IEEE Transactions on Industrial Electronics*. February 2017. V. 64. № 2. pp. 1477–1485.
- [6] Du Y., Xu J., Paul B., Eklund P. Flexible thermoelectric materials and devices // *J. Applied Materials Today*. 2018. 12. pp. 366–388.
- [7] Wang Y., Yang L., Shi X., Shi X., Chen L., Dargusch M.S., Zou J., Chen Z. Flexible Thermoelectric Materials and Generators: Challenges and Innovations // *J. Advanced Materials* — 2019. — 31 — 1807916.
- [8] Коротков А.С., Лобода В.В., Дзюбаненко С.В., Бакулин Е.М. Термоэлектрический генератор для устройств мониторинга состояния человека // *Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС)*. 2018. Вып. 4. С. 57-62. doi:10.31114/2078-7707-2018-4-57-62
- [9] Da Silva L.W., Kaviany M. Micro-thermoelectric cooler: interfacial effects on thermal and electrical transport // *J. International Journal of Heat and Mass Transfer*. — 2004. — 47. — P. 2417–2435.
- [10] Kim C.H. Development of a numerical method for the performance analysis of thermoelectric generators with thermal and electric contact resistance // *J. Applied Thermal Engineering*. — 2018. — 108. — P. 408-417.
- [11] Chen B., Kruse M., Xu B., Tutika R., Zheng W., Bartlett M.D., Wu Y., Claussen J.C. Flexible thermoelectric generators with inkjet-printed bismuth telluride nanowires and liquid metal contacts // *J. Nanoscale*. — 2019. — 11. — P. 5222-5230.
- [12] Luo Y., Kim C.H. Effects of the cross-sectional area ratios and contact resistance on the performance of a cascaded thermoelectric generator // *J. International Journal of Energy Research*. — 2019. — 43 N.3. — P. 572 – 596.
- [13] Ащеулов А.А., Добровольский Ю.Г., Романюк И.С., Фотий В.Д. Переходные контакты ветвей ТЭМ повышенной прочности на основе кристаллов твердых растворов Bi–Te–Se–Sb // *Ж. Прикладная физика*— 2018. — 1 — С. 88-88.
- [14] Lahmar A., Nguyen T.P., Sakamia D., Oraina, Scudeller Y., Danesa F. Experimental investigation on the thermal contact resistance between gold coating and ceramic substrates // *J. Thin Solid Film* - 2001. - 389 - P. 167-172.
- [15] Sim M., Park H., Kim S. Modeling and Extraction of Parasitic Thermal Conductance and Intrinsic Model Parameters of Thermoelectric Modules // *J. Journal of Electronic Materials*, — 2015. — 44 N.11 — P. 4473–4481.
- [16] Gao Y., Marconnet A.M., Panzer M.A., Leblanc S., Dogbe S., Ezzahri Y., Shakouri A., Goodson K.E. Nanostructured Interfaces for Thermoelectrics// *J. Journal of Electronic Materials*— 2010. — 39 — P. 1456–1462.
- [17] Gupta R.P., Mccarty R., Sharp J. Practical Contact Resistance Measurement Method for Bulk Bi<sub>2</sub>Te<sub>3</sub>-Based Thermoelectric Devices // *J. Journal of Electronic Materials* — 2014. — 43 N.6 — P. 1608–1612.
- [18] Hodes M. Optimal Design of Thermoelectric Refrigerators Embedded in a Thermal Resistance Network// *J. IEEE Transactions on Components, Packaging And Manufacturing Technology* - 2012. - 2 N.3 - P. 483– 495.
- [19] Nguyen H.T., Nguyen V.T., Takahito O. Flexible thermoelectric power generator with Y-type structure using electrochemical deposition process // *Applied Energy*. 15 January 2018. V. 210. P. 467–476.
- [20] Galitskaya A.O., Buslaev R.D. Simulation of flexible thermoelectric generators with different geometry // *IOP Conf. Series: Journal of Physics: Conf. Series* 1326 (2019) 012033.
- [21] Лобода В.В., Буслаев Р.Д. Влияние линейных размеров термоэлемента на выходные характеристики термоэлектрического генератора // *Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС)*. 2020. Вып. 3. С. 230-236. doi:10.31114/2078-7707-2020-3-230-236
- [22] Лобода В.В., Коротков А.С. Моделирование и экспериментальное исследование термоэлектрических генераторов // *Электронная техника. Сер. 3: Микроэлектроника*. №1(161). 2016. с.53-57.
- [23] Коротков А.С., Лобода В.В. Моделирование термоэлектрического генератора на основе МЭМС технологии // *Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС)*. 2016. № 4. С. 71-76
- [24] Kоротков A.S., Loboda V.V., Dzyubanenko S.V., and Bakulin E.M. Design of a Thin-Film Thermoelectric Generator for Low-Power Applications // *Russian Microelectronics*, 2019, Vol. 48, No. 5, pp. 326–334.

# The Influence of Contact Resistances on Thermoelectric Generator Output Characteristics

V.V. Loboda, A.O. Galitskaya

Peter the Great Saint-Petersburg Polytechnic University

vera\_loboda@spbstu.ru

**Abstract** — The article explains the calculation method and presents the results of the influence of contact resistances of the metal-semiconductor interface on the output power of a flexible microthermoelectric generator. The calculations were carried out using the software platform ANSYS Workbench and Wolfram Mathematica.

Today, there are multiple power sources for low energy consumption applications, but there arises a desire to design improved alternative sources, and provide reliable and stable power supplies for micro electronic devices such as wireless sensor networks, smart homes, objects monitoring and mobile devices. Lately, the majority of research on thermoelectric generators (TEG) has focused on inorganic thermoelectric materials, volume and thin film ones and corresponding devices. One of the most promising TEGs that combine properties of inorganic thin film semiconductor materials and an organic base is flexible microthermoelectric generators. The design of any type of a TEG requires considering multiple factors related to the combination of different materials, the main of which are electric and thermal contact resistances. A number of research studies focuses on the influence of resistances on ‘metal-semiconductor’ border. Both theoretical and experimental methods to measure resistances values are used. The values from the references range for electric contact resistances:  $10^{-14}$ - $10^{-7}$  Ohm\*m<sup>2</sup>, for thermal contact resistances:  $10^{-10}$ - $10^{-6}$  K / (W / m<sup>2</sup>). It may be concluded from the analysis results that application of this or that calculation method or measurements of contact resistances depend directly on synthesis technology of semiconductor materials and device structure on the whole.

The research aims at calculating contact resistances on the ‘metal-semiconductor’ border and understanding their influence on output characteristics of a flexible microthermoelectric generator.

The flexible microthermoelectric generator of Y-structure consisting of twenty four intermittent *n*- and *p*-thermal elements (TE) based on solid solutions Bi<sub>2</sub>Te<sub>3</sub> and Sb<sub>2</sub>Te<sub>3</sub> between which the contact conductors are placed, has become the research focus.

The simulation of output parameters of a flexible microthermoelectric generator for three different metals (Cu, Au, Ti) and contacts with/without taking into account contact resistances was carried out.

The following results have been achieved:

- contact electric and thermal resistances influence output characteristics of devices, and reduce output power of a thermoelectric device by 67-70% depending on metal type of the ‘metal-semiconductor’ contact couple;

- electric contact resistance contributes most to decreasing the output power after introducing contact resistances on the ‘metal-semiconductor’ border;
- the value of electric contact resistance increases in the row of Cu, Au and Ti;
- the values of thermal contact resistance depend on the material type of thermoelectric semiconductor and do not depend on the choice of a metal for a contact couple.

The presented calculation results of contact resistances correlate with the experimental measurements, thus allowing us to conclude that such a calculation method of electric and thermal contact resistances can be used in case of microelectronic synthesis of thermoelectric materials. Output power simulation has been carried out by taking into account contact electric and thermal influence on the ‘metal-semiconductor’ border for six contact couples (three metals, two semiconductors). It has been proven that taking into account content resistances significantly decreases output power. The described model peculiarities allow not only to define the optimal contact couples, but also the internal resistance, that in its turn, allows designing microelectronic thermoelectric devices and take into account operation conditions of consumed energy with known resistances of internal load.

**Keywords** — thermoelectric generator, contact resistances, thermoelement, simulation, ANSYS, output power.

## REFERENCES

- [1] Champier D. Thermoelectric generators: A review of applications // Energy Conversion and Management. 2017. V. 140. P.167–181.
- [2] R. Rodriguez; M. Preindl; J. S. Cotton; A. Emadi, “Review and Trends of Thermoelectric Generator Heat Recovery in Automotive Applications,” IEEE Trans. Vehicular Tech., vol. 68, issue 6, pp. 5366 – 5378, June 2019.
- [3] Jiabin Yan, Xiaoping Liao, Deyang Yan, Youguo Chen, “Review of Micro Thermoelectric Generator,” J. Microelectromechanical Syst., vol. 27, issue 1, pp. 1 – 18, Feb. 2018.
- [4] S. M. Pourkiaei, M. H. Ahmadi, M. Sadeghzadeh, S. Moosavia, F. Pourfayaz, L. Chen, M. A. P. Yazdi, R. Kumar, “Thermoelectric cooler and thermoelectric generator devices: A review of present and potential applications, modeling and materials,” Energy, 186, 115849, pp.1-17, 2019.
- [5] Deng F., Qiu H., Chen J., Wang L., Wang B. Wearable Thermoelectric Power Generators Combined With Flexible Supercapacitor for Low-Power Human Diagnosis Devices // IEEE Transactions on Industrial Electronics. February 2017. V. 64. № 2. pp. 1477–1485.

- [6] Du Y., Xu J., Paul B., Eklund P. Flexible thermoelectric materials and devices // *J. Applied Materials Today*. 2018. 12. pp. 366–388.
- [7] Wang Y., Yang L., Shi X., Shi X., Chen L., Dargusch M.S., Zou J., Chen Z. Flexible Thermoelectric Materials and Generators: Challenges and Innovations // *J. Advanced Materials* — 2019. — 31 — 1807916.
- [8] Korotkov A.S., Loboda V.V., Dzyubanenko S.V., Bakulin E.M. Thermoelectric Generator for Human Body Monitoring Systems // *Problems of Perspective Micro- and Nanoelectronic Systems Development - 2018*. Issue 4. P. 57-62. doi:10.31114/2078-7707-2018-4-57-62
- [9] Da Silva L.W., Kaviany M. Micro-thermoelectric cooler: interfacial effects on thermal and electrical transport // *J. International Journal of Heat and Mass Transfer*. — 2004. — 47. — P. 2417–2435.
- [10] Kim C.H. Development of a numerical method for the performance analysis of thermoelectric generators with thermal and electric contact resistance // *J. Applied Thermal Engineering*. — 2018. — 108. — P. 408-417.
- [11] Chen B., Kruse M., Xu B., Tutika R., Zheng W., Bartlett M.D., Wu Y., Claussen J.C. Flexible thermoelectric generators with inkjet-printed bismuth telluride nanowires and liquid metal contacts // *J. Nanoscale*. — 2019. — 11. — P. 5222-5230.
- [12] Luo Y., Kim C.H. Effects of the cross-sectional area ratios and contact resistance on the performance of a cascaded thermoelectric generator // *J. International Journal of Energy Research*. — 2019. — 43 N.3. — P. 572 - 596.
- [13] Ashcheulov A.A., Dobrovolskiy Yu.G., Romanyuk I.S., Fotiy V.D. Transitional contacts of TEM branches of increased strength based on crystals of Bi–Te–Se–Sb solid solutions // *Zh. Applied Physics* – 2018. – 1 - pp. 88-88.
- [14] Lahmar A., Nguyen T.P., Sakamia D., Oraina, Scudeller Y., Danesa F. Experimental investigation on the thermal contact resistance between gold coating and ceramic substrates // *J. Thin Solid Film* — 2001. — 389 — P. 167-172.
- [15] Sim M., Park H., Kim S. Modeling and Extraction of Parasitic Thermal Conductance and Intrinsic Model Parameters of Thermoelectric Modules // *J. Journal of Electronic Materials*, — 2015. — 44 N.11 — P. 4473–4481.
- [16] Gao Y., Marconnet A.M., Panzer M.A., Leblanc S., Dogbe S., Ezzahri Y., Shakouri A., Goodson K.E. Nanostructured Interfaces for Thermoelectrics // *J. Journal of Electronic Materials* — 2010. — 39 — P. 1456–1462.
- [17] Gupta R.P., McCarty R., Sharp J. Practical Contact Resistance Measurement Method for Bulk Bi<sub>2</sub>Te<sub>3</sub>-Based Thermoelectric Devices // *J. Journal of Electronic Materials* — 2014. — 43 N.6 — P. 1608–1612.
- [18] Hodes M. Optimal Design of Thermoelectric Refrigerators Embedded in a Thermal Resistance Network // *J. IEEE Transactions on Components, Packaging And Manufacturing Technology*— 2012. — 2 N.3 — P. 483–495.
- [19] Nguyen H.T., Nguyen V.T., Takahito O. Flexible thermoelectric power generator with Y-type structure using electrochemical deposition process // *Applied Energy*. 15 January 2018. V. 210. P. 467–476.
- [20] Galitskaya A.O., Buslaev R.D. Simulation of flexible thermoelectric generators with different geometry // *IOP Conf. Series: Journal of Physics: Conf. Series 1326 (2019)* 012033.
- [21] Loboda V.V., Buslaev R.D. Thermoelement Linear Dimensions Influence on Output Characteristics of Thermoelectric Generator // *Problems of Perspective Micro- and Nanoelectronic Systems Development - 2020*. Issue 3. P. 230-236. doi:10.31114/2078-7707-2020-3-230-236
- [22] Loboda V.V., Korotkov A.S. Simulations and Experimental Investigation of Thermoelectric Generators // *Electronic Engineering. Series 3. Microelectronics. №1(161)* 2016. pp.53-57.
- [23] Korotkov A.S., Loboda V.V. Simulation of MEMS Technology Based Thermoelectric Generators // *Problems of Perspective Micro- and Nanoelectronic Systems Development - 2016*. Proceedings / edited by A. Stempkovsky, Moscow, IPPM RAS, 2016. Part 4. P. 71-76.
- [24] Korotkov A.S., Loboda V.V., Dzyubanenko S.V., and Bakulin E.M. Design of a Thin-Film Thermoelectric Generator for Low-Power Applications // *Russian Microelectronics*, 2019, Vol. 48, No. 5, pp. 326–334.

# Особенности проявления и регистрации тиристорного эффекта в КМОП СБИС при воздействии однородного импульсного лазерного излучения

И.И. Швецов-Шиловский

Национальный Исследовательский Ядерный Университет «МИФИ»  
(Московский Инженерно-Физический Институт), г. Москва, iish@spels.ru

**Аннотация** — В статье рассматривается влияние температуры и напряжения питания на характеристики тиристорного эффекта в КМОП СБИС при воздействии однородного импульсного лазерного излучения. Анализируются и предлагаются способы регистрации наличия в микросхемах нестабильного тиристорного эффекта.

**Ключевые слова** — КМОП СБИС, нестабильный тиристорный эффект, однородное импульсное лазерное излучение.

## I. ВВЕДЕНИЕ

Тиристорный эффект (ТЭ) в КМОП СБИС является предметом тщательных исследований при анализе радиационного поведения микросхем [1], [2], так как зачастую именно он является критерием стойкости микросхемы и аппаратуры в целом, определяя как уровень катастрофического отказа, так и время потери работоспособности [3], [4]. Для выбора критичного режима функционирования микросхемы при исследованиях важной задачей является определение зависимости проявления ТЭ от внешних условий функционирования, в первую очередь, от напряжения питания и температуры окружающей среды [5]-[7].

В случае, если значение напряжения удержания тиристорной структуры близко к приложенному напряжению питания микросхемы, возможна ситуация, в которой ТЭ самопроизвольно сбрасывается без отключения питания, то есть наблюдается нестабильный тиристорный эффект (НТЭ) [8]-[10]. НТЭ может быть особенно чувствителен к изменению условий функционирования микросхемы и при их изменении переходить в стабильное состояние, то есть приводить к необратимому возрастанию тока потребления, которое устраняется только при помощи сброса и повторной подачи питания. Таким образом, целесообразным является исследование влияния внешних условий на проявление НТЭ.

## II. ОПИСАНИЕ ЭКСПЕРИМЕНТА

В качестве объектов исследований выступали микросхемы КМОП СОЗУ, основные параметры которых приведены в табл. 1. Микросхемы СОЗУ выбраны в качестве объектов исследования по причине

однородности большей части топологии их кристаллов (накопителя). Это позволяет простым образом исследовать НТЭ, так как при увеличении площади воздействия увеличивается количество активируемых тиристорных структур и вызванная ими просадка напряжения питания. При определенных условиях за счет эффекта просадки питания ТЭ срывается и/или может переходить в нестабильное состояние.

Таблица 1

Основные параметры объектов исследований

Объект	Напряжение питания, В	Размер кристалла, мм	Проектные нормы, нм
СОЗУ1	4,5..5,5	3,6×2,6	65
СОЗУ2	3,0..3,6	8,0×4,0	180
СОЗУ3	3,0..3,6	6,7×6,7	65

Во время воздействия объекты исследований находились в статическом режиме, то есть управляющие сигналы находились в неактивном состоянии, что для всех объектов означало, что они были соединены с выводами питания. К этому же потенциалу были подключены двунаправленные линии данных. В цепи земли между объединенными выводами земли микросхем и общим потенциалом оснастки, к которому подключались конденсаторы, присутствовал резистор номиналом 0,1 Ом для контроля импульсной реакции тока потребления (рис. 1).

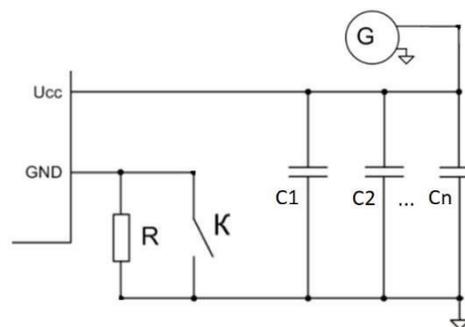


Рис. 1. Схема включения объектов исследований

Для всех экспериментов применялся типовой состав конденсаторов, который представлял собой один общий конденсатор номиналом 100 мкФ и один конденсатор 10 мкФ в цепи питания, по одному конденсатору 1 мкФ на каждую сторону корпуса микросхемы или на каждую группу выводов питания, а также по одному конденсатору 0,1 мкФ на каждый вывод питания микросхемы.

Экспериментальные исследования проводились в следующей последовательности: при заданных напряжении питания и интенсивности лазерного излучения проводилось 16 импульсов лазерного излучения (ЛИ). После этого вычислялась вероятность возникновения тиристорного эффекта  $p(TЭ)$  как отношение числа воздействий, после которых в схеме возникает ТЭ, к общему числу воздействий. Интервал между воздействиями составлял 0,5 с, саморазогрев микросхем в ТЭ не учитывался. Диапазон интенсивностей, в которых проводились исследования составлял 2,5 порядка с учетом возможности наличия ограниченного диапазона эффекта [3]. Минимальная интенсивность воздействия выбиралась по появлению отличной от нуля импульсной реакции тока потребления, а максимальная ограничивалась доступной на используемой испытательной установке.

### III. ЭКСПЕРИМЕНТАЛЬНЫЕ РЕЗУЛЬТАТЫ

Экспериментальные результаты, полученные для СОЗУ1, представлены на рис. 2. С одной стороны, результаты демонстрируют типичную зависимость пороговой интенсивности ТЭ от температуры: при повышении температуры окружающей среды минимальная интенсивность, необходимая для возникновения ТЭ, снижается во всем диапазоне исследуемых напряжений питания. Также при увеличении температуры незначительно снижается минимальное напряжение, при котором начинает возникать ТЭ, однако указанное снижение (на 0,2 В) находится в пределах одного шага по напряжению и может иметь статистическую природу.

Следует отметить, что на полученных зависимостях в диапазоне рабочих напряжений микросхемы пороговая интенсивность возникновения ТЭ при минимальном рабочем напряжении (4,5 В) не больше, чем при максимальном. Также на приведенных графиках видно, что ТЭ наблюдается в ограниченном диапазоне не только по интенсивности воздействия, но и по напряжению питания. Хотя напряжение 6,0 В находится за пределами диапазона напряжений питания микросхемы, оно является максимально допустимым для данной микросхемы. Таким образом, для данного объекта исследований отсутствия ТЭ можно добиться путем повышения напряжения питания до максимально допустимого. Такое поведение может быть объяснено тем, что при большем напряжении питания в микросхеме активируется большее число тиристорных структур, что приводит к большей просадке питания и, как следствие, срыву стабильного ТЭ.

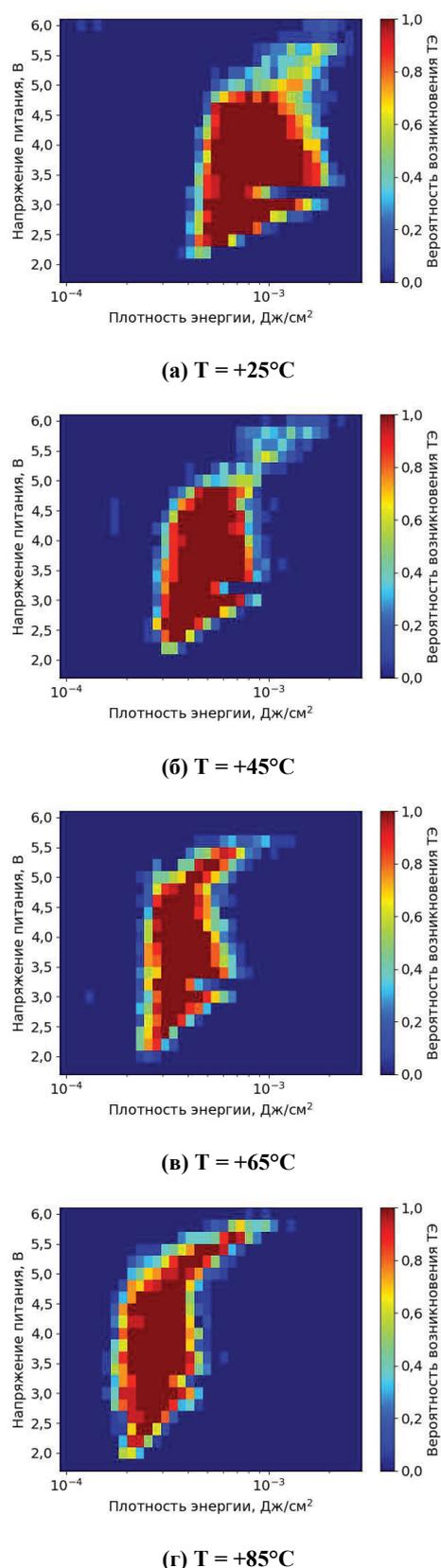


Рис. 2. Зависимость вероятности возникновения ТЭ от плотности энергии ЛИ и напряжения питания при разных температурах окружающей среды для СОЗУ1

На первый взгляд ТЭ в микросхеме, который устраняется сам без сброса питания, представляет сравнительно небольшую опасность: он не приводит к необратимому росту тока потребления и долговременной просадке шины питания аппаратуры. В случае его наличия не требуется предпринимать специальных мер, таких, например, как установка монитора питания или коррекция схемы включения путем добавления в нее резистора. Однако опасность НТЭ, связана, во-первых, с возможностью катастрофического отказа при его возникновении, вызванного протеканием через микросхему токов большой амплитуды. Во-вторых, при изменении условий функционирования микросхемы, например, температуры окружающей среды или состава конденсаторов в цепи питания, НТЭ может переходить в стабильное состояние. Это подчеркивает, что результаты экспериментального исследования микросхем неотделимы от условий проведения исследований.

Таким образом, в ситуации, когда в микросхеме при однородном импульсном воздействии может наблюдаться НТЭ, требуются инструменты и методы, с помощью которых в ходе исследований можно определить наличие НТЭ в схеме.

Неуправляемый источник питания не подходит для контроля наличия НТЭ в микросхеме, так как не может обеспечить контроль и отображение тока потребления с достаточно высокой скоростью и точностью. Непрерывный контроль тока потребления при помощи программируемого источника питания также не является приемлемым решением, так как быстродействие типовых управляемых источников питания составляет около 1 мс, в то время как типичное время развития НТЭ может быть от долей до сотен мкс [10].

Возможным способом контроля наличия НТЭ в схеме при однородном импульсном воздействии может выступать измерение импульсной реакции тока потребления на резисторе в цепи питания или земли. При наличии скачкообразного роста амплитуды или длительности импульсной реакции тока от интенсивности воздействия можно сделать вывод о наличии в схеме НТЭ.

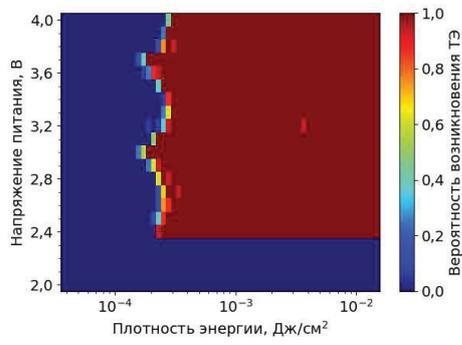
Простым способом проверки наличия тиристорной структуры в микросхеме могут служить результаты экспериментальных исследований при воздействии ТЗЧ, в том числе с использованием сфокусированных лазерных источников. Так как в этом случае воздействие имеет локальный характер, и не должен иметь место срыв тиристора, вызванный просадкой питания.

Сходным образом определить наличие в схеме тиристорной структуры можно с помощью исключительно источника равномерного импульсного лазерного воздействия. В этом случае обеспечить неравномерное воздействие можно либо путем облучения со стороны приборного слоя, когда

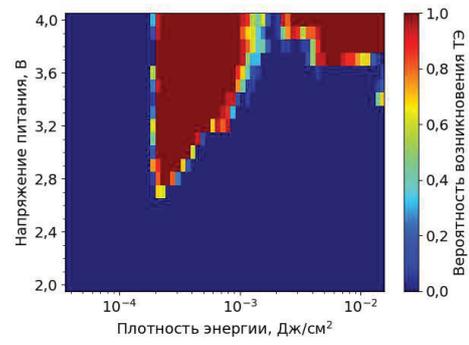
неравномерность вызывается металлизацией самой микросхемы, либо путем облучения со стороны подложки через диафрагму малого диаметра.

Экспериментальные результаты зависимостей вероятности возникновения ТЭ в СОЗУ2 от интенсивности воздействия и напряжения питания при разных диаметрах пятна приведены на рис. 3. Во всех случаях центр пятна совпадал с центром кристалла. При диаметре пятна более 4,0 мм, что соответствует меньшей стороне прямоугольного кристалла микросхемы, стабильного ТЭ не наблюдалось. Видно, что до диаметра воздействия 0,8 мм область возникновения ТЭ остается примерно одинаковой, а зависимость наличия ТЭ от интенсивности воздействия имеет пороговый характер. При увеличении диаметра воздействия область возникновения ТЭ раздваивается, а минимальное напряжение, при котором возникает стабильный ТЭ, увеличивается до полного исчезновения стабильного ТЭ в исследуемых диапазонах параметров. Таким образом, в данном случае изменения диаметра воздействия ЛИ может использоваться для определения наличия в схеме тиристорной структуры, которая не защелкивается при равномерном импульсном лазерном воздействии.

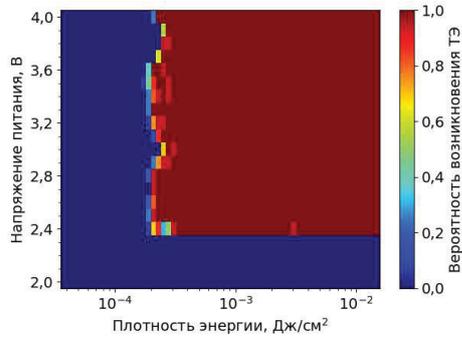
При анализе поведения схемы при равномерном импульсном лазерном воздействии полезной может быть информация о локализации места возникновения ТЭ. При исследовании микросхемы СОЗУ3 на источнике сфокусированного лазерного воздействия ТЭ с минимальной энергией возникновения был обнаружен в накопителе, при этом минимальная энергия возникновения ТЭ наблюдалась в структурах, расположенных в центре кристалла (рис 4). Тем не менее, при воздействии равномерного импульсного лазерного излучения источник разогрева находился в периферии в районе контактной площадки питания, как видно на тепловизионной съемке кристалла со стороны подложки после воздействия ЛИ (рис 5а). При воздействии на накопитель с закрытой от воздействия периферией стабильный ТЭ наблюдался только при воздействии пятном ЛИ менее 0,5 мм, при этом источник наибольшего разогрева совпадал с местом воздействия (рис. 5б). При дальнейшем увеличении диаметра воздействия ТЭ не наблюдалось до того момента, когда внутрь пятна попадала периферийная область, а именно окрестность контактной площадки питания. Тепловая картина при воздействии только на площадку питания (рис. 5в) совпадала таковой при воздействии на весь кристалл. Повторное исследование объекта на источнике сфокусированного лазерного излучения подтвердило наличие в площадке питания тиристорной структуры с большей пороговой энергией, чем в области накопителя.



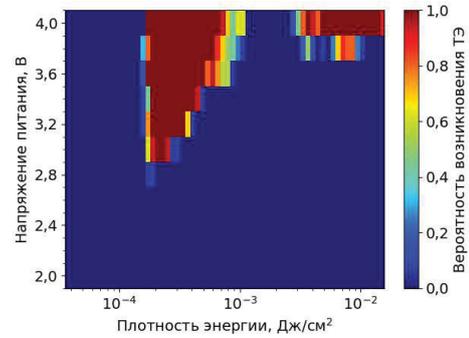
(а)  $D = 0,3$  мм



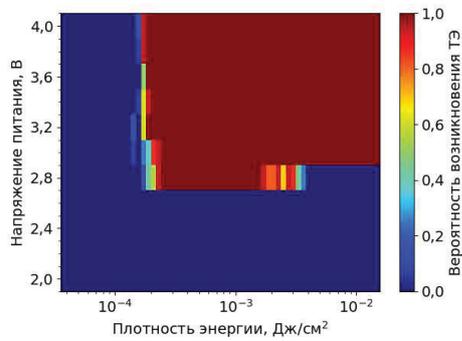
(д)  $D = 1,5$  мм



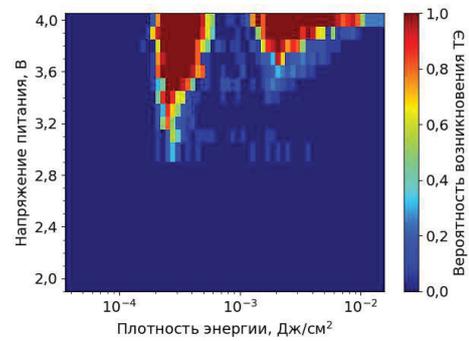
(б)  $D = 0,8$  мм



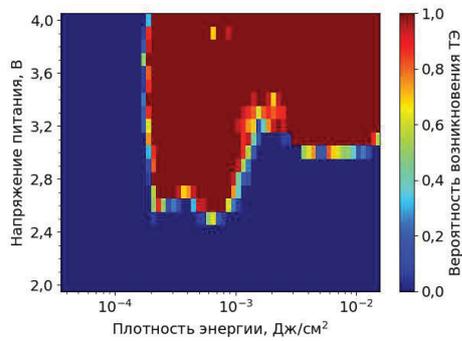
(е)  $D = 2,0$  мм



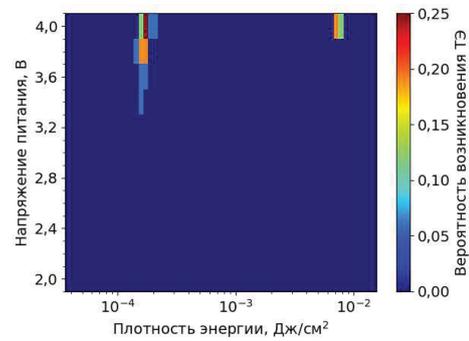
(в)  $D = 1,0$  мм



(ж)  $D = 2,4$  мм

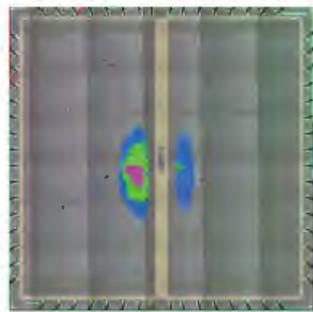


(г)  $D = 1,2$  мм



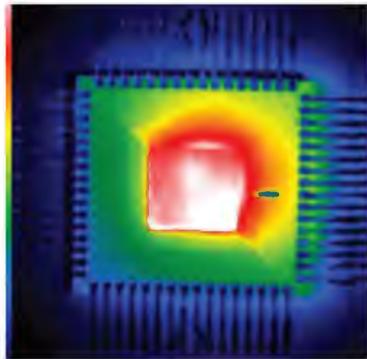
(з)  $D = 3,2$  мм

Рис. 3. Зависимость вероятности возникновения ТЭ от плотности энергии ЛИ и напряжения питания при разных диаметрах воздействия ЛИ для СОЗУ2

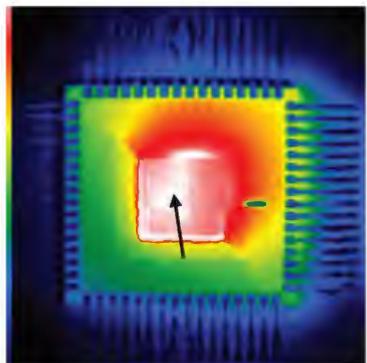


1,0 нДж / 1,2 нДж / 1,5 нДж

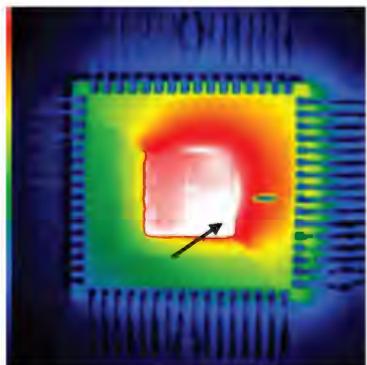
Рис. 4. Координаты и энергия возникновения ТЭ в СОЗУЗ при воздействии сфокусированного ЛИ



(а) Воздействие на весь кристалл



(б)  $D = 0,5$  мм, воздействие на накопитель



(в)  $D = 0,5$  мм, воздействие на периферию

Рис. 5. Тепловизионные фотографии кристалла СОЗУЗ при воздействии ЛИ пятном разного диаметра

#### IV. ЗАКЛЮЧЕНИЕ

Таким образом, показано влияние условий функционирования микросхемы, таких как напряжение питания и температура на возникновение и проявление тиристорного эффекта в КМОП СБИС при воздействии одностороннего импульсного лазерного излучения. Показана возможность наличия стабильного тиристорного эффекта в ограниченном диапазоне как интенсивностей лазерного излучения, так и напряжения питания микросхемы. Приведены возможные способы контроля наличия нестабильного тиристорного эффекта в микросхеме.

#### БЛАГОДАРНОСТИ

Автор выражает благодарность А.И. Чумакову и А.А. Печенкину за поддержку и научные консультации.

#### ЛИТЕРАТУРА

- [1] P. Fernández-Martínez *et al.*, "SEE Tests with Ultra Energetic Xe Ion Beam in the CHARM Facility at CERN," in *IEEE Transactions on Nuclear Science*, vol. 66, no. 7, pp. 1523-1531, July 2019, doi: 10.1109/TNS.2019.2907112.
- [2] R. García Alía *et al.*, "Simplified SEE Sensitivity Screening for COTS Components in Space," in *IEEE Transactions on Nuclear Science*, vol. 64, no. 2, pp. 882-890, Feb. 2017, doi: 10.1109/TNS.2017.2653863.
- [3] A. Y. Nikiforov, V. V. Bykov, V. S. Figurov, A. I. Chumakov, P. K. Skorobogatov and V. A. Telets, "Latch-up windows tests in high temperature range," RADECS 97. Fourth European Conference on Radiation and its Effects on Components and Systems (Cat. No.97TH8294), Cannes, France, Sep. 1997, pp. 366-370. doi: 10.1109/RADECS.1997.698940.
- [4] A. A. Pechenkin, D. V. Savchenkov, O. B. Mavritskii, A. I. Chumakov, and D. V. Bobrovskii, "Evaluation of sensitivity parameters for single event latchup effect in CMOS LSI ICs by pulsed laser backside irradiation tests," *Russian Microelectronics*, vol. 44, pp. 33-39, Jan. 2015. doi: 10.1134/S1063739715010072.
- [5] C. J. Marshall *et al.*, "Mechanisms and Temperature Dependence of Single Event Latchup Observed in a CMOS Readout Integrated Circuit From 16–300 K," in *IEEE Transactions on Nuclear Science*, vol. 57, no. 6, pp. 3078-3086, Dec. 2010, doi: 10.1109/TNS.2010.2085018.
- [6] A. H. Johnston, B. W. Hughlock, M. P. Baze and R. E. Plaag, "The effect of temperature on single-particle latchup," in *IEEE Transactions on Nuclear Science*, vol. 38, no. 6, pp. 1435-1441, Dec. 1991, doi: 10.1109/23.124129.
- [7] W. A. Kolasinski, R. Koga, E. Schnauss and J. Duffey, "The Effect of Elevated Temperature on Latchup and Bit Errors in CMOS Devices," in *IEEE Transactions on Nuclear Science*, vol. 33, no. 6, pp. 1605-1609, Dec. 1986, doi: 10.1109/TNS.1986.4334649
- [8] А.И. Чумаков, Д.В. Бобровский, А.А. Печенкин, Д.В. Савченков, Г.С. Сорокоумов, И.И. Швецов-Шиловский «Механизмы возникновения нестабильных тиристорных эффектов в КМОП ИС» // *Микроэлектроника*. – 2019. – Т. 48. – № 4. – С. 295-299. – DOI 10.1134/S0544126919040033.
- [9] А.И. Чумаков, Д.В. Бобровский, А.А. Печенкин Д.В. Савченков, Г.С. Сорокоумов «Нестабильные одиночные тиристорные эффекты в КМОП ИС» // *Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС)*. 2018. Вып.4. С. 177-181. – DOI 10.31114/2078-7707-2018-4-177-181.
- [10] I. I. Shvetsov-Shilovskiy, A. I. Chumakov, A. A. Pechenkin and D. V. Bobrovsky, "Nonstable Latchups in CMOS ICs Under Pulsed Laser Irradiation," in *IEEE Transactions on Nuclear Science*, vol. 67, no. 7, pp. 1540-1546, July 2020, doi: 10.1109/TNS.2020.3001169.

# Peculiarities of Appearance and Registration of the Latchup in CMOS VLSI under Uniform Pulsed Laser Irradiation

I.I. Shvetsov-Shilovskiy

National Research Nuclear University MEPhI (Moscow Engineering Physics Institute), Moscow, iish@spels.ru

**Abstract** — The paper concerns the influence of the temperature and the supply voltage on peculiarities of the latchup appearance in CMOS VLSI under uniform pulsed laser irradiation. Nonstable latchup registration methods are proposed and discussed.

The latchup in CMOS VLSI is the subject of careful research in the analysis of the radiation behavior of ICs, since it is often the criterion for the radiation hardness of the single device and equipment. If the holding voltage of the latchup structure is close to the supply voltage of the IC, latchup can spontaneously disable itself without turning off the power supply, so the latchup appears to be unstable.

CMOS SRAMs were selected as devices under test as they feature uniform topology, i.e., the storage area. It allows a simple way to analyze the nonstable latchup effect, because the increase in laser beam size leads to increase in voltage drop and can cause the latchup to disable itself.

The experimental results are presented on the dependance of minimum laser intensity that is needed to initiate the latchup on the temperature and supply voltage. In the selected device under certain conditions the latchup arises only in the limited range of the laser intensity and supply voltage.

It is shown that providing non-uniform pulsed laser irradiation it is possible to observe stable latchup in CMOS IC even if there is no latchup registered under uniform laser irradiation. Moreover, the range of conditions where the stable latchup is observed decreases when increasing the laser beam size. Noticeable results on the localization of the latchup under uniform laser irradiation are presented.

**Keywords** — CMOS VLSI, nonstable latchup, uniform pulsed laser irradiation.

## REFERENCES

- [1] P. Fernández-Martínez *et al.*, "SEE Tests with Ultra Energetic Xe Ion Beam in the CHARM Facility at CERN," in *IEEE Transactions on Nuclear Science*, vol. 66, no. 7, pp. 1523-1531, July 2019, doi: 10.1109/TNS.2019.2907112.
- [2] R. García Alía *et al.*, "Simplified SEE Sensitivity Screening for COTS Components in Space," in *IEEE Transactions on Nuclear Science*, vol. 64, no. 2, pp. 882-890, Feb. 2017, doi: 10.1109/TNS.2017.2653863.
- [3] A. Y. Nikiforov, V. V. Bykov, V. S. Figurov, A. I. Chumakov, P. K. Skorobogatov and V. A. Telets, "Latch-up windows tests in high temperature range," RADECS 97. Fourth European Conference on Radiation and its Effects on Components and Systems (Cat. No.97TH8294), Cannes, France, Sep. 1997, pp. 366-370. doi: 10.1109/RADECS.1997.698940.
- [4] A. A. Pechenkin, D. V. Savchenkov, O. B. Mavritskii, A. I. Chumakov, and D. V. Bobrovskii, "Evaluation of sensitivity parameters for single event latchup effect in CMOS LSI ICs by pulsed laser backside irradiation tests," *Russian Microelectronics*, vol. 44, pp. 33-39, Jan. 2015. doi: 10.1134/S1063739715010072.
- [5] C. J. Marshall *et al.*, "Mechanisms and Temperature Dependence of Single Event Latchup Observed in a CMOS Readout Integrated Circuit From 16–300 K," in *IEEE Transactions on Nuclear Science*, vol. 57, no. 6, pp. 3078-3086, Dec. 2010, doi: 10.1109/TNS.2010.2085018.
- [6] A. H. Johnston, B. W. Hughlock, M. P. Baze and R. E. Plaag, "The effect of temperature on single-particle latchup," in *IEEE Transactions on Nuclear Science*, vol. 38, no. 6, pp. 1435-1441, Dec. 1991, doi: 10.1109/23.124129.
- [7] W. A. Kolasinski, R. Koga, E. Schnauss and J. Duffey, "The Effect of Elevated Temperature on Latchup and Bit Errors in CMOS Devices," in *IEEE Transactions on Nuclear Science*, vol. 33, no. 6, pp. 1605-1609, Dec. 1986, doi: 10.1109/TNS.1986.4334649
- [8] A.I. Chumakov, D.V. Bobrovsky, A.A. Pechenkin, D.V. Savchenkov, G.S. Sorokoumov, and I.I. Shvetsov-Shilovskiy "Mechanisms of Initiation of Unstable Latchup Effects in CMOS ICs" // *Russian Microelectronics*. 2019. V. 48. № 4. P. 250-254. DOI 10.1134/S0544126919040033.
- [9] A.I. Chumakov, D.V. Bobrovsky, A.A. Pechenkin, D.V. Savchenkov, and G.S. Sorokoumov «Non-Stable Single Event Latch-up» // *Problems of Perspective Micro- and Nanoelectronic Systems Development* - 2018. Issue 4. P. 177-181. doi:10.31114/2078-7707-2018-4-177-181.
- [10] I. I. Shvetsov-Shilovskiy, A. I. Chumakov, A. A. Pechenkin and D. V. Bobrovsky, "Nonstable Latchups in CMOS ICs Under Pulsed Laser Irradiation," in *IEEE Transactions on Nuclear Science*, vol. 67, no. 7, pp. 1540-1546, July 2020, doi: 10.1109/TNS.2020.3001169.

# Investigation of High-Precision Laser Instrument for Fabrication of Integrated Circuits and Monitoring of Seismic and Gravitational Processes

Iu.B. Minin<sup>1,2</sup>, D.V. Aleksandrov<sup>2</sup>, M.N. Dubrov<sup>2</sup>, M.V. Fedorov<sup>1</sup>

<sup>1</sup>Skolkovo Institute of Science and Technology, Skoltech Center for Computational Data-Intensive Science and Engineering, Moscow, Russia, Iurii.Minin@skoltech.ru

<sup>2</sup>Fryazino Branch of Kotel'nikov Institute of Radio-Engineering and Electronics of RAS, Fryazino, Moscow Region, Russia

**Abstract** — A new method of interferometric strain measurements was proposed. The method possesses high interferometric precision, does not require moving external mirror through measuring base and is characterized by use of improved signal post-processing with utilizing linearization and digital processing techniques. The proposed method is investigated for achieving accuracy of decades of nanometers in a wide dynamic range up to 200 dB with a sensitivity of strain detection of the order of  $10^{-12}$ .

**Keywords** — interferometer, strainmeter, vibrometer.

## I. INTRODUCTION

High-precision instruments are necessary in different areas, especially for applications in fabrication of micro- and nano- devices such as integrated circuits. Moreover, there are other applications [1, 2].

Seismic situation predicting is extremely important in such regions as Caucasus, Japan, Kamchatka, Malaysia, Philippines because it is necessary to save lives as much as possible.

In addition, there is a need in monitoring of gravitational waves for deepening of humanity knowledge in such disciplines as physics, astronomy, and astrophysics [3, 4, 5].

Nowadays, the different techniques can be applied for solving those problems. For instance, on one hand, radio-optical method of measuring distances utilizes counting number of periods of envelope of amplitude-modulated signal [6] and achieves accuracy of 0.1 mm. On other hand, interference method consists in counting number of interference fringes while external mirror is being moved along entire measured distance [7]. For example, highly sensitive interferometers as deformometers are applicable for studying acoustic and seismic processes occurring in the environment [8].

The implementation of the methods includes the determination of feedback parameters and the installation of stabilization modes, as well as the development of methods for digital processing of interferometric data [9].

However, those instruments can require movements of external mirror possess accuracy of the order of 0.1 mm on distance of measurements of the order within  $10^{-2}$ — $10^4$  m [10].

There is still no apparatus that does not possess any of those disadvantages. Therefore, we propose the principle for measurements of distances and displacements by combining advantages of the methods.

In addition, one of distinctive feature of the proposed method consists in post-processing by using Fourier-analysis and linearization methods for reducing registration system noise level and for broadening dynamic range of signal registration.

Classical interference methods were modernized with optical feedback. In this case, frequency modulation of radiation based on electro-optical, acousto-optical and piezo effects is used [11]. The frequency modulation of the interference signal is also provided by superposition of two waves of different optical frequencies. One of the methods of frequency modulation, based on the well-known property of semiconductor lasers to change the radiation frequency under the influence of changes in the injection current [12], made it possible to determine the distance to the object when using sinusoidal frequency modulation [13] and conduct simultaneous measurements of the range and velocity of diffusely scattering objects with linear frequency modulation [14].

We propose to use an interferometer based on a three-mirror laser resonator with a new phase-frequency modulation method based on the superposition of two independent modulation processes. One of them is carried out using an electro-optical modulator (EOM), the modulation frequency is set by a sawtooth reference voltage (30 kHz) from an external source, this allows recording an interference signal even in the absence of deformation vibrations. The second modulation process is caused by changes in the length of the measuring arm of the interferometer in accordance with the deformation vibrations. In this case, the radiation parameters are controlled with a slow continuous adjustment of the cavity

length of the laser during operation in accordance with changes in the measuring arm of the interferometer.

The feedback parameters are proposed to be determined by experimental modeling and by the characteristics of the electromagnetic field in a three-mirror laser resonator obtained from solving integral equations and numerical calculations. When developing digital processing techniques, Fourier transform methods are used and linearization methods are being developed, which makes it possible to compensate for interference introduced by the registration system and increase its dynamic range.

The aim of this work is to investigate a method of high-precision frequency-modulated laser interferometry based on frequency modulation of radiation from external mirrors which is applicable in studying spectral-time characteristics of acoustic and seismic vibrations in a wide dynamic and time ranges; implementation of the method and confirmation by experiments.

## II. RESULTS

### A. Visibility of interference pattern

Derived formulas

$$V_1 = \frac{2\sqrt{\delta_1}}{1+\delta_1}; \quad V(\ell, L) = V_1 V_2(\ell, L);$$

$$V_2(\ell, L) = \frac{2\sqrt{1 + \delta_2^2 + 2\delta_2 \cos\left(\frac{4\pi\Delta v(L)\ell}{c}\right)}}{1 + \delta_2};$$

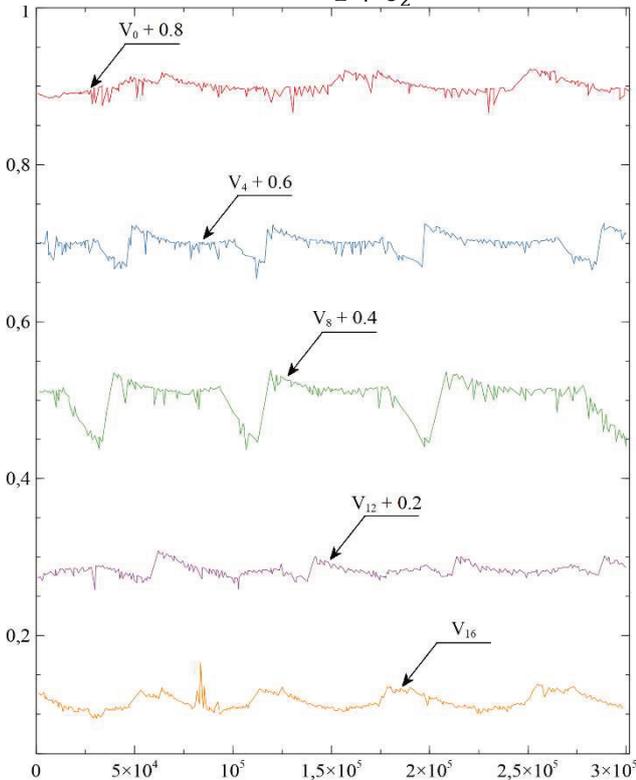


Fig. 1. Visibility versus time (milliseconds)

describe the visibility of interference pattern of two-mode radiation.

The experiment for investigating dependence visibility versus time was carried out by using He-Ne laser of cavity length of 16 cm. The laser and an external mirror constitute a three-mirror interferometer. The visibility curves  $V_0$ ,  $V_4$ ,  $V_8$ ,  $V_{12}$ ,  $V_{16}$  (offset by 0.8, 0.6, 0.4, 0.2 and 0, respectively) are shown (Fig. 1) at the positions of the reflecting object at distances from the laser  $\ell$  of 0 cm, 4 cm, 8 cm, 12 cm, 16 cm, respectively. These curves describe the periodic change in the visibility values over time due to changes in the length of the laser resonator  $L$  during self-heating of the laser. The most abrupt changes in gradient were obtained on the  $V_8$  visibility curve near the minima ( $\approx 35$  s,  $\approx 110$  s,  $\approx 200$  s,  $\approx 300$  s) (two-mode laser mode). In addition, on each visibility curve, there is a periodicity of the section where the visibility gradient almost does not change. For example, on the visibility curve  $V_8$ , insignificant (compared to the areas in the vicinity of the minima) changes in visibility are observed in such areas as 45—100 s, 125—180 s, 212—280 s (single-mode laser mode)

### B. Linearization

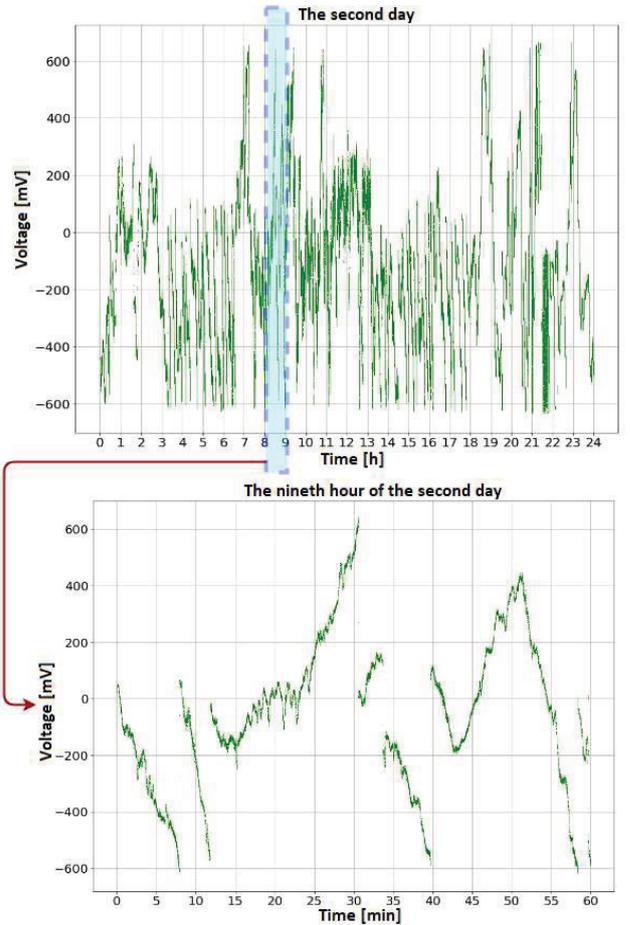


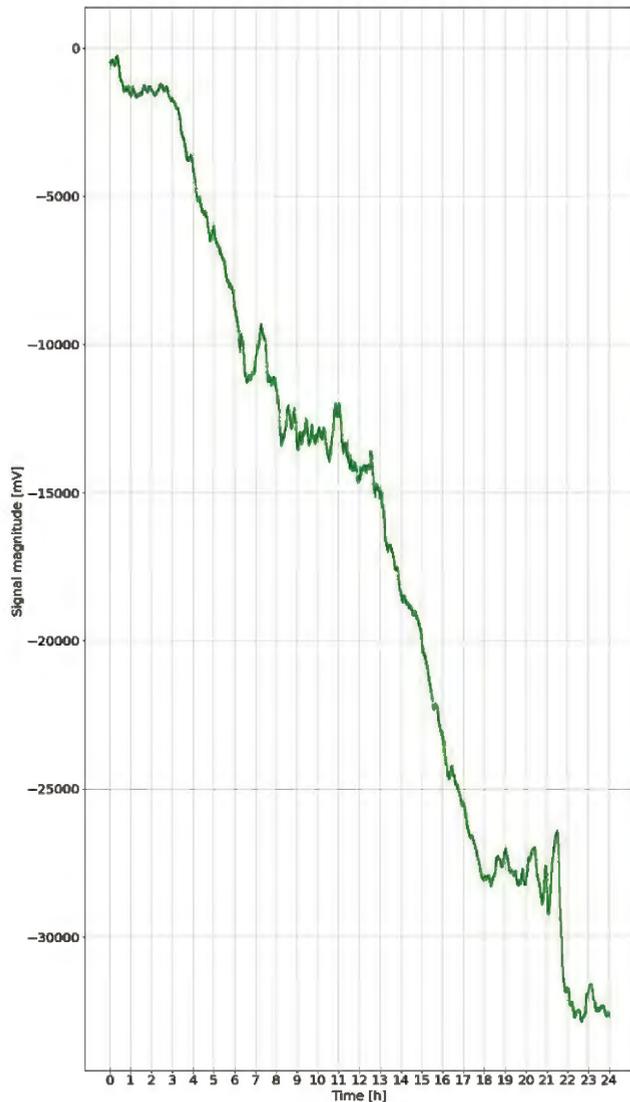
Fig. 2. Visualization of source data of seismic vibrations during the second day of measurements (above) and its hour detailing (below)

Fig. 2 represents signal reference point offsetting made by voltage registration system. Registered signal is being

got from photodetector which writes data about light interference in three-mirror scheme.

The interferometer registration device operates in the range of  $\pm 8\lambda/2$  ( $\pm 2.5$  microns), while each vertical offset of the reference point of the registration system corresponds to an offset of 2.5 microns.

Those offsets can be eliminated as part of signal post-processing. In addition, linearization was applied for decreasing side signals and increasing deformation signals.



**Fig. 3. Linearized data of seismic vibrations during the third day of measurements**

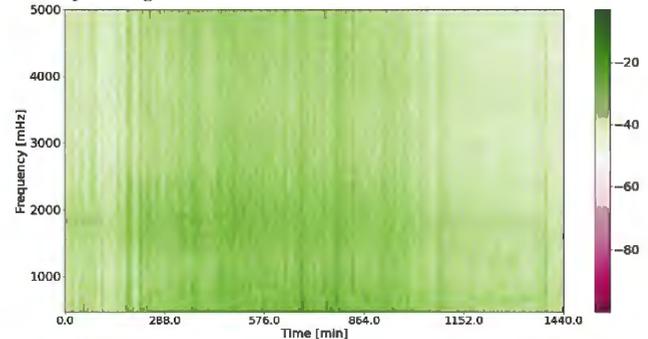
Fig. 3 demonstrates linearized data of seismic vibrations during the third day.

The spectral-time diagram (Fig. 4) shows the amplitude-frequency changes in the nature of the signal over time in the frequency range 0-5000 mHz (0-5 Hz) during the last two hours of the fourth day of the data obtained. In Fig. 4, a seismic process is highlighted in green, expressed by a linear spectrum in the form of wide band of frequency of  $\approx 1800$  mHz. The frequency deviation width is changing with time

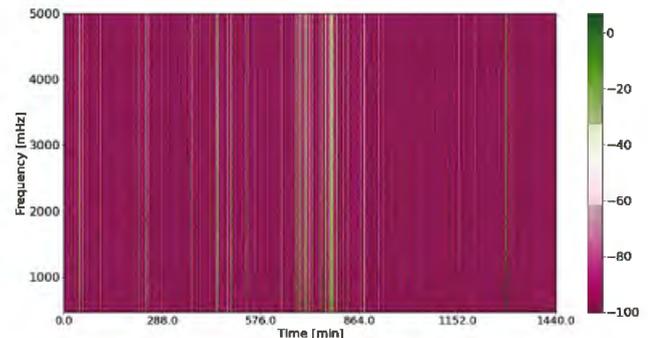
between  $\approx 100$  mHz and  $\approx 500$  mHz. This means that this process is a frequency-modulated quasi-harmonic pulse. This may be due to an anthropogenic source of seismic vibration [15]. In the frequency ranges between 800 mHz and 1100 mHz and from 3000 mHz to 4000 mHz, the amplitude of the recorded processes drops to the background level of 40 to 60 dB, which is noted in light-green/white. This makes it possible to register P-waves with a high signal-to-noise ratio, since their energy is mainly concentrated in this frequency range [15].

Spectrum of difference of source signal and its linearization is represented in the Fig. 5.

### C. Spectrogram



**Fig. 4. Spectrogram of the second day of measurements**



**Fig. 5. Spectrogram of the difference**

### CONCLUSION AND DISCUSSION

The achieved minimums in visibility graphs are considerably sharper in comparison with maximums. Maximums are relatively gentle. Thus, minimum visibility detection may give greater sensitivity for device. However, usually noises deteriorate more valuably for maximums than for minimums. That is possible topic for future studies.

Signal reference point offsetting and linearizing techniques increase SNR (signal to noise ratio) and allow studying the spectral-temporal characteristics of acoustic and seismic vibrations in a wide dynamic and time ranges. That has been confirmed by computational and physical experiments where density of frequency-independent non-zero parts represented as spectrum of difference of source signal and its linearization is negligible in comparison with spectrum of the linearized signal.

#### ACKNOWLEDGEMENT

The work was carried out within the framework of the state task 0030-2019-0014.

We would like to thank I.S. Bulatov and N.A. Korobov for their wonderful collaboration.

#### REFERENCES

- [1] Rabaey J. M., Chandrakasan A. P., Nikolić B. Digital integrated circuits: a design perspective. — Pearson education Upper Saddle River, NJ, 2003. — Vol. 7.
- [2] Grebene A. B. Bipolar and MOS analog integrated circuit design. — John Wiley & Sons, 2002.
- [3] Barish B. C., Weiss R. Ligo and the detection of gravitational waves // Physics Today. — 1999. — Vol. 52. — P. 44–50.
- [4] Spacecraft high precision optimized control for free-falling test mass tracking in LISA–pathfinder mission / D. Bortoluzzi, M. Da Lio, R. Oboe, S. Vitale // The 8th IEEE International Workshop on Advanced Motion Control, 2004. AMC '04. — 2004. — March. — P. 553–558.
- [5] Harry G. M., Collaboration L. S. et al. Advanced ligo: the next generation of gravitational wave detectors // Classical and Quantum Gravity. — 2010. — Vol. 27, no. 8. — P. 084006.
- [6] Garc'ia R. Amplitude modulation atomic force microscopy. — John Wiley & Sons, 2011.
- [7] Saulson P. R. Fundamentals of interferometric gravitational wave detectors. — World Scientific, 1994.
- [8] Knuutila J. V., Tikka P. T., Salomaa M. M. Scanning michelson interferometer for imaging surface acoustic wave fields // Optics letters. — 2000. — Vol. 25, no. 9. — P. 613–615.
- [9] Continuous phase stabilization and active interferometer control using two modes / Gregor Jotzu, Tim J Bartley, Hendrik B Coldenstrodt-Ronge et al. // Journal of Modern Optics. — 2012. — Vol. 59, no. 1. — P. 42–45.
- [10] Iu.B.Minin, M.N.Dubrov, V.M.Shevchenko. Method and device for precision laser interference measurement of distances and displacements. — RF Patent N 2721667, May 21, 2020. — Access mode: [https://www1.fips.ru/registers-doc-view/fips\\_servlet?DB=RUPAT&DocNumber=2721667&TypeFile=html](https://www1.fips.ru/registers-doc-view/fips_servlet?DB=RUPAT&DocNumber=2721667&TypeFile=html).
- [11] Visualization of an acoustic stationary wave by optical feedback interferometry / Patricio Fernando Urgiles Ortiz, Julien Perchoux, Antonio Luna Arriaga et al. // Optical Engineering. — 2018. — Vol. 57, no. 5. — P. 051502.1
- [12] Alexandrov D., Remontov M. Issledovanie stabilizirovannykh lazerov s avtopodstroykoy chastoty (investigation of stabilized lasers with frequency auto-adjustment) // Nelineyny Mir. — 2007. — Vol. 5, no. 5. — P. 299–300.
- [13] Aleksandrov D. Razrabotka metodov issledovaniya svoystv nanomaterialov s ispol'zovaniem lazernykh interferometrov i komp'yuternoj obrabotki dannykh (development of methods for studying the properties of nanomaterials using laser interferometers and digital data processing) // Perspektivnyye materialy. — 2010. — no. 9. — P. 9–11.
- [14] Aleksandrov D., Dubrov M., Shatrov A. Osobennosti raboty vysokostabil'nykh lazerov pri podklyuchenii nesoglasovannoj opticheskoy nagruzki (Features of the operation of highly stable lasers when connecting an inconsistent optical load) // Radiotekhnika i elektronika. — 2011. — Vol. 56, no. 9. — P. 1149–1149.
- [15] Chapman C. Fundamentals of seismic wave propagation. — Cambridge university press, 2004.

## Изучение высокоточного лазерного прибора для исследования интегральных схем и мониторинга сейсмических и гравитационных процессов

Ю.Б. Минин<sup>1,2</sup>, Д.В. Александров<sup>2</sup>, М.Н. Дубров<sup>2</sup>, М.В. Федоров<sup>1</sup>

<sup>1</sup>Сколковский институт науки и технологий, Центр по научным и инженерным вычислительным технологиям для задач с большими массивами данных, Москва, Россия, Iurii.Minin@skoltech.ru

<sup>2</sup>Фрязинский филиал Института радиотехники и электроники им. В.А. Котельникова РАН, Фрязино, Московская область, Россия

**Аннотация** — Предложен новый метод интерферометрических измерений деформаций. Способ сочетает в себе интерферометрическую точность, не требует перемещения внешнего зеркала через измерительную базу и характеризуется использованием улучшенной постобработки сигнала за счет использования методов линеаризации и цифровой

обработки. Предлагаемый способ исследуется для достижения точности в десятки нанометров в широком динамическом диапазоне до 200 дБ с чувствительностью обнаружения деформации порядка  $10^{-12}$ .

**Ключевые слова** — интерферометр, стрейнметр, виброметр.

#### ЛИТЕРАТУРА

- [1] Rabaey J. M., Chandrakasan A. P., Nikolić B. Digital integrated circuits: a design perspective. — Pearson education Upper Saddle River, NJ, 2003. — Vol. 7.
- [2] Grebene A. B. Bipolar and MOS analog integrated circuit design. — John Wiley & Sons, 2002.
- [3] Barish B. C., Weiss R. Ligo and the detection of gravitational waves // *Physics Today*. — 1999. — Vol. 52. — P. 44–50.
- [4] Spacecraft high precision optimized control for free-falling test mass tracking in LISA–pathfinder mission / D. Bortoluzzi, M. Da Lio, R. Oboe, S. Vitale // *The 8th IEEE International Workshop on Advanced Motion Control, 2004. AMC '04*. — 2004. — March. — P. 553–558.
- [5] Harry G. M., Collaboration L. S. et al. Advanced ligo: the next generation of gravitational wave detectors // *Classical and Quantum Gravity*. — 2010. — Vol. 27, no. 8. — P. 084006.
- [6] Garcia R. Amplitude modulation atomic force microscopy. — John Wiley & Sons, 2011.
- [7] Saulson P. R. Fundamentals of interferometric gravitational wave detectors. — World Scientific, 1994.
- [8] Knuuttila J. V., Tikka P. T., Salomaa M. M. Scanning michelson interferometer for imaging surface acoustic wave fields // *Optics letters*. — 2000. — Vol. 25, no. 9. — P. 613–615.
- [9] Continuous phase stabilization and active interferometer control using two modes / Gregor Jotzu, Tim J Bartley, Hendrik B Coldenstrodt-Ronge et al. // *Journal of Modern Optics*. — 2012. — Vol. 59, no. 1. — P. 42–45.
- [10] Ю.Б.Минин, М.Н.Дубров, В.М. Шевченко. Способ и устройство для прецизионного лазерно-интерференционного измерения расстояний и перемещений. — Патент РФ № 2721667, 21 мая, 2020. — Онлайн-доступ: [https://www1.fips.ru/registers-doc-view/fips\\_servlet?DB=RUPAT&DocNumber=2721667&TypeFile=html](https://www1.fips.ru/registers-doc-view/fips_servlet?DB=RUPAT&DocNumber=2721667&TypeFile=html).
- [11] Visualization of an acoustic stationary wave by optical feedback interferometry / Patricio Fernando Urgiles Ortiz, Julien Perchoux, Antonio Luna Arriaga et al. // *Optical Engineering*. — 2018. — Vol. 57, no. 5. — P. 051502.
- [12] Александров Д., Ремонтов М. Исследование стабилизированных лазеров с автоподстройкой частоты // *Нелинейный мир*. — 2007. — Том 5, № 5. — С. 299–300.
- [13] Александров Д.В. Разработка методов исследования свойств наноматериалов с использованием лазерных интерферометров и компьютерной обработки данных // *Перспективные материалы*. — 2010. — № 9. — С. 9–11.
- [14] Александров Д., Дубров М., Шатров А. Особенности работы высокостабильных лазеров при подключении несогласованной оптической нагрузки // *Радиотехника и электроника*. — 2011. — Том 56, № 9. — С. 1149–1149.
- [15] Chapman C. Fundamentals of seismic wave propagation. — Cambridge university press, 2004.

# Быстрый и эффективный подход и исследование его реализации для проектирования волновых компонент

Ю.Б. Минин<sup>1,2</sup>, М.В. Федоров<sup>1</sup>

<sup>1</sup>Сколковский институт науки и технологий, Центр по научным и инженерным вычислительным технологиям для задач с большими массивами данных, Москва, Россия, Iurii.Minin@skoltech.ru

<sup>2</sup>Фрязинский филиал Института радиотехники и электроники им. В.А. Котельникова РАН, Фрязино, Московская область, Россия

**Аннотация** — Мы предлагаем и исследуем новый подход, оптимизирующий вычисления электрического поля. Предлагаемый подход позволяет достигнуть более приемлемое соотношение времени вычислений к требуемой точности по сравнению с коммерчески доступными или широко используемыми методами. Он основан на методе интегральных уравнений функций Грина, использует методы взвешенной оптимизации и быстрые матрично-векторные произведения на основе Теплиц-подобных матриц для GMRES и применяет GPGPU-ускорители.

Существует много подходов для GMRES при решении разных типов систем линейных уравнений. Однако, до сих пор нет широко применяемого или коммерчески доступного подхода, ускоряющего GMRES для решения систем линейных уравнений на основе Теплиц-подобных матриц и применяющий для своей реализации распараллеливание на CUDA C++. Поэтому мы предлагаем новый подход для GMRES, который учитывает возможность FFT-ускорения матрично-векторных произведений и применяющий GPGPU-ускоритель.

Предлагаемый подход имеет преимущества для топологической оптимизации пассивных фотонных компонент.

**Ключевые слова** — топологическая оптимизация, FFT, GMRES, GPU.

## I. ВВЕДЕНИЕ

В статье представлен новый быстрый и эффективный подход для повышения скорости расчета электрического поля. Подход основан, во-первых, на решении уравнения Гельмгольца в матричном виде на основе интегральных функций Грина [1]; во-вторых, на FFT-ускорении матрично-векторных произведений для решения систем линейных уравнений на основе Теплиц-подобных матриц; на использовании высокопроизводительных вычислений путём распараллеливания реализации на CUDA C++ [2]. Работа была продемонстрирована с использованием узла GPU Tesla V100, CPU которого является Xeon Gold 6140 [3].

Кроме того, статья посвящена исследованию точности численного решения, получаемого предлагаемым подходом, относительно аналитического решения. Численное решение рассматривается для решения двумерной задачи Лоренц–Ми–Дебая, то есть рассеяние электромагнитной плоской волны на цилиндре [4]. В добавок, представленное исследование зависимости относительных точностей от количества узлов на длину волны позволило найти такое количество узлов сетки на длину волны, которое было бы приемлемым для топологической оптимизации.

При проектировании фотонных и гибридных (фотонно-электронных) схем возникает необходимость расчета электрического поля [5].

Электрическое поле может быть рассчитано с помощью систем автоматизированного проектирования или программными пакетами (например, Comsol, Ansys, MEEP, Synopsys) [6, 7] или известными методами, такими как FDTD и FEM [8].

Для проектирования фотонных компонент используют различные методы [6, 7, 8]. Одним из них является топологическая (структурная) оптимизация для обратного проектирования фотонных компонент [9].

Топологическая оптимизация (ТО) — это задача математической оптимизации, которая включает в себя проектирование формы и изменение структуры устройства таким образом, чтобы суперпозиция целевых функций имела тенденцию к снижению [9]. ТО начали использоваться для компонентов фотонных интегральных схем (ФИС) в прошлом веке, например, для мультиплексоров с разделением длин волн [10]. Кроме того, он был предложен для других устройств, таких как фотонные кольца [11]. Были предприняты попытки ускорения для обратного проектирования фотонных кристаллов (точность высока, вычислительное время составляет 1—10 часов) [12] и для фотонных структур с использованием машинного обучения (вычислительное время составляет миллисекунды, но точность значительно ниже) [13]. Однако, не существует коммерчески доступного или широко используемого подхода, сочетающего

преимущества обоих методов. Поэтому мы предлагаем новый подход, который может иметь время от одной до итерации порядка 1 минуты для точности измерения порядка 1%. Кроме того, он будет предназначен для оптимизации фотонных компонентов ФИС. Новизна этого подхода заключается в применении метода интегральных уравнений на основе функций Грина (GFIEМ) (решатель уравнений Гельмгольца) для расчетов распределения электрического поля. GFIEМ представлен линейной системой с основной матрицей, подобной Теплицу [1]. Эта линейная система может быть решена численно с помощью реализации алгоритма обобщенных минимальных невязок (GMRES) [14], который был нами в предлагаемой статье GPGPU-ускорен на языке программирования CUDA C++ [15] и завернут в программный пакет Python [16]. Другие ускоренные версии GMRES также были представлены ранее [17]. Однако они не учитывают возможность FFT-ускорения умножения матриц на векторы для решения линейных систем на основе Тёплиц-подобных матриц [18]. Таким образом, эта дополнительная функция реализована в предлагаемом подходе и его программном пакете.

Сложность вызвана необходимостью поиска приемлемого соотношения времени вычислений к достигнутой точности. Вычисления целевых функций и прогнозирование их изменений являются наиболее затратными по времени частями ТО. Кроме того, предлагаемая реализация основана на решении уравнения Гельмгольца в виде линейной системы на основе матрицы, подобной Тёплицевой. Решение линейных систем может быть достигнуто за минимальное количество вычислительного времени с использованием GMRES [19]. Кроме того, наиболее вычислительно дорогостоящей его частью являются матрично-векторные продукты, которые можно ускорить с помощью FFT, поскольку основная матрица метода GFIEМ подобна матрице Тёплица [18].

Одним из стандартных компонентов ФИС является тейпер. Тейперы необходимы, например, для захвата света снаружи в волновод с помощью решеток. Рассмотрим пример оптимизации тейпера для повышения ее производительности при получении света заданной длины волны. Исходной структурой для оптимизации является линейный тейпер. Задача оптимизации производительности заключается в добавлении или вычитании вокселей на конической поверхности таким образом, чтобы интенсивность связи увеличивалась. Мы используем единую сетку для дискретизации структуры. Мы управляем контрастом с высоким показателем преломления и декартовыми координатами. Мы моделируем наличие или отсутствие вещества компонента ФИС в среде [14].

## II. УРАВНЕНИЕ ГЕЛЬМГОЛЬЦА

Мы решаем двумерное уравнение Гельмгольца для волнового компонента, распределение материала (диэлектрическая проницаемость  $\epsilon$ ) в среде ( $\epsilon$ ), которая связывает общее и начальное поля  $u(r)$ ,  $w(r) \in \mathbb{C}$ :

$$\left\{ \begin{array}{l} \Delta u(r) + k_0^2 u(r) = 0, r \in \mathbb{R}^2 \setminus \Omega; \\ u(r) = 0, r \in \partial\Omega; \\ \text{граничное условие Дирихле;} \\ \lim_{|r| \rightarrow \infty} (ik_0(u-w)(r) - \partial_{|r|}(u-w)(r)) = 0; \\ \text{условие излучения Зоммерфельда;} \end{array} \right.$$

где  $\Delta$  - оператор Лапласа,  $r$  - пространственный вектор, а  $k_0$  - волновое число [1]. Решение уравнения Гельмгольца может быть представлено для равномерной сетки квадратного двумерного пространства  $\Omega$  через двухуровневую матрицу Теплица  $H^{(2)} \in \mathbb{C}^{n^2 \times n^2}$  [1, 14, 20] в матрице системы линейных уравнений  $A$ :

$$Ax = Ix - k_0^2(\epsilon - \tilde{\epsilon})m * x,$$

где  $x \in \mathbb{C}^{n^2}$  находится распределения электрического поля для равномерной сетки  $r \in \mathbb{R}^{n \times n}$  из  $\Omega$ ,  $I$  - это единичная матрица, оператора «\*» - это оператор Кронекера и  $m \in \{0,1\}^{n^2}$  - двоичная маска распределения материала фотонного компонента в домене проектирования. Это подробно описано в предыдущей работе [14], где мы использовали FFT для умножения теплицевой матрицы  $H^{(2)}$  на вектор. Кроме того, количество вычислений было сокращено за счет использования двухуровневого суррогата матрицы Теплица  $G \in \mathbb{C}^{(2n-1) \times (2n-1)}$ . Количество узлов  $\Omega$  равно  $n^2$ .

## III. РЕЗУЛЬТАТЫ

Мы рассматриваем распространяющийся в среде с фотонным компонентом, световой луч (в виде плоских волн), заведенный снаружи (снизу, параллельно оси Oz) в тейпер. Мы проводим оптимизацию тейпера с использованием гауссова луча (рис. 1) с длиной волны  $\lambda=1.5$  мкм. Каждая строка представляет собой ту или иную итерацию топологической оптимизации. Сверху вниз - 5-я, 342-я, 1353-я и 3073-я итерации топологической оптимизации. Целевая функция для тейпера - это сумма интенсивностей (в условных единицах) на выходе из тейпера и на входе в тейпер, то есть, другими словами, мы хотим завести как можно больше светового пучка плоских волн извне в тейпер, так чтобы при этом не было высветов. Значения целевой функции для таких итераций следующие: 0.06591092 (начало оптимизации), 0.10612043 (локальный максимум), 0.0634559 (второй локальный максимум), 0.05237718 (второй локальный минимум).

Первый столбец представляет распределение масок (черные пиксели - распределение среды, белые пиксели - распределение материалов компонентов). Мы выбрали воздух в качестве среды воздуха и SiO<sub>2</sub> в качестве материала компонента. Oz - это ось симметрии. Oх - поперечная ось. Входная, выходная ширина и длина начальной формы тейпера составляют 12.5 мм, 0.5 мм, 32 мм. Второй столбец представляет распределения интенсивности с фиксированной цветовой гаммой справа. Третий столбец представляет распределение градиента для ТО на основе градиента

(численный метод наискорейшего спуска) [14]. Последний столбец представляет собой интенсивность на входе в тейпер (синяя кривая) и на его выходе (зеленая кривая). Целевая функция – это сумма интенсивностей на выходе и входе. Наилучшая целевая

функция достигается при маске, соответствующей 342-ой итерации ТО (вторая трока) (расчет после ожидания в течение 20716 секунд), в то время как все 8192 итерации выполняются в течение 375646 секунд (примерно 60,8 секунды на итерацию).

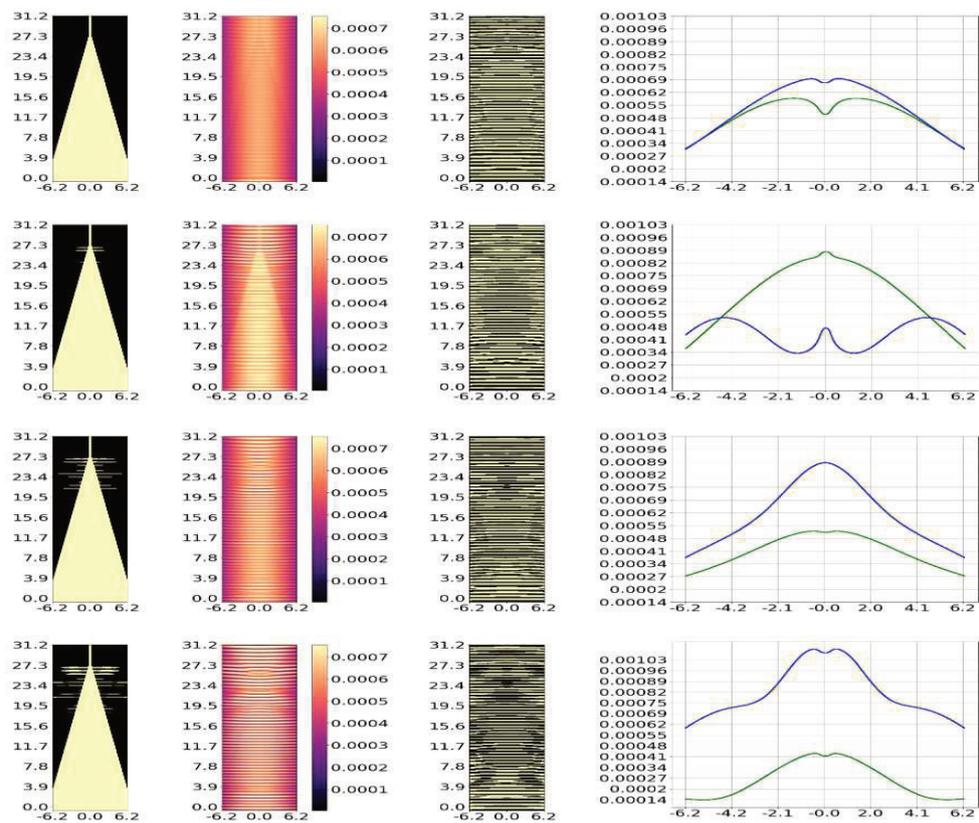


Рис. 1. Результаты топологической оптимизации тейпера

До 342 итерации целевая функция возрастает. В 342 итерации целевая функция принимает наибольший наблюдаемый максимум, представленный на рисунке. После 342 итераций наблюдается тенденция к снижению значений целевой функции.

Точность предлагаемого программного обеспечения определяется количеством узлов на длину волны (разрешение по длине волны) и, как правило, не зависит от соотношения числа длин волн на домен (когда разрешение по длине волны является постоянным). Мы представляем результат для разрешения  $4096 \times 4096$ , точность вычисления распределения электрического поля составляет 8,9% (123 узла на длину волны).

#### IV. ЗАКЛЮЧЕНИЕ

Предложенная ТО показала результативность и увеличила заведение плоской волны внутрь тейпера на 60% по интенсивности. Однако, поскольку предложенная ТО настроена таким образом, что эта ТО пытается добавить материал фотонного компонента в среду, даже если нет улучшений в ТО (насыщенность), потому что мы попытались получить один из следующих локальных максимумов, который больше первого. Однако предлагаемая ТО реализована с

использованием только добавления компонентного материала. Более того, мы ставили счёт ТО всего примерно на 5 дней. Это основа для будущих исследований, к которым мы можем приступить, используя двунаправленные итерации и итерирование ТО на протяжении примерно месяца.

Предлагаемая ТО обладает возможностями настройки показателя преломления на любой требуемый, чтобы можно было запустить ТО для любого реального распределения вещества фотонных компонентов. Мы открываем новые возможности для одновременного использования одной программы для нескольких целей, таких как вычисление распределения электрического поля и быстрые вычисления для решения систем линейных систем на основе матриц Тёплица. Для последующего исследования мы можем использовать либо суперпозицию любых целевых функций, либо волноводные моды. Кроме того, мы можем использовать машинное обучение и взвешенную целевую функцию для прогнозирования изменений масок, чтобы интенсивность вывода компонентов ФИС приближалась к ожидаемому распределению интенсивности. Предлагаемый программный пакет может стать расширением или дополнением для

широко используемых пакетов, таких как Comsol, Ansys, MEEP, Synopsys.

#### ПОДДЕРЖКА

Работа была выполнена в рамках государственного задания по теме «Космос» ФИРЭ им. В. А. Котельникова РАН.

#### ЛИТЕРАТУРА

- [1] Søndergaard T. M. Green's Function Integral Equation Methods in Nano-optics. — CRC Press, 2019.
- [2] Guide D. Cuda с best practices guide // NVIDIA, July. — 2013.
- [3] "Zhores" — Petaflops supercomputer for data-driven modeling, machine learning and artificial intelligence installed in Skolkovo Institute of Science and Technology / Igor Zacharov, Rinat Arslanov, Maksim Gunin et al. — 2019. — October. — Vol. 9. — P. 512. — 1. online; accessed: <https://www.degruyter.com/view/j/eng.2019.9.issue-1/eng-2019-0059/eng-2019-0059.xml>.
- [4] Frezza F., Mangini F., Tedeschi N. Introduction to electromagnetic scattering: tutorial // JOSA A. — 2018. — Vol. 35, no. 1. — P. 163–173.
- [5] Molding the flow of light / John D Joannopoulos, Steven G Johnson, Joshua N Winn, Robert D Meade // Princeton Univ. Press, Princeton, NJ [ua]. — 2008.1
- [6] Multiphysics C., Guide C. M. U. Comsol // Inc., Burlington, MA, [www.comsol.com](http://www.comsol.com). — 2005.
- [7] Synopsys. Rsoft lasermod user guide v2018. 03 // Inc., Optical Solutions Group, Ossining, NY. — 2018.
- [8] Numerical methods in photonics / Andrei V Lavrinenko, Jesper Lægsgaard, Niels Gregersen et al. — CRC Press, 2018.
- [9] Bendsoe M. P., Sigmund O. Topology optimization: theory, methods, and applications. — Springer Science & Business Media, 2013.
- [10] Bannister J., Fratta L., Gerla M. Optimal topologies for the wavelength-division optical network // Proc. EFOC/LAN'90 / Munich, Germany. — 1990. — P. 53–57.
- [11] Banerjee S., Mukherjee B. The photonic ring: Algorithms for optimized node arrangements // Fiber & Integrated Optics. — 1993. — Vol. 12, no. 2. — P. 133–171.
- [12] Smajic J., Hafner C., Erni D. Optimization of photonic crystal structures // JOSA A. — 2004. — Vol. 21, no. 11. — P. 2223–2232.
- [13] Asano T., Noda S. Iterative optimization of photonic crystal nanocavity designs by using deep neural networks // Nanophotonics. — 2019. — Vol. 8, no. 12. — P. 2243–2256.
- [14] Evolutionary structural optimization algorithm based on fft-jvie solver for inverse design of wave devices / Iurii B Minin, Egor E Nuzhin, Alexey I Boyko et al. // 2018 Engineering and Telecommunication (EnT-MIPT) / IEEE. — 2018. — P. 146–150.
- [15] Minin I. B. pycuGMRES. — <https://github.com/archilless/pycuGMRES>. — 2020. — Jan. — Access mode: <https://pypi.org/project/pycuGMRES/>.
- [16] Minin I. B. cuGMRES. — <https://github.com/archilless/cuGMRES>. — 2020. — Jan.
- [17] Couturier R. Designing scientific applications on GPUs. — CRC Press, 2013.
- [18] Chu E., George A. Inside the FFT black box: serial and parallel fast Fourier transform algorithms. — CRC Press, 1999.
- [19] Saad Y., Schultz M. H. Gmres: A generalized minimal residual algorithm for solving nonsymmetric linear systems // SIAM Journal on scientific and statistical computing. — 1986. — Vol. 7, no. 3. — P. 856–869.
- [20] Lucia M., Maggio F., Rodriguez G. Numerical solution of the helmholtz equation in an infinite strip by wiener-hopf factorization // Numerical Methods for Partial Differential Equations. — 2010. — Vol. 26, no. 6. — P. 1247–1274.

## Fast and Efficient Approach and Its implementation Study for the Design of Wave Components

Iu.B. Minin<sup>1,2</sup>, M.V. Fedorov<sup>1</sup>

<sup>1</sup>Skolkovo Institute of Science and Technology, Skoltech Center for Computational Data-Intensive Science and Engineering, Moscow, Russia, [Iurii.Minin@skoltech.ru](mailto:Iurii.Minin@skoltech.ru)

<sup>2</sup>Fryazino Branch of Kotel'nikov Institute of Radio-Engineering and Electronics of RAS, Fryazino, Moscow Region, Russia

**Abstract** — We propose and investigate a new approach that optimizes the calculation of the electric field. The proposed approach makes it possible to achieve a more acceptable ratio of calculation time to the required accuracy compared to commercially available or widely used methods. It is based on the method of integral equations of Green's functions, uses weighted optimization methods and fast matrix-vector products based on Toeplitz-like matrices for GMRES, and applies GPGPU accelerators.

There are many approaches for GMRES in solving different types of systems of linear equations. However, there is still no

widely used or commercially available approach that accelerates GMRES for solving systems of linear equations based on Greenhouse-like matrices and uses parallelization in CUDA C++ for its implementation. Therefore, we propose a new approach for GMRES, which takes into account the possibility of FFT acceleration of matrix-vector products and uses a GPGPU accelerator.

The proposed approach has advantages for the topological optimization of passive photonic components.

**Keywords** — topology optimization, FFT, GMRES, GPU.

## REFERENCES

- [1] Søndergaard T. M. *Green's Function Integral Equation Methods in Nano-optics*. — CRC Press, 2019.
- [2] Guide D. *Cuda c best practices guide* // NVIDIA, July. — 2013.
- [3] "Zhores" – Petaflops supercomputer for data-driven modeling, machine learning and artificial intelligence installed in Skolkovo Institute of Science and Technology / Igor Zacharov, Rinat Arslanov, Maksim Gunin et al. — 2019. — October. — Vol. 9. — P. 512. — 1. online; accessed: <https://www.degruyter.com/view/j/eng.2019.9.issue-1/eng-2019-0059/eng-2019-0059.xml>.
- [4] Frezza F., Mangini F., Tedeschi N. *Introduction to electromagnetic scattering: tutorial* // JOSA A. — 2018. — Vol. 35, no. 1. — P. 163–173.
- [5] *Molding the flow of light* / John D Joannopoulos, Steven G Johnson, Joshua N Winn, Robert D Meade // Princeton Univ. Press, Princeton, NJ [ua]. — 2008.1
- [6] Multiphysics C., Guide C. M. U. Comsol // Inc., Burlington, MA, [www.comsol.com](http://www.comsol.com). — 2005.
- [7] Synopsys. *Rsoft lasermod user guide v2018.03* // Inc., Optical Solutions Group, Ossining, NY. — 2018.
- [8] *Numerical methods in photonics* / Andrei V Lavrinenko, Jesper Lægsgaard, Niels Gregersen et al. — CRC Press, 2018.
- [9] Bendsoe M. P., Sigmund O. *Topology optimization: theory, methods, and applications*. — Springer Science & Business Media, 2013.
- [10] Bannister J., Fratta L., Gerla M. *Optimal topologies for the wavelength-division optical network* // Proc. EFOC/LAN'90 / Munich, Germany. — 1990. — P. 53–57.
- [11] Banerjee S., Mukherjee B. *The photonic ring: Algorithms for optimized node arrangements* // Fiber & Integrated Optics. — 1993. — Vol. 12, no. 2. — P. 133–171.
- [12] Smajic J., Hafner C., Emi D. *Optimization of photonic crystal structures* // JOSA A. — 2004. — Vol. 21, no. 11. — P. 2223–2232.
- [13] Asano T., Noda S. *Iterative optimization of photonic crystal nanocavity designs by using deep neural networks* // Nanophotonics. — 2019. — Vol. 8, no. 12. — P. 2243–2256.
- [14] *Evolutionary structural optimization algorithm based on fft-jvie solver for inverse design of wave devices* / Iurii B Minin, Egor E Nuzhin, Alexey I Boyko et al. // 2018 Engineering and Telecommunication (EnT-MIPT) / IEEE. — 2018. — P. 146–150.
- [15] Minin I. B. *pycuGMRES*. — <https://github.com/archilless/pycuGMRES>. — 2020. — Jan. — Access mode: <https://pypi.org/project/pycuGMRES/>.
- [16] Minin I. B. *cuGMRES*. — <https://github.com/archilless/cuGMRES>. — 2020. — Jan.
- [17] Couturier R. *Designing scientific applications on GPUs*. — CRC Press, 2013.
- [18] Chu E., George A. *Inside the FFT black box: serial and parallel fast Fourier transform algorithms*. — CRC Press, 1999.
- [19] Saad Y., Schultz M. H. *Gmres: A generalized minimal residual algorithm for solving nonsymmetric linear systems* // SIAM Journal on scientific and statistical computing. — 1986. — Vol. 7, no. 3. — P. 856–869.
- [20] Lucia M., Maggio F., Rodriguez G. *Numerical solution of the helmholtz equation in an infinite strip by wiener-hopf factorization* // Numerical Methods for Partial Differential Equations. — 2010. — Vol. 26, no. 6. — P. 1247–1274.

# Архитектура высокоточного преобразователя напряжения в частоту с биполярным питанием

Ю.М. Павлюк, И.А. Гуреев, Ю.В. Агрич, В.Б. Лифшиц

АО "ПКК МИЛАНДР", yuriy.pavlyuk@phystech.edu

**Аннотация** — предложена архитектура ПНЧ с внутренней автокалибровкой. Калибровка повышает точность преобразования: уменьшает нелинейность и ошибку шкалы преобразования и минимизирует смещение нуля. Важной особенностью предложенной калибровки является ее реализация аналоговыми блоками, используемыми при нормальной работе преобразователя. Предложенная архитектура ПНЧ была верифицирована в кремнии и по результатам измерений типовая нелинейность преобразования составила 30 ppm, а смещение нуля менее 0.1 Гц при коэффициенте преобразования 200 кГц/В.

**Ключевые слова** — преобразователь напряжение частота, калибровка нуля, чопперная стабилизация.

## I. ВВЕДЕНИЕ

С каждым годом в мире растет потребность в использовании датчиков в повседневной жизни каждого человека. Беспроводные сенсорные сети и интернет вещей стали обыденными. Для того, чтобы осуществлять обработку данных, полученных от датчиков, необходимо перевести информацию из аналогового в цифровой мир. Интегрирующие АЦП, в частности и ПНЧ, успешно справляются с данной задачей, при этом имеют существенные преимущества перед АЦП последовательного приближения, конвейерными или дельта-сигма, в частности:

- 1) Занимают меньшую площадь и имеют меньшее потребление при том же показателе линейности и шума.
- 2) Имеют простую архитектуру.
- 3) Обладают высокой устойчивостью к входному шуму и сигналам помех.
- 4) Имеют возможность передачи данных без обработки на радиочастотный канал связи.
- 5) Обеспечивают непрерывное преобразование входного сигнала (без потери информации в промежутках между выборками).

Данные преимущества достигаются при меньшей скорости преобразования в сравнении с другими типами АЦП. Однако, для современных приложений интернет вещей (IOT) и беспроводных сенсорных сетей (WSN) основными параметрами являются: низкое потребление, малые габариты и низкая цена. ПНЧ с непрерывным преобразованием входного сигнала идеально подходит для создания инерционных

навигационных систем с 3-х осевым акселерометром [1].

В предложенной архитектуре используется отрицательное напряжение. В большинстве современных датчиков используется однополярное питание, где ускорению 0g соответствует напряжение датчика равное половине питания. В таких системах ноль является не стабильным, ведь он начинает зависеть от напряжения питания всей системы. Также для датчиков с однополярным питанием необходимо иметь общее напряжение с преобразователем данных, иначе придется пересчитывать выходные данные преобразования с учетом разницы между напряжением питания схем.

Для увеличения стабильности нуля в диапазоне температур, напряжения питания и во времени достигается при 0g соответствующей земле всей схемы, которая априори является стабильной. Однако, для этого необходимо вводить дополнительное отрицательное питание схемы, которое вносит погрешности в шкалу преобразования. Поговорим подробнее об архитектуре такого преобразователя. Предлагаемая архитектура справедлива и для ПНЧ с однополярным питанием, при этом нулевому входному сигналу будет соответствовать уровень половины питания.

## II. Синхронный ПНЧ с биполярным питанием

### A. Архитектура

Основой преобразователя напряжения в частоту является интегратор, включающий усилитель (ОУ) с конденсатором обратной связи  $C_{int}$  и резистор  $R_{in}$ . REFT – вход положительного опорного напряжения  $V_{refT}$ . Инвертирующий операционный усилитель RB формирует отрицательное опорное напряжение  $V_{refB}$  (рис. 1).

Напряжение  $IN$  попадает на вход интегратора увеличивая или уменьшая выходное напряжение интегратора, в зависимости от полярности входного напряжения. Если напряжение выхода интегратора превысит  $V_{refT}$ , то сработает компаратор  $CP_T$  и откроет ключ  $Sw_T$ . При замыкании ключа емкость интегратора будет разряжаться током  $V_{refT}/R_{revT}$ . Аналогично, если напряжение выхода интегратора будет меньше  $V_{refB}$  сработает компаратор  $CP_B$  и откроет ключ  $Sw_B$ , при этом емкость интегратора будет заряжаться током  $V_{refB}/R_{revB}$ . Сигналы  $f_T$ ,  $f_B$  (на графике ниже)

управления ключами синхронизируются передним фронтом тактового сигнала Fclk. Принцип работы схемы представлен на графиках рис. 2.

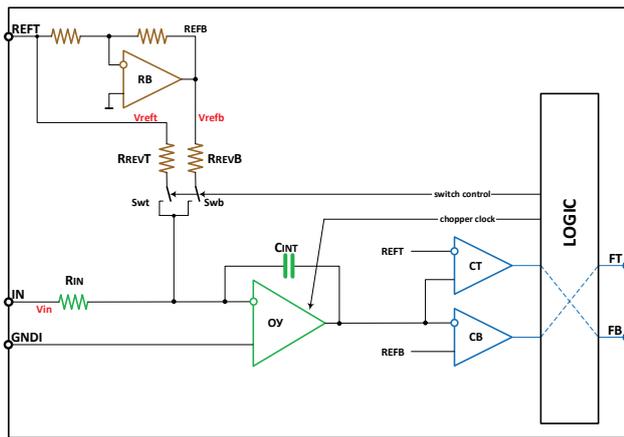


Рис. 1. Архитектура разрабатываемого преобразователя

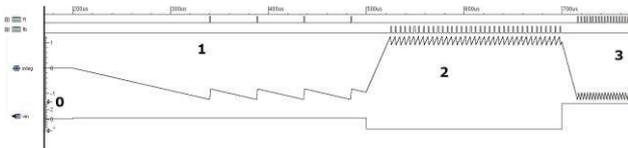


Рис. 2. Временная диаграмма работы ПНЧ

На рисунке представлена работа интегратора при разных уровнях входного напряжения. ft и fb – частотные выходы для положительного и отрицательного входного напряжения соответственно. Integ – выход интегратора, а vin – входное напряжение. Частота импульсов определяется формулой:

$$F_{out} = \frac{V_{in}}{V_{ref}} \cdot \frac{R_{rev}}{R_{in}} \cdot \frac{1}{T_{rev}}, \quad (1)$$

где Fout- выходная частота, Vin- входное напряжение, Vref - опорное напряжение, Rrev - сопротивление резистора возврата, Rin - сопротивление входного резистора, Trev - длительность импульса возврата.

### В. Архитектурные проблемы ПНЧ

Описанная архитектура имеет ряд проблем, которые влияют на точность преобразования напряжения в частоту.

- 1) *Смещение нуля операционного усилителя интегратора.* Данная проблема может решаться с помощью схемы чопперной-стабилизации, однако при больших входных напряжениях (высоких частотах на выходе, превышающих частоту чоппер-стабилизации) чоппер-стабилизация модулирует выходную частоту, так что говорить о высокой точности можно только в смысле усреднения по большому числу периодов чоппера [2].
- 2) *Неточное равенство абсолютных величин положительного и отрицательного опорного напряжения.* Отрицательное напряжение формируется из положительного инвертирующим

усилителем. Его смещение нуля и рассогласование резисторов делителя вызывают перекося опорных напряжений. Как следствие ПНЧ имеет отличающиеся коэффициенты преобразования для положительного и отрицательного входного напряжения, которые могут изменяться независимо друг от друга. Рассогласование резисторов возврата вносит дополнительный вклад в этот перекося. Иными словами, биполярная передаточная характеристика, будучи высоко линейной в положительном и отрицательном диапазонах может иметь значительный излом в нуле.

- 3) *Асимметрия выбросов заряда ключами чоппера.* Из-за рассогласования фаз ключей чоппера в плечи дифференциального усилителя интегратора выплескивается асимметричный по величине заряд, что порождает динамическую составляющую смещения нуля.

### III. СТАТИЧЕСКАЯ И ДИНАМИЧЕСКАЯ КАЛИБРОВКА СМЕЩЕНИЯ НУЛЯ

Основным источником ошибки нуля преобразования является ОУ интегратора. Калибровка смещения позволяет повысить эффективность чоппер-стабилизации и уменьшить амплитуду модуляции выходного напряжения усилителя на частоте чоппера без ограничения полосы пропускания усилителя [3, 4]. Для минимизации динамического и статического смещения необходимо проводить калибровку усилителя в 2 этапа: калибровка с отключенным чоппером (вводятся дополнительные токи в дифференциальный каскад Isp и Isn, которые минимизируют статическое смещение) и калибровка с включенным чоппером (вводятся токи Idp и Idn, которые уменьшают динамическую ошибку, вносимую асинхронным выбросом заряда ключами чоппера).

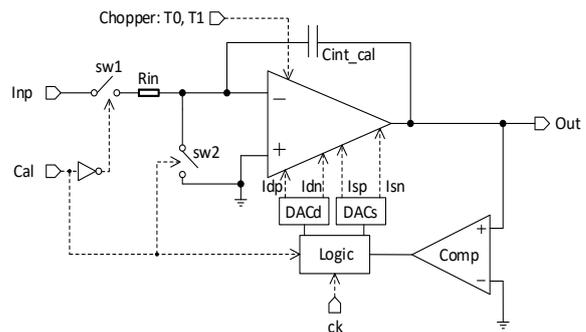


Рис. 3. Процесс калибровки нуля интегратора

Данная калибровка не требует дополнительных элементов в схеме, кроме токовых ЦАПов, которые представляют собой набор токовых зеркал, не занимающих много площади. Процесс калибровки представлен на рис. 3.

По сигналу Cal, запускается внутренняя калибровка. Вход усилителя замыкается на землю (sw2), поэтому на выходе усилителя будет напряжение его внутреннего смещения, которое заряжает емкость интегратора Cint\_cal. Емкость во время калибровки используется

уменьшенная, чтобы сократить время калибровки, потому что низкий уровень напряжения смещения будет очень долго ее заряжать. Далее циклами последовательных приближений добавляются токи  $I_s$  от DACs (во время цикла калибровки статического смещения с выключенным чоппером) и  $I_d$  от DACd (во время калибровки динамического смещения с включенным чоппером).

В результате статической калибровки, смещение интегратора уменьшается в среднем с 16.1 мкВ до 8.1 мкВ, а после динамической калибровки до 0.5 мкВ [5].

#### IV. КАЛИБРОВКА ШКАЛЫ

При использовании датчика с биполярным питанием, важно обеспечить линейность во всем входном диапазоне. Из-за рассогласования опорных напряжений ( $V_{refT}$ ,  $V_{refB}$ ) и резисторов возврата ( $R_{revT}$ ,  $R_{revB}$ ) шкала имеет излом в нуле. Если рассматривать отдельно линейность шкалы при отрицательных входных напряжениях и положительных, линейность будет высокой, однако при рассмотрении всего диапазона, линейность существенно ухудшится. Калибровка шкалы происходит с помощью дополнительного ЦАПа, который вносит дополнительные токи  $I_{sn}$  и  $I_{sp}$  в усилитель опоры (рис. 4).

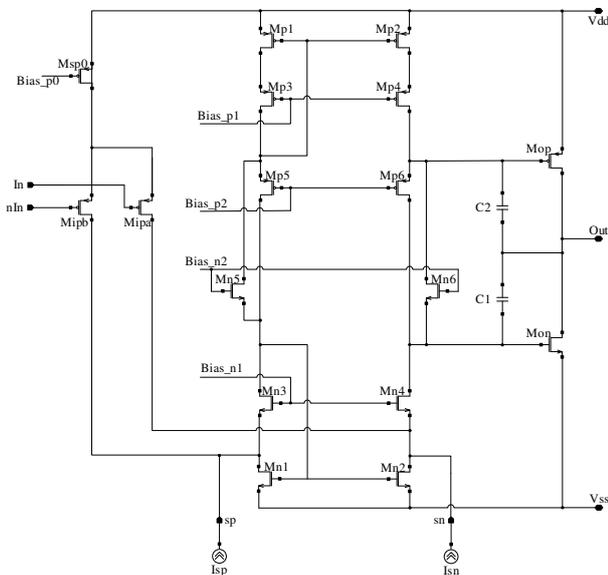


Рис. 4. Схема усилителя опоры

Калибровка осуществляется так же, как и в предыдущей главе, только в данной ситуации вход усилителя замыкается не на землю, а на резисторы отрицательной и положительной опоры  $R_{revT}$  и  $R_{revB}$ . Учитывая, что отрицательная и положительная опора имеет по модулю одинаковое значения, токи, сформированные резисторами возврата, компенсируют друг друга. В итоге на входе интегратора будет только небольшой ток, вызванный смещением нуля усилителя и рассогласованием резисторов возврата. Калибровка проводится методом последовательного приближения до достижения отсутствия срабатывания компаратора

за заданное время, что минимизирует разность токов разряда и заряда конденсатора интегратора. Таким образом, компенсируются смещение нуля усилителя и рассогласование сопротивлений резисторов  $R_{revT}$ ,  $R_{revB}$  (рис. 5). Излом коэффициента преобразования положительного и отрицательного входных напряжений устраняется и тем самым, обеспечивается линейность шкалы в биполярном диапазоне.

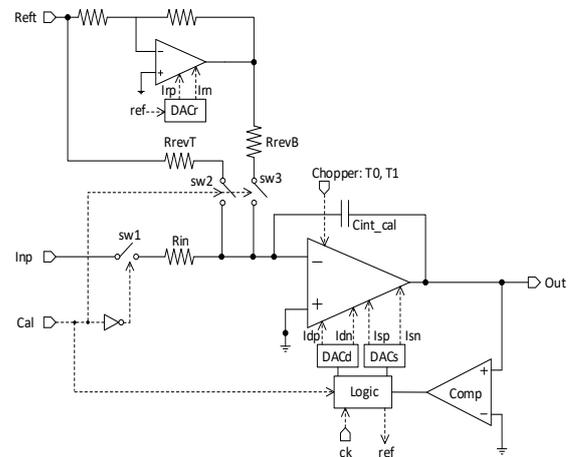


Рис. 5. Процесс калибровки опоры

Данный тип калибровки также может быть использован для калибровки смещения датчика, если в процессе калибровки ключ  $sw1$  замкнуть на вход  $Inp$ . Это существенно поможет облегчить работу с датчиками для пользователя, который не будет задумываться о его калибровке.

#### V. ЭКСПЕРИМЕНТАЛЬНЫЕ РЕЗУЛЬТАТЫ

Микросхема была произведена по технологии КНИ – 180 нм. Поскольку в большинстве случаев применения микросхемы требуется одновременная обработка показаний нескольких датчиков, ПНЧ сделан многоканальным. Каналы 1-3 обычно используются для подключения трехосевых датчиков, канал 4 имеет дополнительный мультиплексор для подключения служебных датчиков – температуры, давления, влажности и т. д. На рис. 6а и 6б приведены топология микросхемы и фотография кристалла.

Одна из наиболее важных характеристик ПНЧ - выходная частота при заземленном входе. Данная величина определяется смещением нуля ОУ и может быть существенно уменьшена включением чоппера, а также статической и динамической калибровкой смещения нуля.

По результатам измерений, частота следования выходных импульсов не превышает 0.3 Гц при опорном напряжении 5 В и коэффициенте преобразования 200 кГц/В. Кроме того, импульсы на выходе ПНЧ могли отсутствовать в течение нескольких часов, что может свидетельствовать о наличии у ПНЧ мертвой зоны при сверхмалых входных напряжениях.

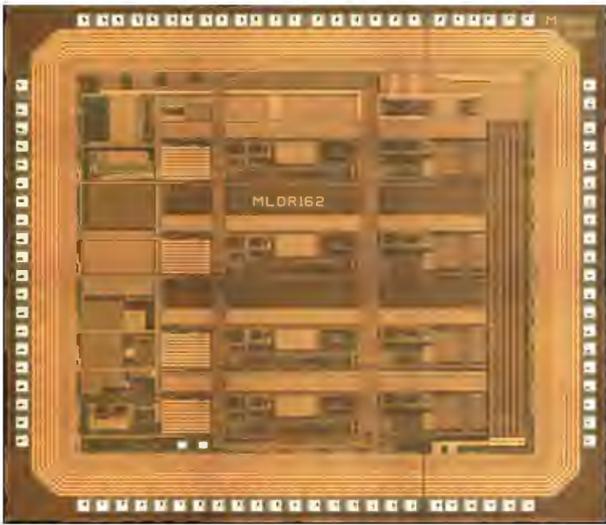


Рис. 6а. Микрофотография исследуемого кристалла

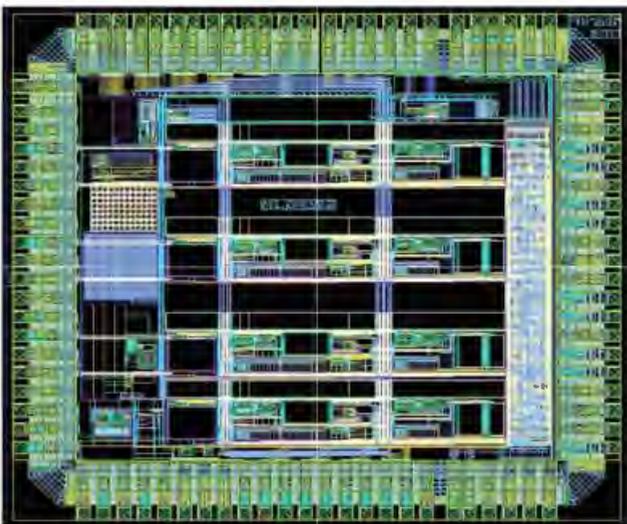


Рис. 6б. Топология исследуемого кристалла

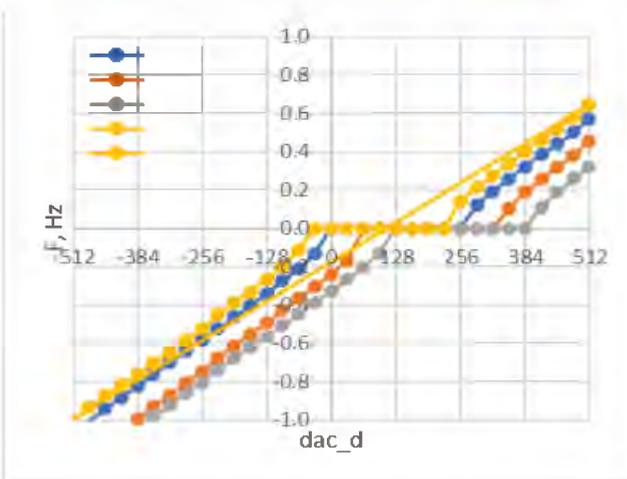


Рис. 7. Зависимость выходной частоты от кода ЦАП динамической калибровки

Точное измерение ширины мертвой зоны можно провести с помощью ЦАП калибровки динамического

смещения усилителя. На рис. 7 приведена зависимость выходного напряжения при заземленном входе от входного кода ЦАП динамической калибровки  $dac\_d$  для всех каналов одного из образцов ПНЧ. При измерении этой зависимости выходная частота  $F$  считалась равной нулю, если в течение 10 секунд на выходах ПНЧ не было зафиксировано ни одного выходного импульса.

Характерная ширина мертвой зоны равна примерно 200 кодам  $dac\_d$ , что соответствует эквивалентному диапазону входных напряжений  $|V_{in}| < 2 \text{ мкВ}$ . Это также соответствует выполнению условия  $|V_{in}| < V_{ref}/Gain_{OpAmp}$ . Следовательно, главной причиной возникновения мертвой зоны является конечный коэффициент усиления интегратора.

#### А. Интегральная нелинейность

Нелинейность преобразователя определяется как отклонение характеристики преобразования от ее линеаризации, приведенная к полной шкале преобразователя:

$$INL = \frac{F_{meas} - F_{lin}}{F_{min} - F_{max}}$$

Суммарно измерения проводились для нескольких образцов. Полученные графики INL приведены на рис. 8. Измеренная нелинейность не зависела от напряжения питания.

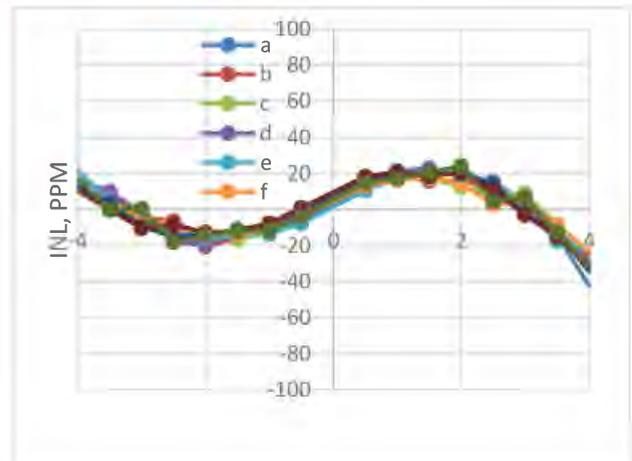


Рис. 8. Интегральная нелинейность каналов

Характерные графики INL ПНЧ для разработанного ПНЧ до и после калибровки приведены на рис. 9.

До калибровки отрицательное опорное напряжения, передаточная характеристика преобразователя имеет излом в нуле, что приводит к сильному ухудшению нелинейности. После калибровки наибольший вклад в нелинейность вносит зависимость коэффициента усиления ОУ от синфазной составляющей входного сигнала.

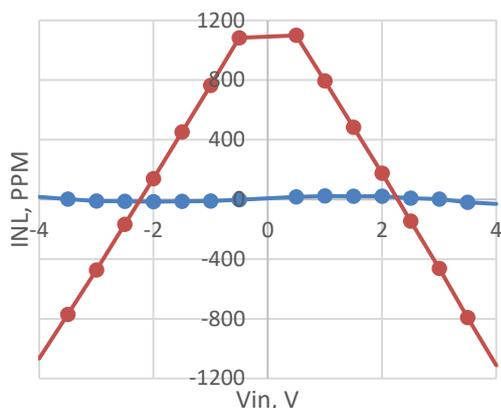


Рис. 9. Интегральная нелинейность канала (красным – до калибровки, синим - после)

#### VI. ЗАКЛЮЧЕНИЕ

Использование чопперной стабилизации и токовой калибровки нуля интегратора ПНЧ позволила обеспечить смещение нуля менее 0.1 Гц при коэффициенте преобразования 200 кГц/В, а дополнительная калибровка шкалы обеспечила нелинейность преобразования менее 30ppm.

## Self-Calibrating High-Precision VFC for Dual-Supply Sensor Systems

Y.M. Pavlyuk, I.A. Gureev, Y.V. Agrich, V.B. Lifshits

JSC ICC Milandr, yuriy.pavlyuk@phystech.edu

**Abstract** — A VLF architecture with internal calibration is proposed. The calibration improves the conversion accuracy by reducing the nonlinearity and the conversion scale error, as well as minimizing the zero offset. An important feature of the proposed calibration is that it is implemented with analog blocks used during normal converter operation. The proposed architecture was verified in silicon and measurements show a typical conversion nonlinearity of 30 ppm and a zero offset of less than 0.1 Hz at a conversion ratio of 200 kHz/V.

**Keywords** — VFC, chopper stabilization, offset calibration.

#### REFERENCES

[1] Voltage-to-Frequency Converters: CMOS Design and Implementation Cristina Azcona Murillo Published by Springer New York Mrz 2013 (2013)

#### ЛИТЕРАТУРА

- [1] Azcona Murillo C. Voltage-to-Frequency Converters: CMOS Design and Implementation // Springer, New York, 2013
- [2] Enz, C. C. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization / C. C. Enz and G. C. Temes // Proceedings of the IEEE. Nov. 1996. V. 84, №. 11, pp. 1584-1614
- [3] Nagy G. "Digital methods of offset compensation in 90nm CMOS operational amplifiers" / G. Nagy, D. Arbet and V. Stopjaková // 2013 IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS). Karlovy Vary, 2013. pp. 124-127
- [4] Патент РФ № 2724989 Российская Федерация, МПК H03F 3/00. Кмоп усилитель с чоппер стабилизацией и способ калибровки: № 2019137419: заявл. 21.11.2019: опубл 29.06.2020 / Агрич Ю. В., Павлюк Ю. М., Лифшиц В. Б., Гуреев И. А.
- [5] Agrich Y. CMOS amplifier with Chopper Stabilization and Offset Calibration / Agrich Y., Lifshits V., Pavlyuk Y., Gureev I. // 2020 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus). 2020. pp. 2336-2339.

- [2] C. C. Enz and G. C. Temes, "Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization," in Proceedings of the IEEE, vol. 84, no. 11, pp. 1584-1614, Nov. 1996.1
- [3] G. Nagy, D. Arbet and V. Stopjaková, "Digital methods of offset compensation in 90nm CMOS operational amplifiers," 2013 IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS), Karlovy Vary, 2013, pp. 124-127
- [4] Agrich Y. et al, "CMOS amplifier with Chopper Stabilization and Offset Calibration" (in Russian), RU Patent 2724989, June 29, 2020
- [5] Y. Agrich, V. Lifshits, Y. Pavlyuk, I. Gureev and D. Vorobyev, "CMOS amplifier with Chopper Stabilization and Offset Calibration," 2020 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus), 2020, pp. 2336-2339

## ИМЕННОЙ УКАЗАТЕЛЬ АВТОРОВ СТАТЕЙ

### – А –

Агрич Ю.В. – 192  
Алтухов А.А. – 46  
Архипкин В.Я. – 93

### – Б –

Беллавин М.А. – 148  
Буданов Д.О. – 148

### – В –

Вишневецкий А.С. – 140  
Воронов А.В. – 99  
Воронов Р.В. – 99  
Воротилов К.А. – 40  
Воротынцев Д.А. – 140

### – Г –

Газизов Т.Р. – 59, 134  
Галицкая А.О. – 169  
Гурарий М.М. – 14  
Гуреев И.А. – 192

### – Д –

Дябин М.И. – 86, 93

### – Е –

Ерохин В.В. – 93

### – Ж –

Железников Д.А. – 34  
Жечев Е.С. – 162

### – З –

Заболоцкий А.М. – 127, 162  
Заплетина М.А. – 27  
Захарченко К.В. – 46

### – И –

Иванников А.Д. – 67  
Ильясов Р.Ф. – 99

### – К –

Кожухов М.В. – 81  
Козленко А.С. – 155  
Колюбин В.А. – 46  
Коротков А.С. – 148  
Костелецкий В.П. – 127, 162  
Кузьминова Т.Д. – 34

### – Л –

Лакоза А.М. – 127  
Лифшиц В.Б. – 192  
Лобода В.В. – 169  
Лукьянов Б.С. – 155

### – М –

Макарова Н.И. – 155  
Медведев А.В. – 59  
Метелица А.В. – 155  
Минин Ю.Б. – 187  
Мухаметдинова А.Р. – 81

### – Н –

Надоленко В.В. – 52  
Наумович Т.В. – 106

### – О –

Ожогин И.В. – 155

### – П –

Павлюк Ю.М. – 192  
Петросянц К.О. – 2  
Подгорный Ю.В. – 40  
Попов Д.А. – 2  
Пугачев А.Д. – 155

– Р –

Решетников А.В. – 86  
Русаков С.Г. – 7, 14

– С –

Саксонов Е.А. – 86  
Самойличенко М.А. – 134  
Сигов А.С. – 40  
Силкин Д.С. – 2

– Т –

Тельпухов Д.В. – 52  
Ткачев В.В. – 155

– У –

Ульянов С.Л. – 7, 14

– Ф –

Федоров М.В. – 187

– Х –

Халирбагинов Р.И. – 114  
Харитонов И.А. – 73  
Хватов В.М. – 34

– Ш –

Швецов-Шиловский И.И. – 176  
Шеблаев М.В. – 93

– Э –

Эль-Севифи И.М. – 155  
Эннс В.И. – 22

=====

– А –

Aleksandrov D.V. (Александров Д.В.) – 182

– D –

Dubrov M.N. (Дубров М.Н.) – 182

– F –

Fedorov M.V. (Федоров М.В.) – 182

– M –

Minin Iu.V. (Минин Ю.В.) – 182

– Z –

Zhechev Y.S. (Жечев Е.С.) – 122  
Zhecheva A.V. (Жечева А.В.) – 122



**МИПАНДР**  
ГРУППА КОМПАНИЙ

МИКРОСХЕМЫ  
МИКРОСБОРКИ  
ЭЛЕКТРОННЫЕ МОДУЛИ И ПРИБОРЫ  
ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ  
СИСТЕМНЫЕ РЕШЕНИЯ

Л  
И  
Д  
Е  
Р  
  
Р  
О  
С  
С  
И  
Й  
С  
К  
О  
Й  
  
М  
И  
К  
Р  
О  
Э  
Л  
Е  
К  
Т  
Р  
О  
Н  
И  
К  
И

### *«Миландр» — ведущий российский разработчик и производитель интегральных микросхем*

Основная специализация компании «Миландр» — реализация проектов в области разработки и производства изделий микроэлектроники, универсальных электронных модулей и приборов промышленного и коммерческого назначения, разработки ПО для современных информационных систем и изделий микроэлектроники.

### Миландр сегодня

В компании сформирована уникальная научно-производственная база предприятия, созданы центры проектирования интегральных микросхем, радиоэлектронной аппаратуры, программного обеспечения, образовательный центр, сборочно-измерительное производство и испытательный центр.

Отличительная особенность нашего предприятия — это обеспечение создания интегральных микросхем и электронных модулей от процессов проектирования и производства инновационных продуктов, востребованных рынком, до постоянного технического сопровождения всех реализованных проектов.

В течение последних десяти лет «Миландром» выполнено более 240 опытно-конструкторских работ в интересах аппаратурных промышленных предприятий. Разработано и доведено до серийного выпуска 187 типоминиатюрных интегральных микросхем.

Основными потребителями изделий под маркой «Миландр» являются российские приборостроительные предприятия — изготовители аппаратуры связи, радиотехнических систем, бортовых вычислителей и систем телеметрии.

«Миландр» имеет свои представительства в городах: Воронеж, Нижний Новгород, Санкт-Петербург. Офисные и производственные помещения, занимаемые компанией, составляют свыше 22000 м<sup>2</sup>. В коллективе компании работают 650 высококвалифицированных специалистов, включая 22 кандидата и два доктора наук.

Система менеджмента качества предприятия соответствует требованиям ГОСТ Р ИСО 9001-2015 и распространяется на разработку и производство интегральных микросхем; пьезоэлектрических приборов и электромеханических фильтров, металлокерамических корпусов интегральных микросхем, многокристальных модулей и микросборок, источников вторичного электропитания и радиоэлектронной аппаратуры.

Организация активно и плодотворно сотрудничает с Отделением нанотехнологий и информационных технологий Российской академии наук (ОНИТ РАН) — [www.onit-ras.ru](http://www.onit-ras.ru).

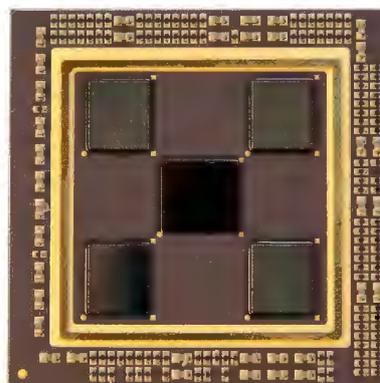
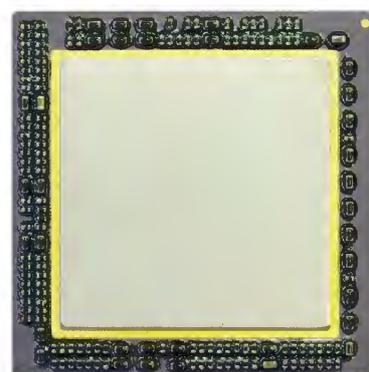
Кластер четырех высокопроизводительных сигнальных процессоров для построения систем обработки сигналов, систем радиолокации, радиозондирования и систем обработки изображений

## ТУ ИЗДЕЛИЯ:

- Микросборка с приемкой «ОТК»: «Система в корпусе» обработки данных (СОД) ТСКЯ.431281.007
- Микросборка с приемкой «ВП»: Модуль цифровой обработки сигналов МВМ-03 ТСКЯ.431281.011

## ОБЩИЕ ХАРАКТЕРИСТИКИ:

- 4 высокопроизводительных DSP-процессора;
- расширение до 8 DSP-процессоров в кластере;
- тактовая частота ядра DSP-процессора до 450 МГц;
- четыре 4-разрядных приемопередающих LVDS LINK-порта;
- тактовая частота LINK-портов до 450 МГц;
- внешняя шина: DSP 32 бита адреса, 64 бита данных;
- объем внутренней FLASH-памяти 16 Мбит (2М x 8);
- время доступа по чтению FLASH-памяти 60 нс;
- напряжение питания 1,0 В (ядро), 2,5 В (LINK), 3,3 В (FLASH);
- потребляемая мощность не более 15 Вт;
- диапазон рабочих температур от минус 60 до +85 °С;
- тип корпуса CPGA, 1024 вывода;
- габаритные размеры 42x42 мм;
- частота внешней шины — 80 МГц;
- объем внутренней памяти СОЗУ 96 Мбит;
- пиковая производительность 21,6 ГФлопс.



## СОСТАВ:

- 1967ВН04 — цифровой процессор обработки сигналов;
- 1636РР4 — flash-память;
- пассивные компоненты.

**ВП**

**ОТК**

**- 60 ... + 85 (°С)**

**LVDS**

**450 МГц**

ПРОДУКЦИЯ КОМПАНИИ

# 9018BK016

Платформа для устройств приема и обработки  
сигналов систем связи, радиолокации и управления

## ТУ ИЗДЕЛИЯ:

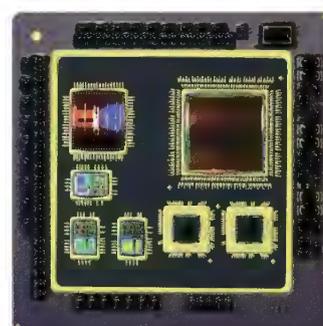
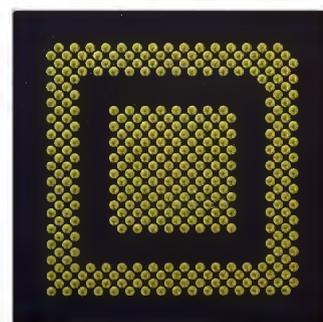
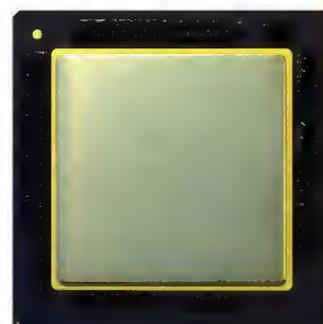
- Микросборка с приемкой «ОТК»: «Система в корпусе» захвата данных (СЗД) ТСКЯ.431281.008
- Микросборка с приемкой «ВП»: 9018BK016, АЕНВ.431290.536

## ОБЩИЕ ХАРАКТЕРИСТИКИ:

- тактовая частота ядра DSP-процессора до 230 МГц;
- два 8-разрядных передающих LVDS LINK-порта;
- тактовая частота LINK-портов до 230 МГц;
- два канала АЦП,
- 14-разрядный АЦП;
- частота выборок АЦП от 15 до 125 МГц;
- внутренняя FLASH-память 16 Мбит (2М x 8);
- время доступа по чтению FLASH-памяти 60 нс;
- встроенные контроллеры: 2 UART, 5 SPI, 2 SSI, LCD-контроллер, VideoCam, 2 канала Манчестер, 4 канала ARINC-429, 2 канала GPS;
- напряжение питания 3.3 ( $\pm 5\%$ ) или 5.0 ( $\pm 5\%$ ) В;
- потребляемая мощность не более 2 Вт;
- диапазон температур от минус 60 до +65 °С;
- тип корпуса CPGA, 352 вывода;
- габаритные размеры 51x51 мм.

## СОСТАВ:

- 1967BH04 — цифровой процессор обработки сигналов с СФ-блоками;
- 5101HB01 — аналого-цифровой преобразователь;
- 1310PH1 — преобразователи постоянного напряжения;
- 1309EH1.8 — линейный регулятор напряжения;
- 1636PP4 — flash-память;
- пассивные компоненты.



ВП / ОТК                    -60...+85 (°С)                    3,0...5,5 (В)                    LVDS

ARINC 429                    SPI                    125 МБЫБ./С                    UART

DISPLAY CONTROLLER                    CAMERA CONTROLLER                    МКПД / МКЮ

## Высоконадежный блок обработки данных

## ОПИСАНИЕ:

ВНБО представляет собой высоконадежный вычислительный блок с открытой программно-аппаратной платформой и предназначен для высокоскоростной цифровой обработки данных в перспективных системах управления реального времени.

## ОБЩИЕ ХАРАКТЕРИСТИКИ:

- Предельная производительность, Гфлопс — не менее 1100;
- Напряжение сети электропитания, В —  $220 \pm 22$ ;
- Частота сети электропитания, Гц —  $50 \pm 1$ ;
- Потребляемая мощность, Вт — не более 1600;
- Время готовности, минут — не более 3;
- Время непрерывной работы, часов — не менее 72;
- Температура окружающей среды, °С — от минус 60 до 65;
- Габаритные размеры (Ш×Г×В), мм — 483×240×269;
- Масса, кг — не более 40.

## ВНЕШНИЕ ИНТЕРФЕЙСЫ ДЛЯ ПРИЕМА/ПЕРЕДАЧИ ДАННЫХ И ВСПОМОГАТЕЛЬНЫХ ЗАДАЧ:

- СКС (среда передачи – ВОЛС, СКС-ВОЛС), шт. — 18;
- Последовательный интерфейс по ГОСТ 18145 (RS-232C), шт. — 12;
- Последовательный интерфейс RS-485, шт. — 4;
- Интерфейс IEEE 802.3 (Ethernet 10/100BASE-TX, Ethernet), шт. — 4;
- Магистральный последовательный интерфейс по ГОСТ Р 52070 с кратностью резервирования 1/1 (МПИ, МКПД), шт. — 2;
- Входные каналы дискретных сигналов в уровнях ТТЛ (GPIO), шт. — 32;
- Выходные каналы дискретных сигналов в уровнях ТТЛ (GPIO), шт. — 32;
- Каналы ЦАП (разрядность 16 бит), шт. — 2×3;
- Каналы АЦП (разрядность 16 бит), шт. — 3;
- Входной канал опорной частоты, шт. — 1;
- Выходной канал опорной частоты, шт. — 1;
- Входной канал синхронизации, шт. — 1.



Источники питания малой мощности серии ВИП ММ

ВИП 5-1/1 • ВИП 5-1/3 • ВИП 5-1,8/2 • ВИП 5-2,5/1 •  
 ВИП 12-1,2/1 • ВИП 12-1,2/3 • ВИП 12-1,8/2 • ВИП 12-2,5/2

**ОПИСАНИЕ:**

Модули ВИП ММ являются импульсными неизолированными понижающими источниками вторичного электропитания и предназначены для питания современных микроконтроллеров и ПЛИС.

**ТУ ИЗДЕЛИЯ:**

ТСКЯ.430604.001ТУ

**ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ:**

- входное напряжение: от 4,5 до 5,5 В и от 10,8 до 13,2 В;
- выходное напряжение: от 1 до 2,5 В;
- выходная мощность: не более 5 Вт;
- защита от перегрузки по току: Да;
- тепловая защита: да;
- КПД (не менее) 60%;
- температурный диапазон: от -60 до +85 °С.



**ФУНКЦИИ:**

- защита от включения при пониженном входном напряжении;
- плавный выход на рабочий режим (soft-start);
- защита от перегрузки по току.

Типономинал модуля	U <sub>вх</sub> (В)	U <sub>вх</sub> (В) Диапазон	U <sub>вых</sub> (В)	I <sub>н</sub> (А)	P <sub>вых</sub> (Вт)	Габаритные размеры, мм
ВИП 5-1/1	5	4,5-5,5	1	1	1	22x21x10
ВИП 5-1/3			1	3	3	
ВИП 5-1,8/2			1,8	2	3,6	
ВИП 5-2,5/1			2,5	1	2,5	
ВИП 12-1,2/1	12	10,8-13,2	1,2	1	1,2	
ВИП 12-1,2/3			1,2	3	3,6	
ВИП 12-1,8/2			1,8	2	3,6	
ВИП 12-2,5/2			2,5	2	5	

Источники питания средней мощности серии  
ВИП СМ • ВИП 5-1/12 • ВИП 12-0,9/12

**ОПИСАНИЕ:**

Модули СМ являются импульсными неизолрированными понижающими источниками вторичного электропитания и предназначены для питания высокопроизводительных процессорных систем цифровой обработки сигналов и другой аппаратуры.

**ТУ ИЗДЕЛИЯ:**

ТСКЯ.430604.001ТУ

**ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ:**

- входное напряжение: от 4,5 до 13,2 В;
- выходное напряжение: 0,9 и 1 В;
- выходная мощность: не более 12 Вт;
- выходной ток: до 12 А;
- выбор источника тактирования: да;
- защита от перегрузки по току: да;
- тепловая защита: да;
- КПД (не менее) 65%;
- температурный диапазон: от -60 до +85 °С.



**ФУНКЦИИ:**

- защита от включения при пониженном входном напряжении;
- плавный выход на рабочий режим (soft-start);
- защита от перегрузки по току;
- выход типа «открытый коллектор», сигнализирующий о наличии заданного значения выходного напряжения (power good).

Типономинал модуля	U <sub>вх</sub> (В)	U <sub>вх</sub> (В) Диапазон	U <sub>вых</sub> (В)	I <sub>н</sub> (А)	P <sub>вых</sub> (Вт)	Габаритные размеры, мм
ВИП 5-1/12	5	4,5-5,5	1	12	12	52x30x12
ВИП 12-0,9/12	12	10,8-13,2	0,9	12	10,8	



**МИЛАНДР**  
ГРУППА КОМПАНИЙ

**ПРИГЛАШАЕМ К СОТРУДНИЧЕСТВУ  
ИНЖЕНЕРОВ ВАШИХ ПРЕДПРИЯТИЙ!**

**МЫ ПРЕДЛАГАЕМ:**

- Полное информационное сопровождение применяемых продуктов
- Обеспечение технической документацией
- Предоставление демонстрационно-отладочных комплектов
- Качественную техническую поддержку

**АО «ПКК МИЛАНДР»**

+7 (495) 981-54-33

+7 (495) 981-54-36 (факс)

info@milandr.ru

**WWW.MILANDR.RU**

**ТЕХ. ПОДДЕРЖКА:**

+7 (495) 221-13-55

forum.milandr.ru

support@milandr.ru

**SUPPORT.MILANDR.RU**



**МИЛАНДР**  
ГРУППА КОМПАНИЙ

**ДЛЯ ЗАПИСЕЙ**

# **Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС)**

**2021. Выпуск IV**

Под общей редакцией  
академика РАН А.Л. Стемпковского

Федеральное государственное бюджетное учреждение науки  
Институт проблем проектирования в микроэлектронике  
Российской академии наук

Подписано в печать 11.10.2021 г.  
Формат 60x84/8. Печать офсетная. Бумага офсетная  
Печ. л. 27,25. Усл. печ. л. 25,34. Тираж 50. Заказ № 25

Издательство «Манускрипт»  
248000, г. Калуга, ул. Баженова, 2. Тел. +7 (991) 328-91-96  
E-mail: [id\\_manuskript@mail.ru](mailto:id_manuskript@mail.ru)