

МЕЖДУНАРОДНЫЙ ФОРУМ
МИКРОЭЛЕКТРОНИКА 2019

ШКОЛА
МОЛОДЫХ УЧЕНЫХ

23-25 сентября 2019 г.
ДЦО «Жемчужный берег»
г. Гурзуф, Республика Крым

Международный форум
«Микроэлектроника-2019»
ШКОЛА МОЛОДЫХ УЧЁНЫХ

Республика Крым,
г. Ялта, пгт Гурзуф,
23-25 сентября 2019 г.

ОНИТ РАН
АО «НИИМЭ»
МФТИ
НИУ МИЭТ

Крымский федеральный университет имени В.И. Вернадского
ФГАОУ ВО «Севастопольский государственный университет»
МГТУ им. Н.Э. Баумана
МИЭМ НИУ ВШЭ
РТУ МИРЭА
НИЯУ МИФИ

Международный форум МИКРОЭЛЕКТРОНИКА 2019

ШКОЛА МОЛОДЫХ УЧЁНЫХ

Республика Крым, г. Ялта, пгт. Гурзуф
ДЦО «Жемчужный берег»
23-25 сентября 2019 г.

г. Москва, 2019

УДК 621.38 ББК 32.844.1

Международный форум МИКРОЭЛЕКТРОНИКА 2019
Школа молодых учёных «Микроэлектроника-2019»

Сборник тезисов

Республика Крым, 23-25 сентября 2019 г.

М.: ООО РПК «Спектр», 2019. — 378 с.: ил.

ISBN 978-5-6043206-3-1

Под редакцией профессора Е.С. Горнева, д.т.н.

В выпуске представлены тезисы докладов конференции «Школа молодых учёных «Микроэлектроника-2019», освещающие актуальные темы по вопросам разработки и применения перспективной элементной базы микроэлектроники, электронных модулей, а также процессов их производства, что послужит обмену актуальной информацией между учёными и специалистами, занимающимися разными направлениями развития электронной компонентной базы.

Оргкомитет ШМУ-2019:

Председатель: Е.С. Горнев, профессор, д.т.н.

Зам. Председателя: О.А. Тельминов, к.т.н.

Члены оргкомитета: В.В. Иванов, член-корр. РАН; В.А. Шахнов, член-корр. РАН; Ю.Б. Гимпилевич, д.т.н.; А.Г. Итальянцев, д.ф.-м.н.; К.О. Петросянц, д.т.н.; М.В. Глумова, к.ф.-м.н.; Е.Ф. Певцов, к.т.н.; В.А. Юденков. Секретарь оргкомитета: В.А. Четвериков

ISBN 978-5-6043206-3-1



Подписано в печать 17.09.2019 г. Формат 70x100/16.

Бумага офсетная. Печать цифровая.

Тираж 116 экз. Заказ № 131.

Отпечатано в типографии ООО РПК «Спектр».

111020, г. Москва, улица Боровая, дом 3, стр. 13.

www.myprintcom.ru

© АО «НИИМЭ»

5. Элементная база нейроморфных систем	243
А.А. Сапегин, М.Ю. Барабаненков, М.Э. Макаров, А.Г. Итальянцев. Энергонезависимая память на основе фазового перехода с оптическим управлением: текущее состояние и перспективы	243
М.И. Федотов, С.В. Ковешников. Контролируемая формовка филаментов в ячейке памяти Resistive RAM на основе оксида гафния	249
Г.С. Теплов. Моделирование искусственного нейрона в среде Cadence	257
А.Ю. Елин, Б.А. Шокарев. Структурные особенности Систем-на-Кристалле применяемых в изделиях по технологии IoT. Использование IP-блоков нейровычислений	259
В.В. Тумко. Разработка системы локализации и подсчёта людей в видеопотоке	265
6. Моделирование и САПР	270
Д.А. Попов. TCAD-моделирование субмикронных и нанометровых МОПТ КНИ структур с учётом температуры и радиации	270
А.В. Нуштаев, А.Г. Потупчик. Особенности экстракции SPICE моделей транзисторов для технологий КНИ глубокого субмикронного уровня	278
М.Р. Исмаил-Заде. SPICE-модели JFET и MOSFET в широком диапазоне температуры (-200...+300°C)	284
Е.А. Ганыкина, Е.С. Горнев, А.С. Ключников. Моделирование мелкозалегающих легированных слоев р-типа	293
В.В. Елесина, И.О. Метелкин. Тиристорный эффект в СВЧ ИС, изготовленных по SiGe БиКМОП технологиям	297
А.С. Боронников. Средства доверенной загрузки в бортовых вычислителях	302
А.А. Булкина. Задача контроля и управления сервисными функциями	306

учитывающая радиационные эффекты // Известия вузов. Электроника №1(87), 2011

3. <https://www.keysight.com/ru/pc-2389500/device-modeling-and-characterization-products?&&cc>

4. http://ngspice.sourceforge.net/external-documents/models/BSIMSOlv4.4_UsersManual.pdf

5. В. В. Денисенко Компактные модели МОП-транзисторов для SPICE в микро- и наноэлектронике. М.: ФИЗМАТЛИТ, 2010. — с.229

[Н. А. Шелепин Физические основы моделирования паразитных элементов КНИ КМОП СБИС. Нано- и микросистемная техника, 2015. №5\(178\).с.9-16](#)

УДК 621.382.32

SPICE-модели JFET и MOSFET в широком диапазоне температуры (-200...+300°C)

Мамед Рашидович Исмаил-Заде

Национальный исследовательский университет «Высшая школа экономики» (Московский институт электроники и математики).

123458, г. Москва, ул. Таллинская, д. 34.

ismailzade.mamed@gmail.com

Аннотация – Доработаны компактные SPICE-модели полевых транзисторов со структурой MOSFET и JFET, предназначенные для расчета электронных схем в диапазоне температуры от сверхнизких до сверхвысоких (-200...+300°C). Разработана процедура экстракции параметров SPICE-моделей на основе результатов измерений или приборно-технологического моделирования стандартного набора ВАХ и ВФХ в широком диапазоне температуры.

Ключевые слова: экстремальная электроника; низкая температура; высокая температура; MOSFET и JFET-

транзисторы; компактные SPICE-модели; SPICE-моделирование; экстракция параметров модели.

JFET's and MOSFET's SPICE-models in the wide temperature range (-200...+300°C)

Mamed Rashidovich Ismail-Zade

National Research University Higher School of Economics (Moscow Institute of Electronics and Mathematics).
123458, Moscow, 34 Tallinskaya Str.

Abstract – The compact SPICE models of MOSFET and JFET field-effect transistors for the temperature range from ultra-low to ultra-high (-200...+300°C) have been improved. The procedure for extracting the SPICE model parameters based on the measurement results or TCAD simulation of a standard set of I-V and C-V characteristics in a wide temperature range has been developed.

Keywords: extreme electronics; low temperature; high temperature; MOSFET and JFET transistors; compact SPICE models; SPICE modeling; model parameter extraction.

БиКМОП интегральные схемы широко используются в электронной аппаратуре, применяемой в автомобильной, нефтегазовой, аэрокосмической промышленности и др. областях, где требуется надёжная работа в экстремальных условиях окружающей среды. При проектировании таких схем встает острая необходимость в оценке уровня их стойкости к воздействию широкого диапазона температуры, включая как сверхнизкие (до -200°C), так и сверхвысокие (до +300°C) [1]. Для этой цели требуются компактные SPICE-модели элементов схемы, достаточно простые для использования в коммерческих версиях SPICE-подобных симуляторов, с одной стороны, и адекватно моделирующие соответствующие физические эффекты, с другой.

Однако, стандартные SPICE-модели компонентов, имеющиеся в коммерческих версиях SPICE-подобных симуляторов, обеспечивают удовлетворительную точность в

ограниченном температурном диапазоне (-60...+125°C) и не могут применяться при проектировании ИС с учетом влияния сверхнизкой и сверхвысокой температуры.

Разработке и исследованию схемотехнических SPICE-моделей MOSFET и JFET-транзисторов с учетом влияния сверхнизкой и сверхвысокой температуры посвящён ряд работ, например, [2-6].

В работе [2] представлена компактная модель 0,35 мкм КНИ МОПТ с учетом сверхнизкой температуры. Модель построена на основе стандартной модели BSIM4 с добавочными функциями для учета влияния низкотемпературных эффектов, таких как вымораживание носителей заряда, изменение подвижности и сдвиг порогового напряжения. Для учета изменения предпорогового наклона и кинк-эффекта в модели используется комплексная эмпирическая функция пятого порядка, чьи параметры не имеют явного физического смысла; процедура их определения не описана.

Модифицированная модель субмикронных МОПТ на основе стандартной модели BSIMSOI с учётом расширенного диапазона температуры (-200...+300°C) представлена в работе [3]. В модель введены новые выражения для температурно-зависимых параметров, а также подключена дополнительная подсхема, учитывающая тепловые эффекты. Однако, в данной модели не учитывается возрастание токов утечки при сверхвысокой температуре.

В работе [4] экспериментально исследованы характеристики JFET-транзисторов в высокотемпературном диапазоне окружающей среды (до +450°C). Для описания электрических характеристик использовались стандартную модель JFET транзистора, в которой зависимость основных параметров от температуры была задана аналитически.

Однако, в работе [4] нет сравнения результатов моделирования и эксперимента, по которым можно было бы судить о точности модели; методика экстракции параметров не описана в достаточной степени.

В работе [5] представлена Low-T SPICE-модель JFET для расчета схем в расширенном диапазоне температуры, в том

числе криогенной (от -200 до +110°C). Модель учитывает изменения ВАХ, обусловленные влиянием сверхнизкой температуры, за счет введения в уравнения стандартной модели дополнительных аналитических выражений для описания температурно-зависимых параметров. Однако, для расчета схем в сверхвысоком температурном диапазоне (до +300°C) предложенная модель требует корректировки.

По итогам анализа литературы можно сделать вывод об отсутствии готового решения для компактного моделирования MOSFET и JFET-транзисторов в диапазоне температуры от сверхнизких (от -200°C) до сверхвысоких (до +300°C), включая процедуру экстракции параметров. В данной работе предлагается универсальный и практичный подход для получения таких моделей на основе стандартных SPICE-моделей MOSFET и JFET.

Модель MOSFET с учётом широкого диапазона температуры.

В настоящей работе предлагается модифицированная SPICE-модель MOSFET [3] предназначенная для расчета электронных схем в диапазоне температуры от сверхнизких до сверхвысоких (-200...+300°C). Основой данной модели является стандартная SPICE-модель из семейства BSIM с температурно-зависимыми параметрами. Для Si/SOI MOSFET это параметры, отвечающие за пороговое напряжение (V_{TH0}), подвижность (U_0 , U_A , U_B), напряжение насыщения ($VSAT$), последовательное сопротивление ($RDSW$), предпороговый наклон ($VOFF$, $NFACTOR$), ток утечки p - n -переходов ($IDIFS$, $IDREC$) и др. Некоторые параметры исходной модели описываются встроенными зависимостями от температуры, в то время как для ряда параметров были введены новые или уточненные зависимости.

По сравнению с моделью [3] дополнительно учтена зависимость тока утечки p - n -переходов, возникающего при влиянии сверхвысокого диапазона температуры (до +300°C).

При изменении температуры все параметры модели, кроме подвижности и предпорогового наклона, меняются в соответствии с полиномиальной функцией вида:

$$\Delta p_i(T) = a_0 + a_1 \Delta T + a_2 (\Delta T)^2 + \dots \quad (1)$$

Зависимость подвижности от температуры выражается гиперболической функцией вида:

$$U_0(T)/U_0(T_{nom}) = b_0(\Delta T)^{b_1} \quad (2)$$

Зависимость коэффициента предпорогового наклона NFACTOR выражается функцией:

$$\frac{NFACTOR(T)}{NFACTOR(T_{nom})} = \frac{1}{1 + c_1(\Delta T) + c_2(\Delta T)^2} \quad (3)$$

Зависимость коэффициента тока утечки IDREC выражается функцией:

$$IDREC(T) = d_1 \cdot \exp(d_2 \cdot T) \quad (4)$$

где ΔT – изменение температуры по отношению к T_{nom} ; $a_0, a_1, b_0, b_1, c_1, c_2, d_1, d_2$ и т.д. – подгоночные коэффициенты. При этом встроенные температурные коэффициенты базовой модели должны быть обнулены.

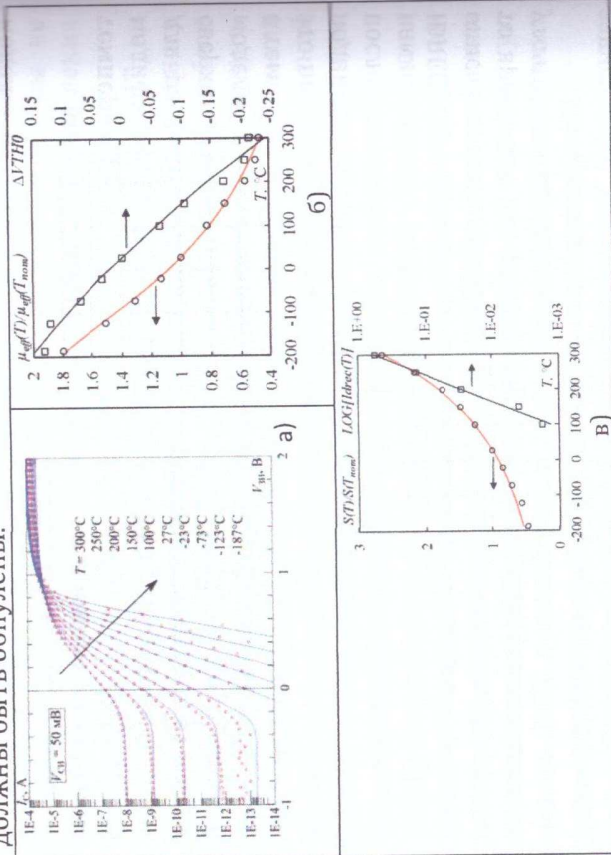


Рис. 1. Результаты моделирования КНИ p-MOПТ в диапазоне $T = 200 \dots +300^\circ\text{C}$: а) сток-затворные характеристики в логарифмическом масштабе; б) изменение порогового напряжения и подвижности; в) изменение предпорогового наклона и коэффициента тока утечки (значки – измерения/вычисления [6], линии – моделирование/аппроксимация)

Для проверки корректности модели были определены её параметры в диапазоне температуры $-200 \dots +300^\circ\text{C}$ для $0,35 \mu\text{м}$ КНИ p-MOПТ с $W/L = 5/0,35 \mu\text{м}$ [6] с использованием унифицированной процедуры, описанной ниже.

На рис. 1,а представлено сравнение результатов измерения [6] и расчёта по разработанной модели сток-затворных характеристик. Погрешность расчёта ВАХ составляет не более 10%.

Сопоставление результатов расчёта параметров модели по экспериментальным и по смоделированным характеристикам транзистора приведено на рис. 1,б,в.

Модель JFET с учётом широкого диапазона температуры. Ранее нами была предложена модифицированная компактная SPICE-модель Si JFET [5] для широкого диапазона температуры ($-200 \dots +110^\circ\text{C}$), которая включала в себя температурно-зависимые параметры; ядром этой модели являлась встроенная в SPICE стандартная модель JFET уровня 3 (level=3), применимая к транзисторам микронных размеров. В данной работе была проведена коррекция модели [5] для сверхвысокого диапазона температуры (до $+300^\circ\text{C}$).

Температурно-зависимыми в диапазоне температуры до $+300^\circ\text{C}$ являются параметры модели, отвечающие за пороговое напряжение (VTO), крутизну (BETA), коэффициент модуляции длины канала (LAMBDA) и коэффициент насыщения (ALPHA).

При изменении температуры параметры VTO, BETA и ALPHA меняются в соответствии с полиномиальной функцией вида:

$$\Delta f_i(T) = n_0 + n_1(\Delta T) + n_2(\Delta T)^2 + \dots \quad (5)$$

Зависимость коэффициента модуляции длины канала LAMBDA выражается функцией:

$$\frac{LAMBDA(T)}{LAMBDA(T_{nom})} = \frac{1}{k_0 + k_1(\Delta T) + k_2(\Delta T)^2} \quad (6)$$

где $n_0, n_1, n_2, k_0, k_1, k_2$ – подгоночные коэффициенты; T – температура в К, T_{nom} – нормальная температура в К.

Возможности модели по точности описания ВАХ в сверхвысоком диапазоне температуры (до +300°C) проиллюстрированы на рис. 2,а для дискретного n-JFET, имеющий высокотемпературный корпус TO-258 [4]. Погрешность моделирования ВАХ составляет не более 10%.

Сопоставление результатов расчёта параметров модели по экспериментальным и по смоделированным характеристикам транзистора приведено на рис. 2,б.

Методика экстракции параметров моделей с учётом широкого диапазона температуры. Для определения набора параметров SPICE-моделей в расширенном диапазоне температуры используется промышленный пакет экстракции SPICE-моделей IC-CAP. Исходными данными являются наборы ВАХ и ВФХ MOSFET или JFET транзисторов, полученные в результате измерения или TCAD моделирования при различных значениях температуры и передаваемые в IC-CAP с помощью собственного программного интерфейса. Процедура экстракции позволяет получить параметры модели для промежуточных значений температуры и включает в себя следующие шаги:

Шаг 1. Определение полного набора параметров модели на основе данных измерений, полученных при комнатной температуре. Используемый при этом метод идентификации параметров включает в себя сочетание аналитических и оптимизационных процедур.

Шаг 2. Из полного набора параметров выбирается перечень основных температурно-зависимых параметров.

Шаг 3. Для каждого значения температуры из списка дискретных значений на основании результатов измерений определяются соответствующие значения выбранных параметров (для порогового напряжения, крутизны и т. д.). Данная операция повторяется для всех запланированных дискретных значениях температуры T_i ; $i = 1...n$;

Шаг 4. Полученные на шаге 3 зависимости параметров модели от температуры аппроксимируются аналитическими функциями вида (1)–(4) (для MOSFET) или (5)–(6) (для JFET). Коэффициенты этих функций и составляют набор температурных параметров всей модели; точная подстройка

значений температурных параметров производится с использованием глобальной оптимизации, т.е. по всем имеющимся экспериментальным характеристикам;

Шаг 5. Полученные аналитические выражения вместе с коэффициентами встраиваются в описание SPICE-модели JFET или MOSFET, которая далее включается в состав библиотеки моделей.

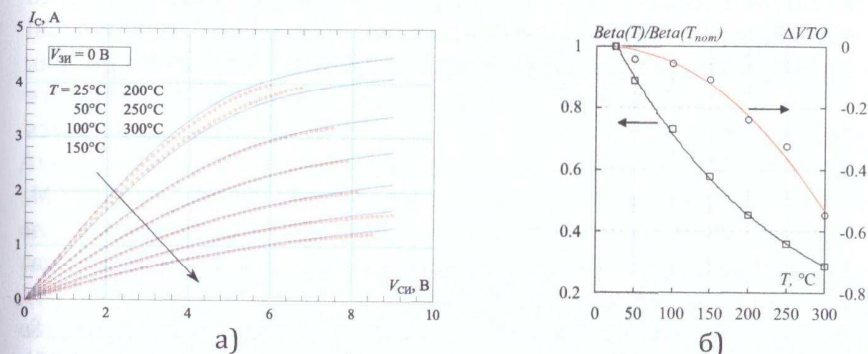


Рис. 2. Выходные ВАХ n-JFET в сверхвысоком диапазоне температуры (до +300°C) (а); изменение порогового напряжения и крутизны (б) (значки – измерения [4], линии – моделирование)

Заключение. По мнению автора, в данной работе новыми являются следующие положения и результаты: разработаны модифицированные компактные SPICE-модели MOSFET и JFET для различных типов транзисторных структур, предназначенные для использования при расчете электронных схем в диапазоне температуры от сверхнизких до сверхвысоких (-200...+300°C); разработана унифицированная процедура определения параметров модели по результатам измерений или ПТ-моделирования; определены изменения основных параметров моделей в указанном диапазоне температуры.

Литература

1. J.D. Cressler and Alan Mantooh, Extreme Environment Electronics, CRC Press, November, 2012, 1041.
2. Akturk, K. et al. Compact Modeling of 0.35 μm SOI CMOS Technology Node for 4 K DC Operation using Verilog-A // Journal Microelectronic Engineering, December 2010, Vol. 87, Issue 12, pp. 2518-2524.
3. Petrosyants K. O. Compact Device Models for BiCMOS VLSIs Simulation in the Extended Temperature Range (from -200°C to $+300^{\circ}\text{C}$) // 2018 24rd International Workshop on Thermal Investigations of ICs and Systems (THERMINIC), IEEE, 2018, pp. 1-6.
4. Funaki T. et al. Characterization of SiC JFET for temperature dependent device modeling // 2006 37th IEEE Power Electronics Specialists Conference, IEEE, 2006, pp. 1-6.
5. Петросянц К.О., Исмаил-Заде М.Р., Самбурский Л.М. Особенности моделирования ВАХ JFET-транзисторов в диапазоне криогенных температур // Изв. вузов. Электроника. – 2019. – Т. 24. – № 2. – С. 174–184.
6. Li, Y., Niu, G., Cressler, J. D., Patel, J., Liu, S. T., Reed, R. A., ... & Blalock, B. J. (2003). The operation of 0.35 μm partially depleted SOI CMOS technology in extreme environments. Solid-State Electronics, 47(6), 1111-1115.

Научное издание

Международный форум МИКРОЭЛЕКТРОНИКА 2019

ШКОЛА МОЛОДЫХ УЧЁНЫХ - 2019

Сборник тезисов

Под редакцией профессора Е.С. Горнева, д.т.н.

Технический редактор: к.т.н. О.А. Тельминов

Технический редактор: С.И. Янович

Республика Крым
23-25 сентября 2019 г.